

Feladatkiírás

Autóipari környezetben számos tesztelendő elektronikai egység ciklikusan energiatakarékos és normál működési üzemmód között vált, ezzel a felvett tápáram is ciklikusan széles tartományban változik (μA - A). A hallgató feladata egy olyan eszköz analóg elektronikai alegységének tervezése, mely ezt a széles tartományt képes mérni több csatornán automatikus méréshatár váltással. Az alegység a ProDSP Technologies Zrt. berendezéseibe illeszthetőnek kell lennie. A mérési tartomány $\pm 50 \mu\text{A}$ és $\pm 50 \text{ A}$ közötti.

A szükséges szakirodalmi kutatás elvégzése után első cél egy prototípus kártya tervének elkészítése. Az árammérés különböző módjainak megismerése után egy konkrét módszert ki kell választani, ez alapján rendszertervet kell készíteni. A rendszerterv alapján kapcsolási rajzot kell készíteni és a szükséges számításokat prezentálni kell. A számításokat SPICE szimulációval is alá kell támasztani, és a prototípus PCB tervét el kell készíteni.

A második munkafázisban a prototípus kártya bemérési tapasztalatai alapján a többcsatornás kártya tervének elkészítésével folytatódik. Az analóg kártya képességeinek bemutatásához egy mikrokontrolleres fejlesztőkártyára “demó” programot kell írni, mely az analóg jel mintavételezését és csatorna választást tesz lehetővé, az adatokat pedig digitális kommunikációs buszon keresztül továbbítja egy központi feldolgozó egység felé (pl. PC).

A hallgató feladatának a következőkre kell kiterjednie:

- Mutassa be az autóiparban használatos árammérési módszereket
- Készítsen rendszertervet az árammérő modulról
- Készítsen kapcsolási rajzot és számításokat az analóg áramköri részletekről
- Készítsen szimulációkat és PCB tervet
- Készítsen az mintavételezésre és adat továbbításra képes C nyelvű programot

Tanszéki konzulens: Dr. Orosz György, docens

Külső konzulens: Bogár István (ProDSP Technologies Zrt.)



Budapesti Műszaki és Gazdaságtudományi Egyetem
Villamosmérnöki és Informatikai Kar
Automatizálási és Alkalmazott Informatikai Tanszék

Berta Máté

**SZÉLES
DINAMIKATARTOMÁNYÚ
ÁRAMMÉRŐ ESZKÖZ
TERVEZÉSE AUTÓIPARI
TESZTBERENDEZÉSHEZ**

KÜLSŐ KONZULENS:

Bogár István

(PRODSP TECHNOLOGIES ZRT.)

KONZULENS

Dr. Orosz György

(BME)

BUDAPEST, 2022

Tartalomjegyzék

Feladatkiírás.....	1
Összefoglaló	8
Abstract.....	9
1 Bevezetés	10
2 Műszaki probléma bemutatása.....	11
2.1 Mérendő eszköz leírása.....	11
2.1.1 DUT bemutatása	11
2.1.2 Követelmények	11
3 Árammérési módszerek bemutatása	12
3.1 Sönt ellenállásos árammérés	12
3.1.1 Működési elv.....	12
3.1.2 Előnyök.....	15
3.1.3 Hátrányok.....	16
3.2 Áramváltó transzformátoros árammérés.....	17
3.2.1 Működési elv.....	17
3.2.2 Előnyök.....	19
3.2.3 Hátrányok.....	19
3.3 Hall effektuson alapuló árammérés	19
3.3.1 Működési elv.....	19
3.3.2 Előnyök.....	20
3.3.3 Hátrányok.....	21
3.4 Flux-gate effektuson alapuló árammérés	21
3.4.1 Működési elv.....	21
3.4.2 Előnyök.....	21
3.4.3 Hátrányok.....	22
3.5 Összehasonlítás	22
4 Rendszertev	23
4.1 Eszköz rendszerben elfoglalt helye.....	23
4.2 Analóg áramkör blokkvázlata	24
4.3 Digitális áramkör blokkvázlata	25

4.4 Tápstruktúra bemutatása	26
5 Kapcsolási rajz	27
5.1 Hierarchikus tervezés.....	27
5.2 Csatlakozók.....	29
5.2.1 Tápcsatlakozó	29
5.2.2 Nagyáramú csatlakozási pont	29
5.2.3 Be- és kimeneti jelek csatlakozási pontja	30
5.3 Tápstruktúra	31
5.3.1 Védelmi fokozat.....	31
5.3.2 Kapcsolóüzemű táp fokozat.....	33
5.3.3 Analóg táp fokozat.....	35
5.3.4 Leválasztott táp fokozat	37
5.4 Kapcsolható söntellenállások.....	39
5.5 Analóg fokozat működése	40
5.5.1 Leválasztott erősítő söntön eső feszültség méréséhez	40
5.5.2 Differenciális jel feldolgozása	41
5.5.3 Analóg lánc átvitele	44
5.5.4 Analóg komparátor	44
5.6 Vezérlési logika működése	45
5.6.1 Vezérlő- és méréshatárjelző jelek leválasztása.....	45
5.6.2 Auto vs. manual ranging kiválasztó áramkör	46
5.6.3 Belső órajel előállítása	49
5.6.4 Dekád-számláló	51
5.6.5 Kódoló áramkör	51
6 Szimulációk.....	53
6.1 SPICE modellezés.....	53
6.2 Analóg fokozat.....	53
6.2.1 Nagyfrekvenciás szűrő.....	53
6.2.2 Analóg komparátor	55
6.3 Vezérlési logika	56
6.3.1 NAND logika.....	56
6.3.2 Dekád számláló.....	57
7 Mixed signal PCB-k tervezési kérdései.....	58

7.1 Bevezető.....	58
7.2 Zajforrások és csatolási módok.....	58
7.2.1 Tipikus zajút	58
7.2.2 Konduktív csatolás.....	60
7.2.3 Kapacitív csatolás	61
7.2.4 Induktív csatolás	62
7.3 Zajforrások és csatolási módok hatásának csökkentése.....	63
7.3.1 Stackup.....	63
7.3.2 Alkatrészelhelyezés	65
7.3.3 Konduktív csatolás csökkentése	66
7.3.4 Kapacitív csatolás csökkentése.....	67
7.3.5 Induktív csatolás csökkentése.....	68
8 PCB tervek.....	69
8.1 Bevezetés	69
8.2 Stackup.....	69
8.3 Placement és szeparáció.....	71
8.4 Tervezési szabályok.....	72
8.4.1 Technológiai követelményeket betartó szabályok.....	72
8.4.2 Kontrollált impedanciát betartó szabályok	73
8.5 Rézrétegek bemutatása.....	74
8.5.1 Top Layer.....	74
8.5.2 Mid-layer 1	75
8.5.3 Mid-layer 2	76
8.5.4 Mid-layer 3	77
8.5.5 Mid-layer 4	78
8.5.6 Bottom Layer	79
8.6 3D modell	80
9 Bemérési jegyzőkönyv	81
9.1 Mérési tapasztalatok	81
9.2 Tápbemérés.....	82
9.2.1 Mérőeszközök.....	82
9.2.2 Kapcsolóüzemű tápegység.....	82
9.2.3 Egyéb tápegységek	83

9.3 Analóg fokozat.....	84
9.3.1 Áram-feszültség görbék.....	84
10 Szoftvertervezés	86
10.1 Fejlesztő platform bemutatása	86
10.1.1 Fejlesztőkártya bemutatása	86
10.1.2 Fejlesztőkörnyezet bemutatása	86
10.1.3 Felhasznált pin kiosztás	87
10.2 Perifériák bemutatása.....	88
10.2.1 ADC bemutatása	88
10.2.2 Időzítő	89
10.3 Vezérlési struktúra bemutatása	90
10.3.1 main.c folyamatábrája.....	90
10.4 Függvények.....	91
10.4.1 Sönt információ dekódolás	91
10.4.2 Időzítő IT callback	91
10.4.3 GPIO olvasás	92
10.4.4 ADC IT Callback	92
10.4.5 Csatorna választás.....	93
11 Irodalomjegyzék.....	94

HALLGATÓI NYILATKOZAT

Alulírott **Berta Máté**, szigorló hallgató kijelentem, hogy ezt a diplomatervet meg nem engedett segítség nélkül, saját magam készítettem, csak a megadott forrásokat (szakirodalom, eszközök stb.) használtam fel. Minden olyan részt, melyet szó szerint, vagy azonos értelemben, de átfogalmazva más forrásból átvettem, egyértelműen, a forrás megadásával megjelöltem.

Hozzájárulok, hogy a jelen munkám alapadatait (szerző(k), cím, angol és magyar nyelvű tartalmi kivonat, készítés éve, konzulens(ek) neve) a BME VIK nyilvánosan hozzáférhető elektronikus formában, a munka teljes szövegét pedig az egyetem belső hálózatán keresztül (vagy hitelesített felhasználók számára) közzétegye. Kijelentem, hogy a benyújtott munka és annak elektronikus verziója megegyezik. Dékáni engedéllyel titkosított diplomatervek esetén a dolgozat szövege csak 3 év eltelte után válik hozzáférhetővé.

Kelt: Budapest, 2022. 12. 13.

.....
Berta Máté

Összefoglaló

Diplomatervem témája egy széles dinamikatartományú árammérő eszköz tervezése egy autóiipari tesztgépbe. Az eszköz tervezésének teljes folyamatát bemutatom az ötlettől a kivitelezett hardverig, illetve az eszköz használatára alkalmas bemutató szoftvert is készítek.

A dolgozat az alkalmazható árammérési módszerek bemutatásával kezdődik, amelyet a választott mérési elven alapuló megoldás rendszertervének és kapcsolási rajzának részletes leírása követ. A tervezett eszköz egyes eleminek viselkedését nemcsak számításokkal, hanem szimulációkkal igazoltam, ezekről is beszámol egy fejezet.

A PCB terv bemutatását megelőzően az ún. mixed signal PCB-k tervezési kérdéseivel foglalkozó fejezetben megalapozom a további tervezés alapelveit és szabályait. A terv bemutatása a stackup-al kezdődik és az egyes rézrétegek bemutatásával folytatódik, amely után ismertetem a legyártott PCB bemérési tapasztalatait.

Az utolsó fejezetben a bemutató program elkészítésének módját (fejlesztői platform stb.) és működését tárgyalom. A bemutatás tartalmazza a szoftver vezérlési struktúrájának és az egyes függvényeinek részletes leírását.

Abstract

The subject of my diploma thesis is the design of a wide dynamic range current measuring device that integrates into automotive test equipment. I will describe the whole process of designing the device from the idea to the implemented hardware, and I will also develop a demonstration software to use the device with.

The thesis starts with a presentation of the applicable current measurement methods, followed by a detailed description of the system design and schematic of the solution based on the chosen measurement principle. The behaviour of some elements of the designed device has been verified not only by calculations but also by simulations, which are also reported in a chapter.

Prior to the presentation of the PCB design, the chapter dealing with the design issues of so-called mixed signal PCBs establishes the principles and rules for further design. The presentation of the design begins with the stackup and continues with the presentation of the individual copper layers, after which I describe the measurement experience of the PCB as manufactured.

In the last chapter, I discuss how to build the demonstration program (development platform, etc.) and how it works. The presentation includes a detailed description of the control structure of the software and its individual functions.

1 Bevezetés

A ProDSP Technologies Zrt. által gyártott tesztberendezések autóiipari hardver- és szoftverelemeket mérnek automatizált módon. A hardverelemek széles skálán mozognak az e-mobilitást támogató tesztberendezésektől egyedi hardvert igénylő mérés technikai megoldásokig. [1]

A hardverelemeken működés közben szükséges számtalan ponton sokféle villamos paraméter mérése és helyességének ellenőrzése. Emellett a cég berendezései szoftveres tesztek is végeznek digitális kommunikációs buszokat ellenőriznek, időzítéseket mérnek stb.

Az automatizált tesztek gyakran kiterjednek a tesztelt elektronikai egység energiaigényének mérésére, ráadásul a mérendő rendszerek egyre komplexebbek. Gyakori, hogy egy egység az élettartama során sokszor energiatakarékos állapotban van, ezáltal kis teljesítményt vesz fel, majd valamilyen külső hatásra a fő működési módba kerül, ezáltal nagy teljesítményt vesz fel. Az ilyen egységek tesztelése során fontos mindkét (vagy akár több) állapotban mérni az energiaigényt, emellett az állapotok közötti tranziensekről is méréseket kell végezni.

A gyártósori tesztek során feszültség- és áramméréssel vizsgáljuk egy eszköz teljesítménnyelvételét. Mivel a legtöbb rendszer stabil tápfeszültség mellett képes funkcionálni, ezért a széles tartományú teljesítménnyelvétel széles tartományú tápáram felvételt jelent. Jelen diplomatervezési feladata feltérképezni, hogy milyen módszerek állnak rendelkezésre széles dinamikatartományú árammérésre és egy olyan eszköz tervének elkészítése, amely képes az előzőekben ismertetett tesztek során tápáramot a tranziensek lekövetése mellett mérni.

2 Műszaki probléma bemutatása

2.1 Mérendő eszköz leírása

2.1.1 DUT bemutatása

A mérendő fizikai mennyiség egy DC motorral működtetett szelep tápárama. A szelep LIN-en keresztül érkező parancsokat fogad, mely alapján különböző működési állapotba kerül (alacsony fogyasztási mód, pozícióba állás stb.).

A feladat egy olyan teszt végzése, mely során az eszköz alacsony fogyasztású módból nagy áram felvételére kényszerítjük valamelyik végpozícióba állítással és a felvett áram görbáját mérjük. Tehát az eszköz áramfelvételének a mikroamperes tartományból az amperes tartományba való ugrására vagyunk kíváncsiak. Emellett adott mérési tartományban folyamatosan is szeretnénk az eszköz áramát mérni.

2.1.2 Követelmények

Egy célgépben maximálisan négy DUT mérésére lehet szükség, az árammérő egységnek NI adatgyűjtő kártyákkal kompatibilisnek kell lennie. Az árammérőnek egyenáramot kell mérnie akár high side, akár low side árammérőként bekötve és legalább három mérési tartománnyal rendelkeznie kell. A mérendő áram iránya a bekötéstől függ, emiatt bipolárisnak kell a mérőeszköznek lennie. Az előírt mérési tartományok nem feltétlenül jelentik, hogy az megtervezett eszköznek is ezzel kell rendelkeznie, hanem a DUT tipikus áramfelvétéléről nyújt információt.

Tartomány	Felbontás
0 - 100 μ A	2 μ A
0 -100 mA	0.1 mA
0 - 2 A	1 mA

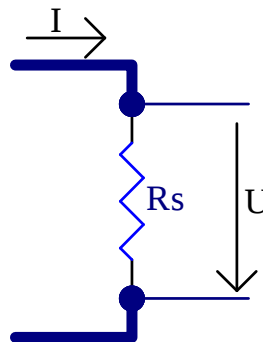
A mérőkártyának szerelőlapra rögzíthetőnek, bontható kábelezéssel szerelhetőnek és könnyen karbantarthatónak/cserélhetőnek kell lennie.

3 Árammérési módszerek bemutatása

3.1 Sönt ellenállásos árammérés

3.1.1 Működési elv

Közvetlen árammérésre alkalmazhatunk sönt ellenállást. A mérendő áramot (I) egy előre ismert értékű ellenálláson vezetjük át, melyen feszültséget mérünk.

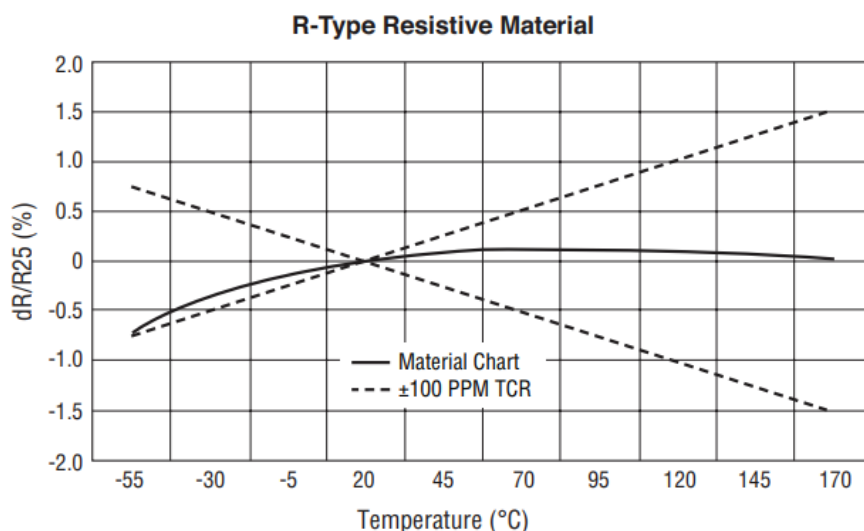


3-1. ábra - Sönt ellenállás

Az ellenállás értékét a mérendő áram maximumából és a mérhető maximális feszültségből számíthatjuk ki. Emellett feszültséggenerátoros esetben ügyelni kell, hogy a sönt ellenállás értéke ne befolyásolja a kialakuló áramot a mérési pontosságot meghaladó mértékben. Illetve a kialakult áram okozta teljesítménydisszipációra méretezett sönt ellenállást használjunk. [2]

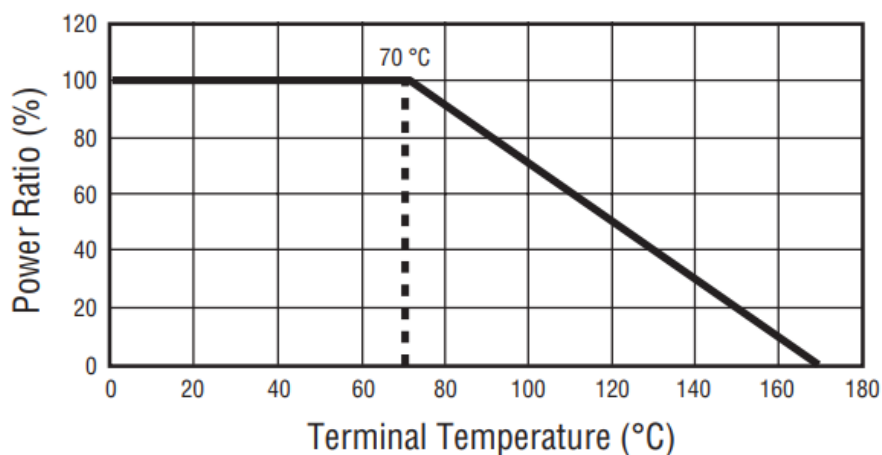
$$R_s \leq \frac{U_{max}}{I_{max}}, P_{max} = I_{max}^2 \cdot R_s \quad 3-1.$$

A méretezés során ügyelni kell, hogy a sönt hőmérséklete a teljesítmény disszipálásától ne változzon széles skálán, mivel ekkor az ellenállás értéke is változik.



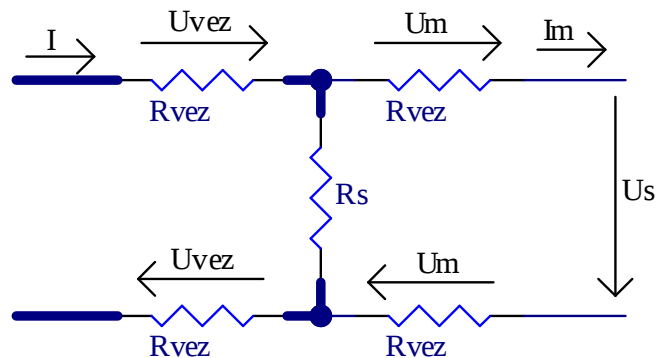
3-2. ábra - Ellenállás hőmérsékletfüggése [3]

A méretezésnél figyelembe kell venni, hogy a kialakuló maximális hőmérsékleten a disszipációs képesség elégséges a további hőmérsékletnövekedés ellensúlyozására. Az adatlapokban gyakran szereplő „Power derating curve” segítségével tudunk méretezni.



3-3. ábra - Ellenállás disszipációs képessége a hőmérséklete függvényében [3]

Gyakran a söntellenállás értéke a $m\Omega$ -os tartományba esik, amely a hozzávezetések ellenállásával összemérhető érték, ilyen esetben négyvezetékes ellenállásmérés a javasolt. A négyvezetékes ellenállásmérés során a söntellenállásra két vezetékkel vezetjük a mérendő áramot, de a sönt feszültségét nagyimpedanciás feszültségmérővel különálló két vezetékkel mérjük. A feszültségmérésre használt vezetéseken a nagyimpedanciás mérés miatt elhanyagolhatóan kis feszültség esik, ezért valóban a söntellenálláson eső feszültséget mérjük. [4]



3-4. ábra - Négyvezetékes ellenállás mérés

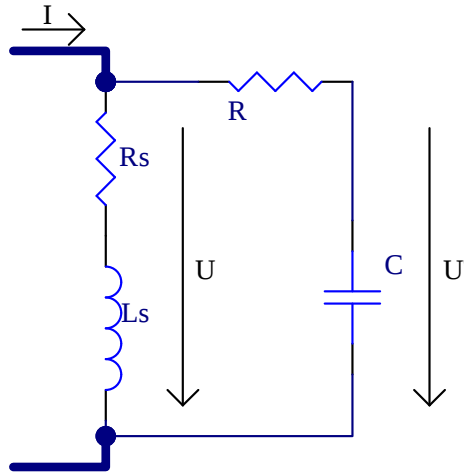
Emellett konstrukciós hibák kiküszöbölésére is alkalmas módszer a négyvezetékes ellenállásmérés. A forrasztások esetleges rossz minősége, vagy helytelenül tervezett PCB által okozott ellenálláshibákat kiküszöböljük a két külön feszültségmérő vezetékkel.

Amennyiben nem csak egyenáramot mérünk a söntellenállással, a hozzávezetésekől és a söntellenállás fizikai méretéből adódó parazita elemmel, soros induktivitással is számítani kell. A kialakult feszültséget idő és s tartományban a következőképpen írhatjuk le: [2]

$$U = I \cdot R_s + L_s \frac{dI}{dt} \quad 3-2.$$

$$U = I \cdot (R_s + sL_s) = I \cdot R_s \cdot \left(1 + s \frac{L_s}{R_s}\right) \quad 3-3.$$

Az induktivitás hatását passzív RC szűrő beiktatásával csökkenthetjük, elméletileg teljesen frekvenciafüggetlenné tehetjük az átvitelt. Gyakori, hogy a valódi parazita induktivitást nem tudjuk meghatározni, csak közelítő értékét ismerjük. Ekkor is érdemes a hatást csökkentő szűrő beiktatása, hiszen a mért feszültséget általában valamilyen műveleti erősítő áramkörön keresztül mérjük, amely bemeneti slew-rate paramétere véges, így egyébként is szűrni kell a mérendő jelet.



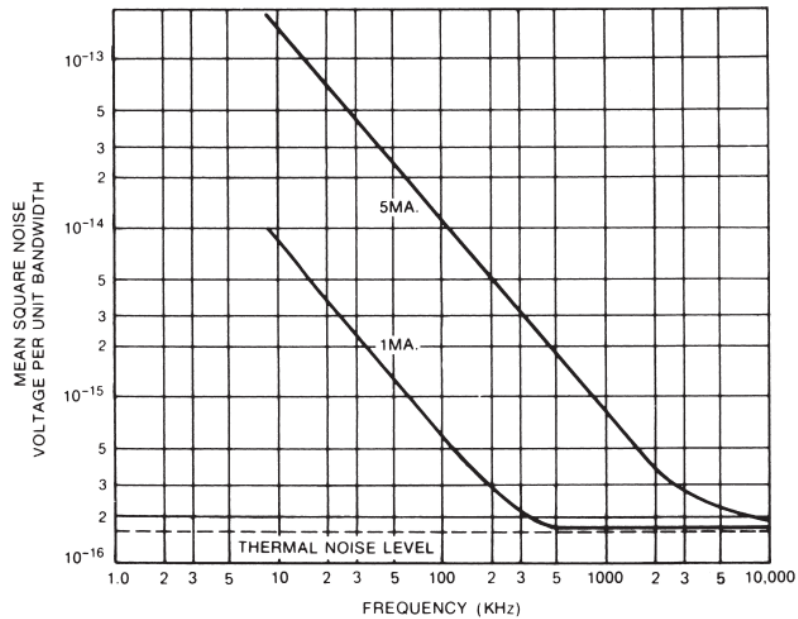
3-5. ábra - Szűrővel kompenzált sönt ellenállás

Amennyiben ismerjük a soros induktivitást vagy jó közelítéssel rendelkezünk az alábbi egyenlet alapján levezethető, hogy a mért soros RL tag időállandójával megegyező időállandójú RC tagot kell használni a szűrésre. [2]

$$U' \cong U \cdot \frac{1}{1 + sRC} = I \cdot R_s \cdot \left(1 + s \frac{L_s}{R_s}\right) \cdot \frac{1}{1 + sRC} = I \cdot R_s \cdot (1 + s\tau_L) \cdot \frac{1}{1 + s\tau_C} \quad 3-4.$$

3.1.2 Előnyök

A söntellenállásos árammérés egyszerű és sokféle rendszerbe könnyen integrálható árammérési módszer. A rendszer anyagköltségét még a drágább precíziós söntellenállások esetén sem növeli meg számottevően. Mérendő áramok tekintetében széles dinamikatartománnyal rendelkezik a módszer, mivel megfelelő sönt kiválasztásával elvileg bármekkora nagy vagy kicsi áramot mérhetünk vele. A dinamikai tartományt két jelenség korlátozza a gyakorlati alkalmazásokban. Egyrészt nem mérhetünk végtelen nagy áramot, mivel a söntön eső feszültséget alacsonyan kell tartani, hogy a mérendő rendszert ne terheljük, illetve a kialakuló disszipálható hőmennyiség is véges. Végtelenül kis áramot sem tudunk mérni söntellenálláson, mivel minden ellenállás zajforrás. A zaj mértéke függ az ellenállás fizikai konstrukciójától, hőmérsékletétől, értékétől, maximális teljesítményétől és a rajta átfolyó áramtól. [5]



3-6. ábra – 10 kΩ-os ellenállás zajfüggése frekvenciától, áramtól [5]

A két gyakorlati határ ellenére is széles tartományban használható a söntellenállásos módszer és ez a tartomány könnyen bővíthető több sönt áramútba kapcsolgatásával.

3.1.3 Hátrányok

A söntellenállásos árammérésnek egyik hátránya, hogy a mérendő áram útvonalát meg kell szakítani és vele az árammérőt sorba kell kötni. Ezzel közvetlenül befolyásoljuk a mérendő áramot, terheljük a mérendő rendszert, és már tervezési fázisban lehetőséget kell teremteni a söntös árammérésnek a rendszerben. Amennyiben tápáramot mérünk söntön keresztül a rajta eső feszültség „beszakíthatja” a tápfeszültséget, amely a rendszer instabil állapotba kerülését okozhatja. Ez a hatás a manapság használt beágyazott rendszerekben kiemelt jelentőségű, mivel az energiahatékonyság miatt egyre kisebb tápfeszültségekről járnak a rendszerek.

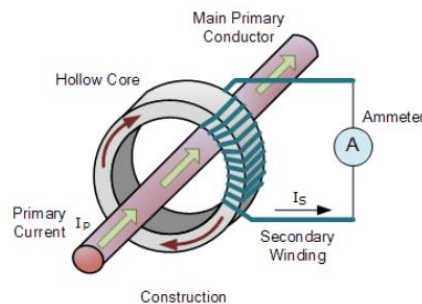
Galvanikus leválasztást igénylő esetekben a söntellenállásos mérést valahogyan ki kell egészíteni, amely extra költséget, tervezési időt igényel, illetve ronthatja a mérési pontosságot.

Magas hőmérsékleten történő mérésre (kohóban) sem alkalmas árammérésre az előzőekben ismertetett okokból, hiszen az ellenálláson kialakuló zajfeszültség a hőmérséklet együtt növekszik.

3.2 Áramváltó transzformátoros árammérés

3.2.1 Működési elv

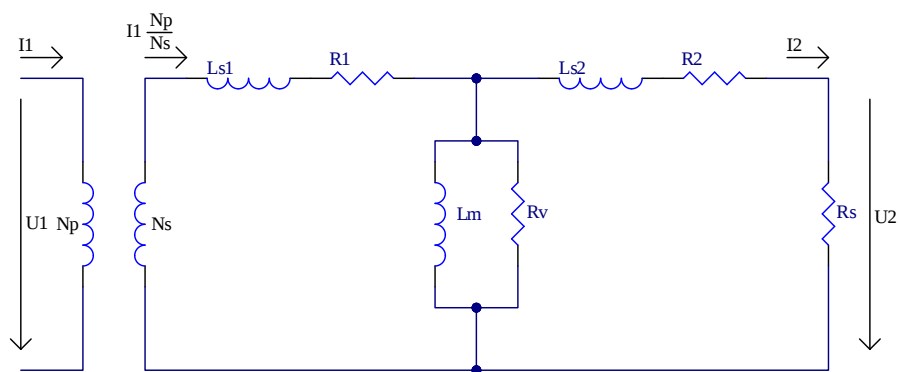
Az egyik klasszikus árammérési módszer az ún. áramváltó transzformátor alkalmazása. Az áramváltó transzformátor egy hagyományos vasmagos transzformátor, melynek a primer oldali áramával (méréndő áram) arányos szekunder oldali áramot állítunk elő. A szekunder oldali lezáráson feszültséget mérünk, mely arányos a szekunder oldali árammal és ezáltal a primer oldali árammal. [2]



3-7. ábra - Áramváltó transzformátor [6]

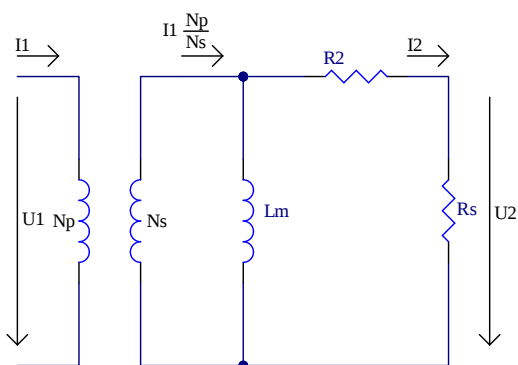
Felépítését tekintve a méréndő áram vezetéket (általában egyszer, de hurkolva többször is) körülvevő gyűrű alakú magból áll melyet a szekunder oldali tekercs vezetéke vesz körül. A primer oldali vezetőben folyó áram hatására mágneses mező alakul ki, melyet a vasmaggal „vezetünk” a szekunder oldali tekercshez, amelyben indukcióval a primer oldali árammal arányos szekunder áram alakul ki.

Gyakorlati alkalmazásokhoz használhatjuk a transzformátor megszokott T helyettesítő képét, amelyet érdemes még kiegészítenünk egy „ideális” transzformátorral, hogy reprezentáljuk a galvanikus leválasztást és a menetszám arányt. Mivel lezárára is szükségünk van, ezt egy hozzáadott ellenállással (R_s) reprezentáljuk.



3-8. ábra - T helyettesítőkép ideális transzformátorral kiegészítve

A primer oldalt áramgenerátorosan tápláljuk meg, ezért L_{s1} és R_1 nem befolyásolja a primer és szekunder áram arányát, ezért számításainkban elhanyagolhatjuk. A szekunder oldali szórást is elhanyagolhatjuk, mivel főmező inductivitás nagyságrendekkel nagyobb. A vasvesztést reprezentáló párhuzamos ellenállás (R_v) áramváltók esetén kicsi, hogy a mérési pontosságot és a kis veszteségeket biztosíthassuk, ezért szintén elhanyagolhatjuk a kapcsolásból. Az egyszerűsítések után a következő helyettesítőképet kapjuk:



3-9. ábra - Áramváltó transzformátor egyszerűsített helyettesítőképe

Az egyszerűsített kapcsolási rajzból következtethetünk, hogy DC áramot nem tudunk mérni a lezáráson, hiszen a főmező inductivitás DC-n rövidzár. Nagy frekvencián viszont a főmező inductivitás impedanciája nagyságrendekkel nagyobb, mint a szekunder oldali ellenállás és a lezárás együtt, ezért szinte a teljes áram keresztül folyik ezen az ágon. A két szélső eset között (kis frekvencián) pedig figyelembe kell vennünk a két ág közötti áramosztást. Erre definiálhatjuk a statikus pontosságot (α):

$$\alpha = \frac{R_s + R_2}{2\pi f L_m} \quad 3-5.$$

3.2.2 Előnyök

Az áramváltók egyik nagy előnye, hogy galvanikus leválasztással mérhetünk áramot, ezzel könnyen tudunk nagyfeszültségű rendszerekben áramot mérni mikrovezérlőt tartalmazó rendszerrel. Emellett a nagy primer áramokat mérhetünk viszonylag kisteljesítményű szekunder oldali áramkörökkel, hiszen a menetszámmal befolyásolhatjuk (tervezés során) a kialakuló maximális szekunder áramot. Harmadik előnye ennek az árammérési módszernek, hogy nem szükséges a mérendő áramkör megszakítása a mérés elvégzésére és nem befolyásoljuk a kialakuló primer áramot, a mérendő áramkörben kialakuló feszültségeket nem terheljük.

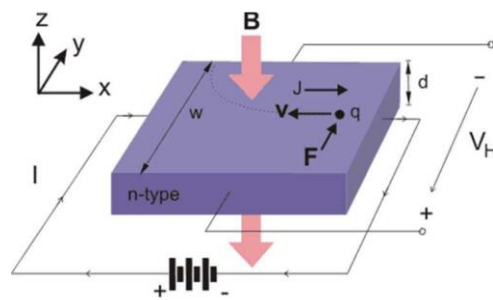
3.2.3 Hátrányok

A működési elvből adódóan az áramváltók nem alkalmasak egyenáram mérésére. A konstrukció során felhasznált mágneses vezető (általában vas) hiszterézises viselkedése és nagy áramok esetén mágneses szaturációja miatt a mérési pontosság romlik.

3.3 Hall effektuson alapuló árammérés

3.3.1 Működési elv

A Hall effektuson alapuló árammérés szintén induktív elven működik. Kialakítását tekintve egy C alakú mag légrésében elhelyezett Hall elemből áll. [2]

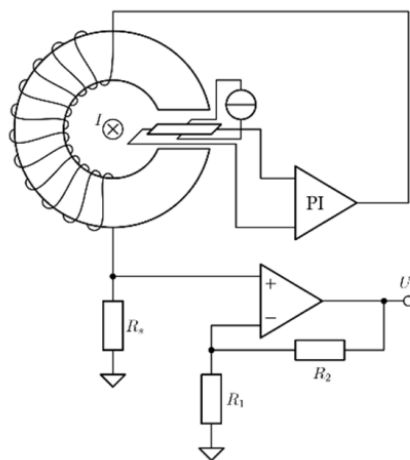


3-10. ábra - Hall elem [2]

A Hall elem olyan félvezető eszköz, melyben külső mágneses tér nélkül feszültség hatására szabad töltésmozgás indul meg. Amint viszont külső mágneses tér jelenik meg a töltésekre Lorentz erő hat, ezzel töltésmegosztás történik, ami hatására olyan Hall feszültség alakul ki a cellán, mely arányos a külső mágneses térrel. A C mag irányítja a mágneses mezőt, amely arányos a magon átvezetett vezetőben folyó árammal. Ezáltal közvetett kapcsolatban van a mérendő áram és a Hall elemen mérhető feszültség.

Sajnos az elrendezés önmagában még nem használható fel árammérésre, hiszen a cella és a kialakított mágneses kör sem lineáris, bár inverz nemlinearitási táblázatokkal próbálják korrigálni a hibát, de pontos mérésre így sem alkalmas. Emellett offset és drift problémák is jelentkeznek.

Az elrendezés kiegészíthető az alábbi ábra szerint, ekkor a magra egy ellengerjesztő tekercset csévélünk, melyet egy PI típusú hibajel erősítővel hajtunk meg. A szabályzási kör nulla feszültségre szabályozza a Hall feszültséget az ellengerjesztő tekercs mágneses terével. Ekkor az ellengerjesztéshez szükséges áramot mérhetjük meg egy sönt ellenállás segítségével.



3-11. ábra - Kompenzált Hall elemes áramérzékelés [2]

Ez az elrendezés egyenáram esetén Hall effektust használja fel, nagyobb frekvenciákon (20-30 Hz) pedig áramváltó kapcsolásként viselkedik. A kettő tartomány között rossz mérési pontosság mellett a két működési mód között váltogat. Ez a változat linearitását tekintve jobb, de továbbra is jelentős offset és drift problémák jelennek meg.

3.3.2 Előnyök

Az áramváltókhoz hasonlóan galvanikus leválasztást biztosít a működési elvből következően a Hall elemes áramérzékelő, amely több területen is hasznos tulajdonság. Emellett az áramváltókkal ellentétben egyenáram mérésére is alkalmas módszer. További jó tulajdonsága a kialakításnak, hogy a mérendő rendszert nem kell megbontani az áramérzékelés miatt és ezáltal nem terheljük, nem befolyásoljuk a mérni kívánt áramot.

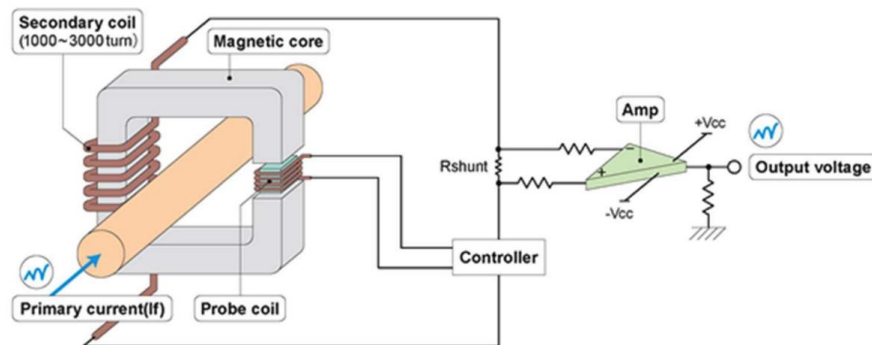
3.3.3 Hátrányok

A működési elv bemutatása során említett drift és offsethiba nem kerülhető el, emiatt gyakran kalibrációra szorulnak a Hall elemes áramérzők. A linearitást javító kiegészítő áramkörökre is szükség van a mérési pontosság kézben tartására, ami bonyolítja az alkalmazást és növeli a költségeket.

3.4 Flux-gate effektuson alapuló árammérés

3.4.1 Működési elv

A Hall elemes áramérző kiegészített változatához hasonló kialakítás a Flux-gate árammérő. C maggal irányítjuk a mért áram által keltett mágneses teret, viszont ebben az esetben egy mérőtekercset helyezünk el a légrésben. A mágneses mező mérésére ebben az esetben is ellengerjesztő tekercset alkalmazunk, amely addig szabályoz amíg a mágneses tér nullára nem csökken viszont a szabályzás meglehetősen bonyolult. A mérőtekercs gerjesztésének második harmonikusából számítjuk az egyen komponenst és kompenzáljuk azt. Nagyon pontos (0,01%) árammérőket lehet ezen az elven készíteni, viszont költségük a már eleve költséges Hall áramérzőkéhez is nagyságrendekkel nagyobb. [2]



3-12. ábra - Flux-Gate áramérző[2]

3.4.2 Előnyök

Egyen és váltóáram mérésére is alkalmas módszer, amely széles mérési tartománnyal rendelkezik. Offset és drift tekintetében is jól teljesítő mérőrendszer.

3.4.3 Hátrányok

Bonyolult és drága árammérési módszer, amely csak olyan alkalmazásokban használható fel, ahol az előírt pontosság megkívánja és a berendezés ára is követni tudja az árammérő okozta költségnövekedést.

3.5 Összehasonlítás

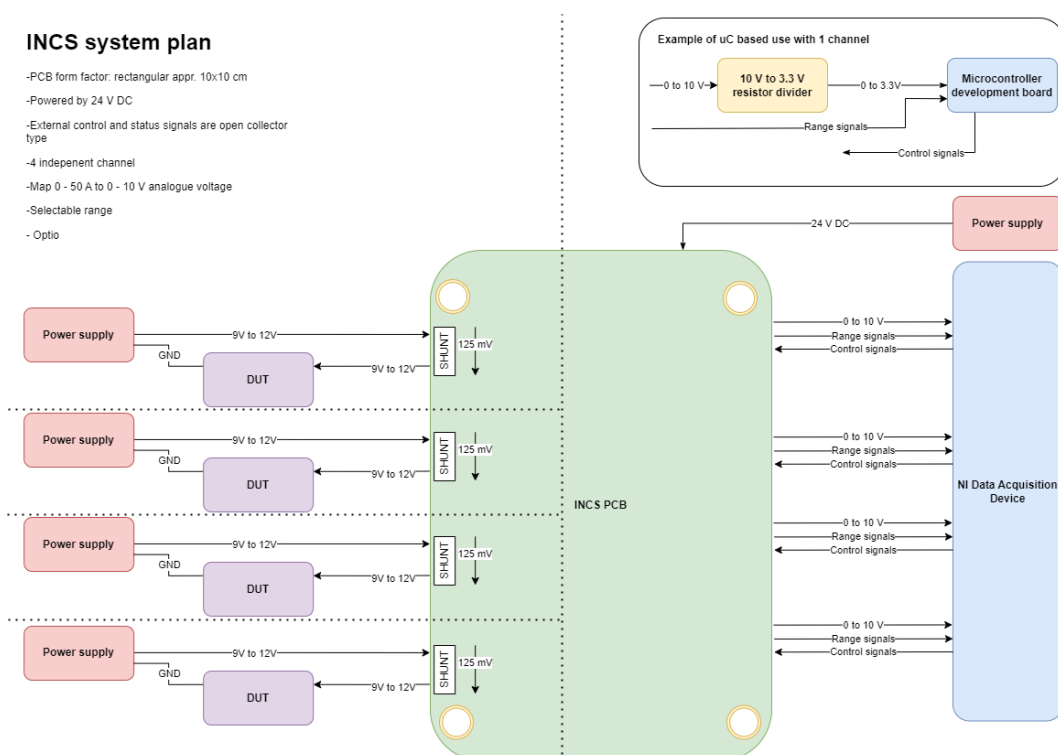
	Sönt ellenállás	Áramváltó transzformátor	Hall effektusos árammérő	Flux-gate árammérő
Galvanikus leválasztás	×	✓	✓	✓
Mérési terhelés	Nem elhanyagolható	Elhanyagolható	Elhanyagolható	Elhanyagolható
Komplexitás	Egyszerű	Egyszerű	Közepesen komplex	Komplex
Egyenáram mérésre képes	✓	×	✓	✓
Költség	Alacsony	Közepes	Közepes	Magas

A feladat megoldására a sönt ellenállásos árammérést találtam alkalmasra, mivel ebben az alkalmazásban az áramkör komplexitását és költségét alacsonyan kell tartani amellet, hogy egyenáram mérésére is szükség van. A galvanikus leválasztás hiány nem okoz gondot és a söntök által okozott terhelés kézben tartható azzal, hogy különböző értékű söntöket kapcsolunk be a mérésbe a dinamikataromány különböző sávjaiban.

4 Rendszertev

4.1 Eszköz rendszerben elfoglalt helye

A kártya rendszerben elfoglalt helyét és az adatfeldolgozó egységgel való kapcsolatát, valamint a galvanikus leválasztások helyét tartalmazza egy legfelső szintű rendszerterv. Az árammérő eszköz részletes rendszertervét, amely a belső működést írja le a későbbiekben ismertetem.



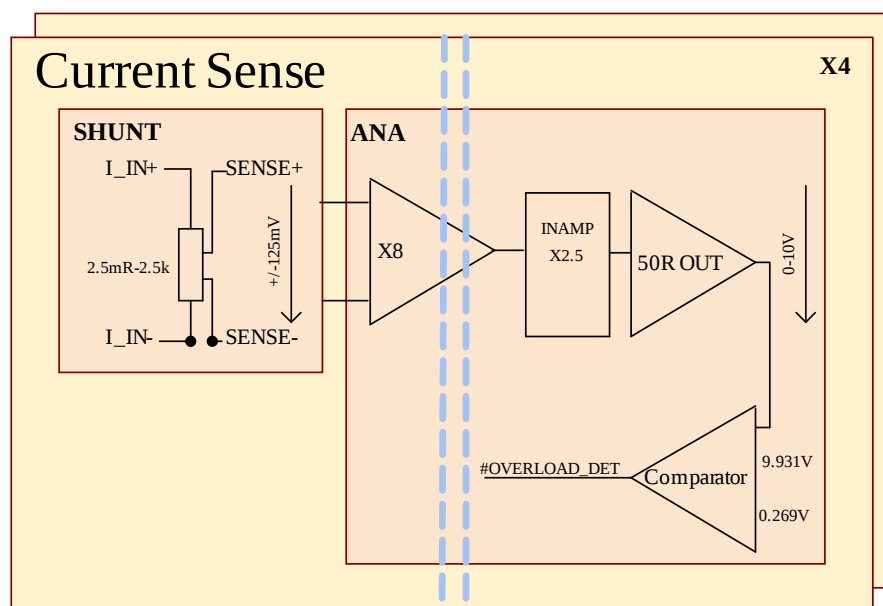
4-1. ábra – Rendszerterv a teljes mérésről

A teljes mérésről szóló rendszerterv alapján a kártya négy DUT mérésére alkalmas és NI adatgyűjtő kártyával összeköthető. [7] Az árammal arányos feszültség jelszintje itt kerül előírásra. Megjegyzendő, hogy a diplomamunka részeként fejlesztőkártyás kiegészítése is felkerült erre az ábrára, amelyen szerepel egy külső osztóáramkör is, amely lehetővé teszi egy mikrovezérlőbe épített AD számára a kimeneti feszültség mérését. A kontroll és státuszjelek összesítve szerepelnek az ábrán, pontos leírásuk későbbi alfejezetben tárgyal.

4.2 Analóg áramkör blokkvázlata

Az söntön átfolyó árammal analóg fizikai mennyiség az ellenálláson mérhető feszültség. Amennyiben ismert a sönt ellenállás értéke, akkor a feszültségesés differenciális mérésével meghatározható az áram. A sönt ellenálláson eső feszültséggel kevesebb tápfeszültség jut a DUT-ra, ezért ennek mértékét kézben kell tartani. Ebben az alkalmazásban a söntön eső feszültség maximális értéke 125 mV. Emellett a söntön eső feszültséggel arányos a rajta keletkező disszipációs teljesítmény, amely a sönt melegedését okozza. Amennyiben a sönt értéke túlságosan felmelegszik az értéke a névlegestől jelentősen eltérhet és szélsőséges esetben károsodhat az alkatrész.

A söntön mért differenciális jelet egy galvanikus leválasztást tartalmazó erősítővel nyolcszoros erősítéssel továbbítjuk további jelfeldolgozásra. A jelet ezután műszererősítővel tovább erősítem, hogy a 0 – 10 V tartomány megfelelően legyen kihasználva, illetve a pontos DC referencia feszültséget itt kapja a jel.

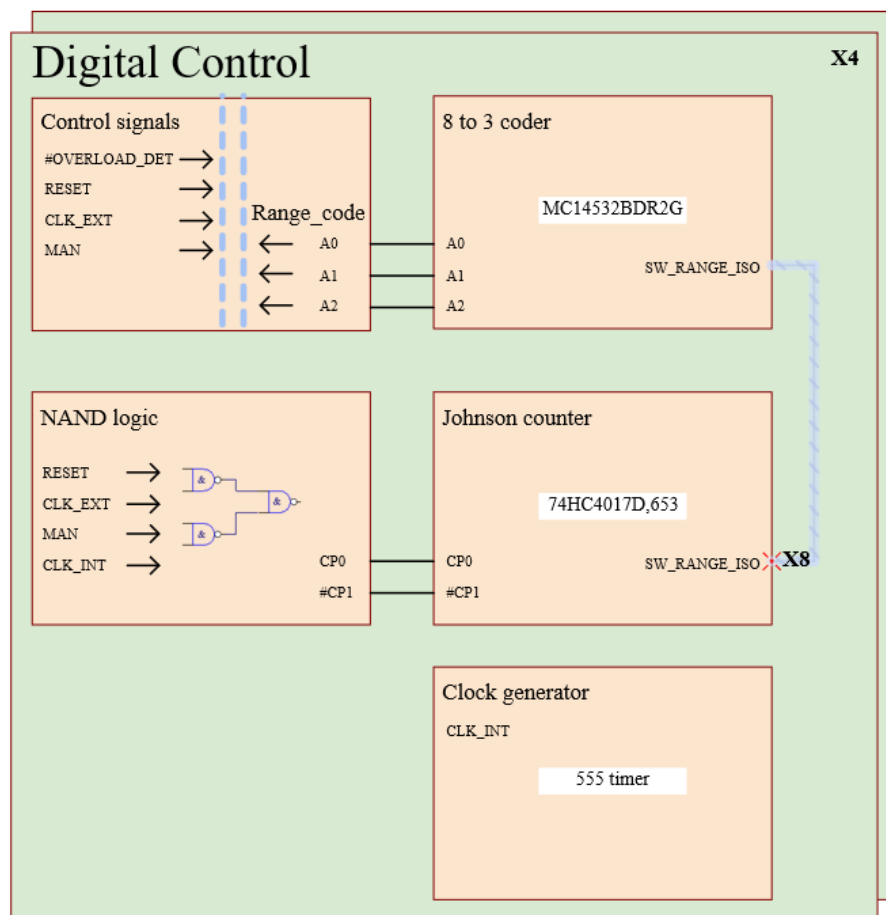


4-2. ábra - Áram érzékelés blokkvázlata

A kimeneti feszültséget analóg ablakkomparátor áramkör monitorozza, amely túl magas vagy túl alacsony feszültség, azaz áramiránytól függetlenül túl nagy áram esetén, aktív alacsony vezérlőjellel elindítja a méréshatárváltást.

4.3 Digitális áramkör blokkvázlata

Az eszköz három külső és egy belső vezérlőjel segítségével irányítható, amely két működési állapothoz tartozik. A méréshatárváltás manuális és automatikus módja között a MAN jel választ. Magas jelszint esetén a méréshatár külső órajellel (CLK_EXT) léptethető alacsony méréshatártól magasabb méréshatárokba. Alacsony jelszint esetén a belső logika ugyanezt a léptetést az analóg komparátor és egy időzítő jelei (#OVERLOAD_DET, CLK_INT) alapján teszi meg. Mindkét üzemmódban a RESET jellel lehetséges újra a legalacsonyabb méréshatárba állítja az eszközt.

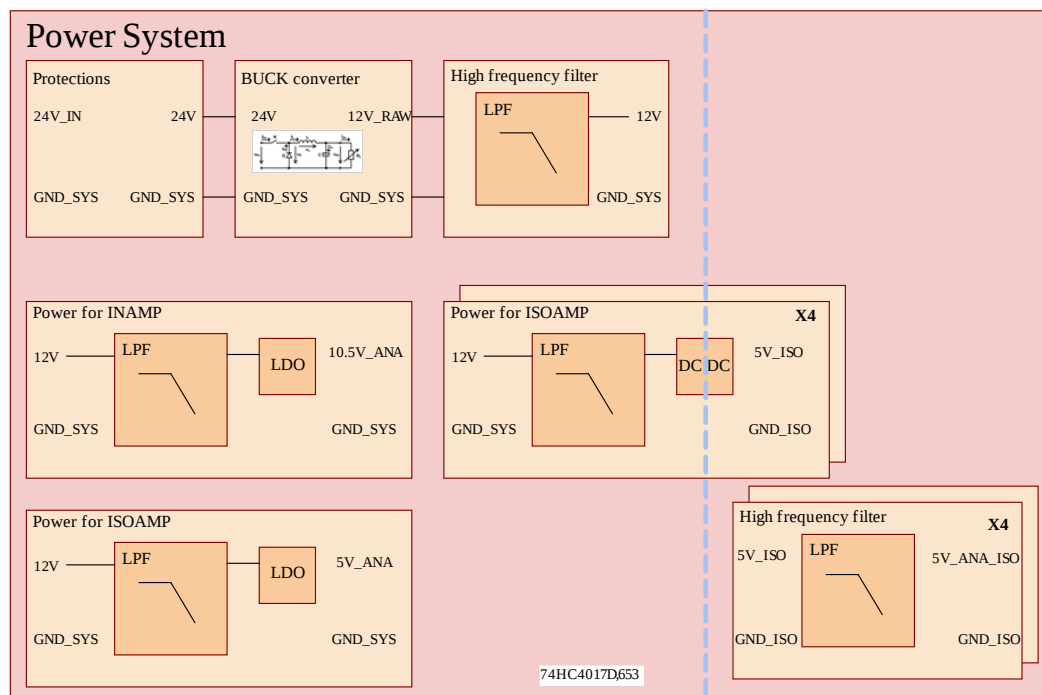


4-3. ábra - 3.2.4 Digitális áramkör blokkvázlata

A vezérlőjelek alapján NAND logikával megvalósított áramkör előállítja a méréshatárok kezelésért felelős Johnson számláló számára az órajeleket (CP0, #CP1). A számláló kimenetei jeleit, azaz az aktuális méréshatárt tartalmazó információt, egy kódolóáramkör három bites számként elérhetővé teszi a mérést feldolgozó egység felé (A0, A1, A2).

4.4 Tápstruktúra bemutatása

A 24 V egyenfeszültségű tápról bemeneti védelemmel ellátott (túlfeszültség és túláram védelem) galvanikus kapcsolattal rendelkező feszültségcsökkentő kapcsolóüzemű tápegység állítja elő a kártya számára a fő, 12 V-os tápfeszültséget. A 12 V-os feszültség nagyfrekvenciás szűrés után más kapcsolóüzemű tápegységek és lineáris feszültségszabályozók bemeneti feszültségeként funkcionál.



4-4. ábra - Tápstruktúra blokkvázlata

A kártya közös referenciapotenciáljához értelmezetten két feszültség szint kerül előállításra. 10.5 V a műszererősítő számára és 5 V a leválasztott erősítő számára. Mindkét feszültséget dedikált és fizikailag közel elhelyezett aluláteresztő szűrőn keresztül lineáris feszültségszabályzóval állítom elő.

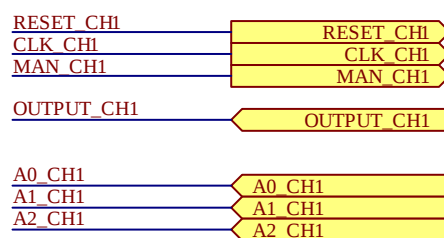
A rendszer galvanikus leválasztással rendelkező tápfeszültségekkel is rendelkezik, amely oka, hogy a csatornák ún. high side árammérőként is alkalmazhatóak legyenek, illetve a csatornák egymástól való függetlenségéhez is szükséges minden tápfeszültség és jel galvanikus leválasztása. A leválasztásra ún. tápkocka, azaz tokba integrált kapcsolóüzemű tápegység került felhasználásra, amely közvetlenül a leválasztott oldali digitális áramkörök számára előállítja az 5 V-os tápfeszültséget. Az analóg erősítő számára ezt a feszültséget tovább szűröm nagyfrekvenciás szűrőáramkörrel a mérésbe vitt zaj csökkentésének érdekében.

5 Kapcsolási rajz

5.1 Hierarchikus tervezés

Az Altium Designer CAD szoftver lehetőséget nyújt hierarchikus tervek készítésére, amely segíti, hogy a kapcsolási rajz logikailag elkülönült egységekből épüljön fel. [8] Az ilyen fajta blokkokból való építkezés megkönnyíti a terv átlátását és ellenőrzését, valamint egy-egy kapcsolat többszöri „fekete dobozként” való felhasználását. A tervet, ezért funkcionalitás szerint külön rajzlapokra ún. sheet-ekre bontom, amelyeket egy felső szintű rajzlapon „példányosítok” és köztük való összeköttetéseket definiálok. Az adott sheet-et sheet symbol-lal azaz, rajzlap szimbólummal lehet reprezentálni a felső szintű rajzlapon.

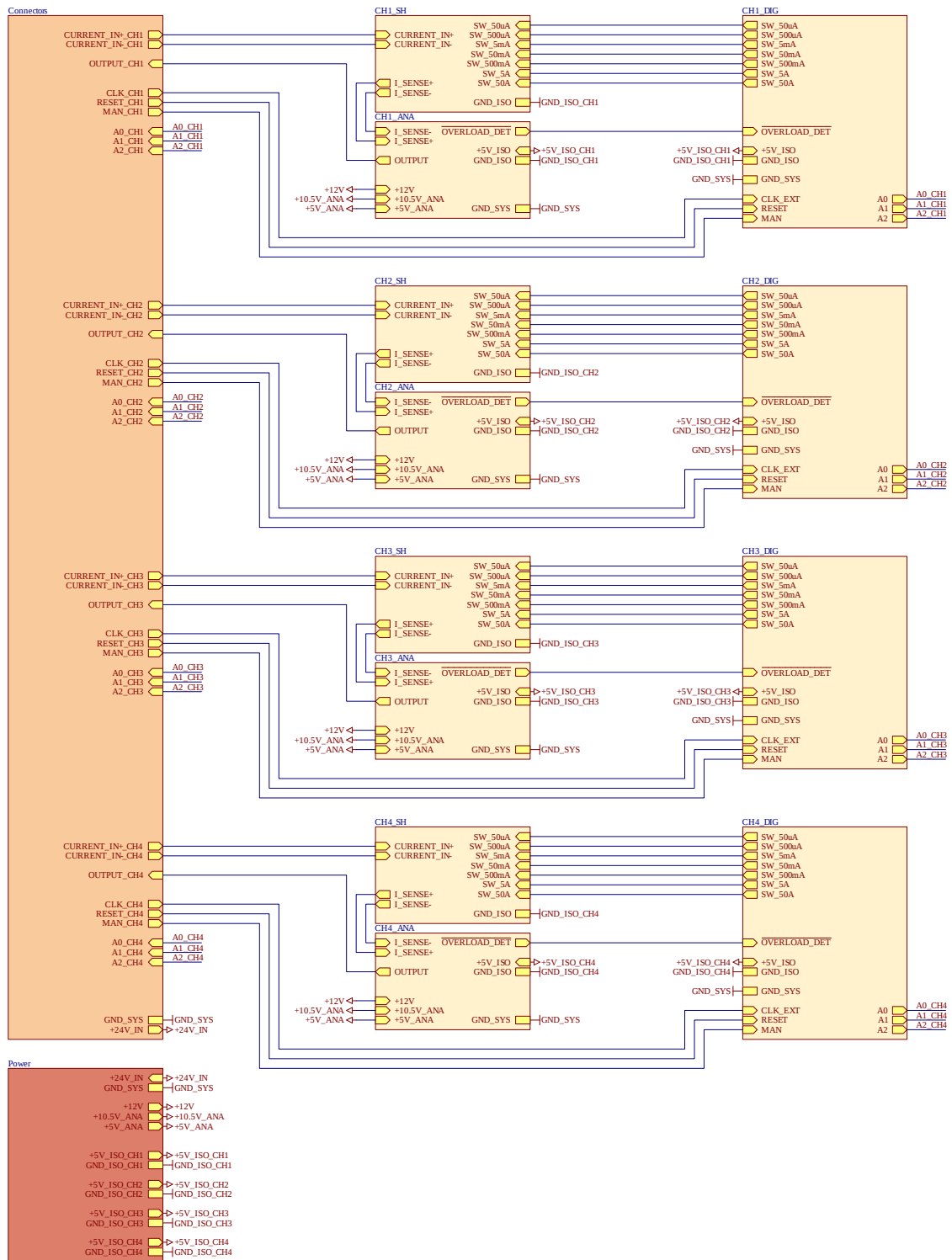
A rajzlap szimbólumok a példányosított rajzlapon elhelyezett portok alapján kapnak interfészként szolgáló jeleket, amelyek között bármilyen rajzlapon definiálható összeköttetés lehetséges (wire, net label, harness stb.).



5-1. ábra - Port-ok Altium Designer rajzlapon

A PCB tervezési idejét is csökkenti a hierarchikus tervezés, mivel bizonyos funkcionális egységeket mind a négy csatornára felhasználhatók, emellett a tervező szoftver a layout készítése során lehetővé teszi, hogy az egyes csatornákhöz tartozó komponensek elhelyezését és összeköttetéseit másolással lehessen hatékonyan a tervre felvinni.

A példányosított rajzlapon elhelyezett alkatrész a felső szinten található rajzlap szimbólum neve és a rajzlapon szereplő neve alapján kapja, mely módja (sorrend, prefixek stb.) szabadon konfigurálható. Az elnevezés alapján könnyen azonosítható minden alkatrész és a tervező (vagy későbbi felhasználó) számára könnyen érthető információkat tartalmaz. Pl.: IC610_CH4_DIG alkatrész egy digitális funkciót ellátó, négyes csatornához tartozó integrált áramkör.

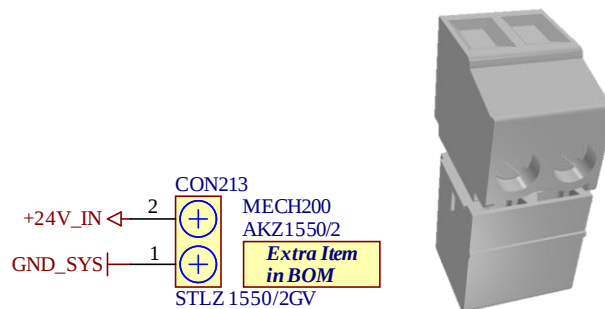


5-2. ábra - Hierarchikus tervek felső szintje

5.2 Csatlakozók

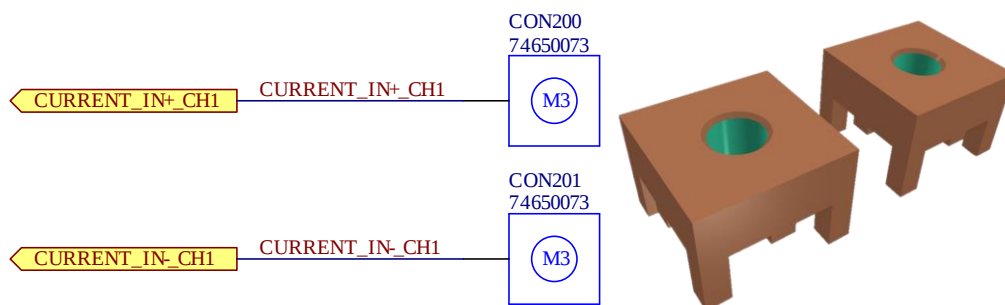
5.2.1 Tápcsatlakozó

A tápcsatlakozó egy könnyen szerelhető STLZ konnektor, amely szabványoknak megfelelő lábtávolsággal rendelkezik a 24 V DC tápfeszültség fogadására és a névleges maximális árama magasabb, mint az eszköz áramigénye. [9]



5-3. ábra - STLZ csatlakozó

5.2.2 Nagyáramú csatlakozási pont

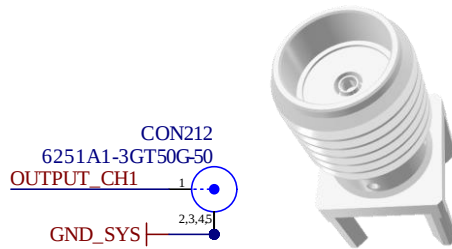


5-4. ábra - Nagyáramú csatlakozók

Az áram méréshez alacsony kontaktellenállású, jól szerelhető magas áramerősség vezetésére alkalmas csatlakozóra volt szükség. A választásom a Würth elektronik egyik csatlakozó családjára esett. [10] Az alkatrész furatszerelt és négy lábbal csatlakozik a PCB-hez, illetve M3-as furat átmérőjű csavarral és saruval szerelhető. Maximális névleges áram erőssége 50 A, amely jó hővezető képességének köszönhető, mivel ónnal bevont sárgarézből készült. A csatlakozóból csatornánként két darabra van szükség, amelyet a sőtön eső feszültség irányától függően plusz és mínusz bemenetnek neveztem.

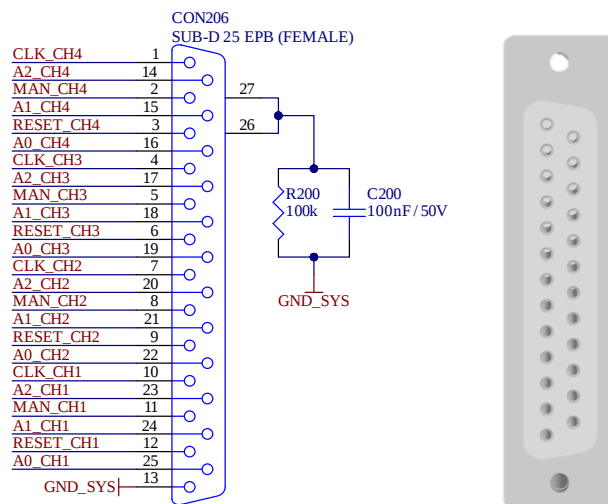
5.2.3 Be- és kimeneti jelek csatlakozási pontja

Az árammal arányos feszültség jelet koaxiális kábelen továbbítom a gépen belül, amelyhez csatlakozási pontnak SMA csatlakozót alkalmaztam. A csatlakozó könnyen szerelhető és bontható, kicsúszás ellen védett a menetes csatlakozása miatt. Kialakítása révén 50 Ω -os hullámimpedanciával való illesztésre alkalmas.



5-5. ábra Koaxiális kábel csatlakozó

Az eszköz működtetéséhez szükséges vezérlő jelek, valamint a méréshatárt kódoló jelek egy DSUB csatlakozón keresztül kerülnek kapcsolatba a külvilággal. A csatlakozón minden jel a közös rendszer földhöz értelmezett, amelyet szintén csatlakoztatni lehet jelek közelében, hogy alacsony induktivitású hurkon keresztül folyhasson minden visszatérési áram. A csatlakozó házat egy RC tagon keresztül a rendszert földhöz kapcsoltam. Ennek oka, hogy a fém ház alkalmas statikus elektromosság kisütésére, amely feszültség tüskéket és ezáltal kárt okozhat az áramkörben. Az alkalmazott RC tag miatt a kisülés árama korlátozott, valamint a feszültség tüske is alacsonyabb, kevésbé meredek lesz.

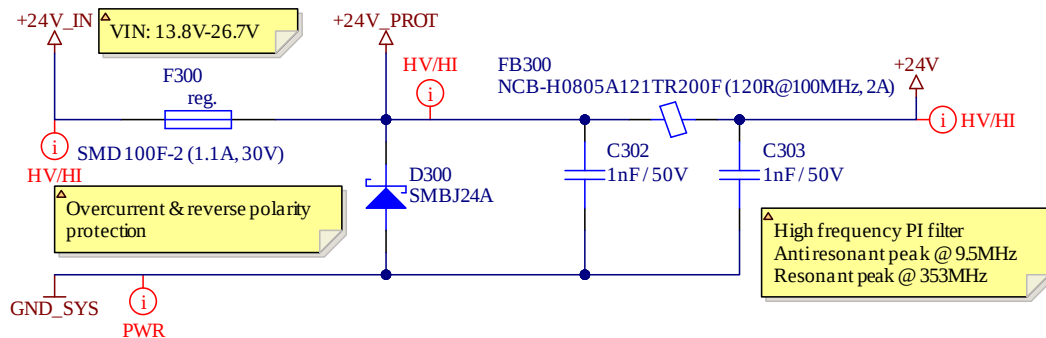


5-6. ábra - DSUB csatlakozó

5.3 Tápstruktúra

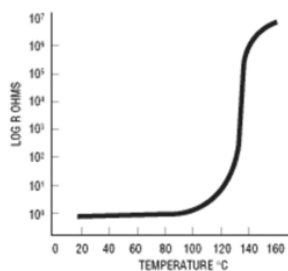
5.3.1 Védelmi fokozat

A gépen belül 24 V DC tápfeszültség elérhető, amelyet valamilyen AC/DC átalakító modul a villamos hálózatról állít elő életvédelmi szempontból leválasztott tápfeszültségnek. A PCB tehát törpefeszültségről működik. A 24 V-os tápfeszültség viszont más eszközök zavarival terhelt és nem tekinthető zajmentes biztonságos tápfeszültségnek, ezért védelmi fokozatot kell beiktatni a PCB-re. Emellett a PCB ezt a tápfeszültséget a központi AC/DC átalakító modultól kábelesen szerelve kapja, ahol az emberi hiba is tényező, emiatt fordított polaritás védelemmel is ellátott a kártya.



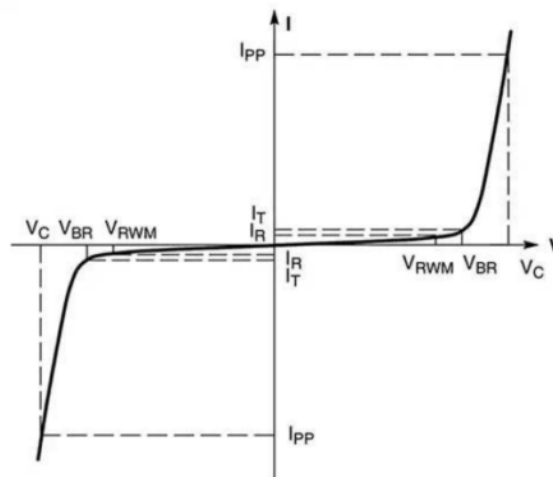
5-7. ábra - Tápfeszültség védelmi fokozata

A PCB 24 V-ról maximum 1 A áramfelvételre méretezett védelemmel rendelkezik, ezért túláram védelemnek egy 1.1 A áramerősségre tervezett regenerálódó biztosítóval rendelkezik. Az ilyen típusú biztosítók gyakorlatilag pozitív hőmérsékleti állandóval rendelkező ellenállások, amelyet karakterisztikáját úgy alakították ki, hogy a névleges áram feletti áram miatt kialakuló hőmérséklet növekedésre, hirtelen nagyságrendekkel növekedjen meg az biztosító ellenállása. Idővel, ahogy a biztosító kihűl újra alacsony ellenállásúvá válik.



5-8. ábra - Multifuse ellenállás függése a hőmérséklettől [2]

A túlfeszültség védelemre egy transient voltage supressor (TVS) diódát alkalmaztam, amely a regenerálódó biztosítóval együtt a fordított polaritás védelmet is biztosítja. A TVS diódák adott feszültség mellett nyitnak ki és a karakterisztikájuknak megfelelően kis feszültség változás mellett egyre nagyobb áramot fessnek fel, ezzel limitálva a velük párhuzamosan kötött áramkörre jutó feszültséget. Folyamatos túlfeszültség esetén a kialakuló áram miatt hőmérséklet növekedés történik és a biztosító ellenállása megnövekszik, ezzel megvédve az áramkört.



5-9. ábra - Kétirányú TVS dióda karakterisztikája [2]

Az eszközbe egyirányú TVS diódát építettem, hogy a fordított polaritás védelmet is elláthassa az eddig tárgyalt két alkatrész (a TVS dióda és a biztosító). Amennyiben a tápfeszültséget fordított polaritással kötötték be és ezáltal a TVS diódára alacsony (~ 0.5 V) nyitó irányú feszültség kerül, nagy áramot fog felvenni (gyakorlatilag rövidzárként viselkedik) és a regenerálódó biztosító ellenállása megnövekedik, ezzel megvédi az áramkört.

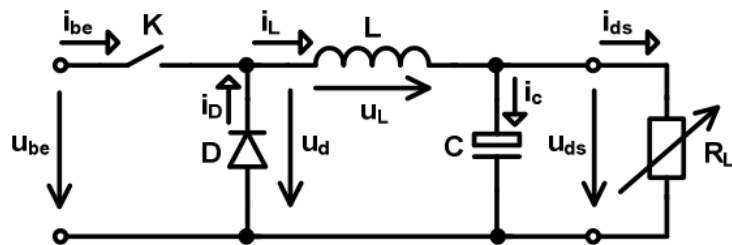
A tápfeszültségen keresztül érkezhetsz nagyfrekvenciás zaj, illetve maga az eszköz is visszatáplálhat ilyen zajt a tápsínre, ezért nagyfrekvenciás szűrőáramkör került a bemenetre. A nagyfrekvenciás szűrőáramkör egy PI-tag, amely két kapacitásból és egy ferrit bead-ból áll, amely kifejezetten nagyfrekvenciás szűrésre alkalmazható. A kondenzátorok kis kapacitású X7R dielektrikummal rendelkező 0603-as tokozású multilayer ceramic capacitor (MLCC) típusú alkatrészek, amelyek parazita elemei (pl. soros induktivitás) még nem dominánsak a vezetett zajok EMC szabványok által előírt frekvenciasávjában (< 30 MHz).

5.3.2 Kapcsolóüzemű táp fokozat

A rendszertervnek megfelelően a központi 12 V-os tápfeszültség előállítására egy kapcsoló üzemű tápegységet használtam. A kapcsoló üzemű tápegység lehetővé teszi, hogy a 24 V-os feszültségről 12 V-os tápfeszültség mellett 1 A áramot is felvehessen a kártya, amely a nagy feszültség különbség miatt lineáris szabályzóval nem lenne lehetséges a soros szabályzóelemen (áteresztő tranzisztor) disszipált teljesítmény miatt.

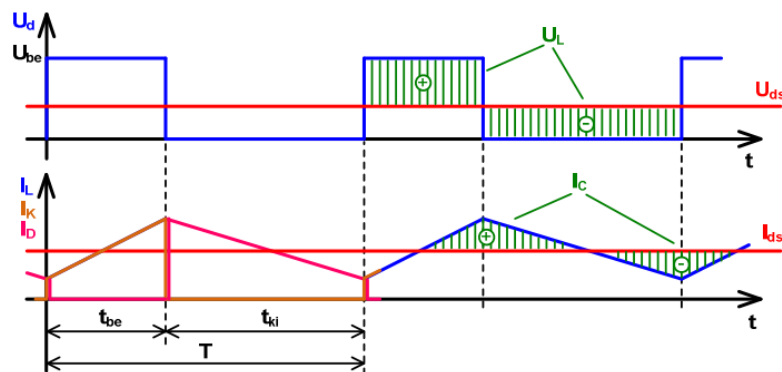
$$P_D = (24 \text{ V} - 12 \text{ V}) \cdot 1 \text{ A} = 12 \text{ W} \quad 5-1.$$

A legegyszerűbb galvanikus kapcsolattal rendelkező feszültség csökkentő kapcsoló üzemű tápegység topológia a Buck konverter.



5-10. ábra - Buck konverter topológia [11]

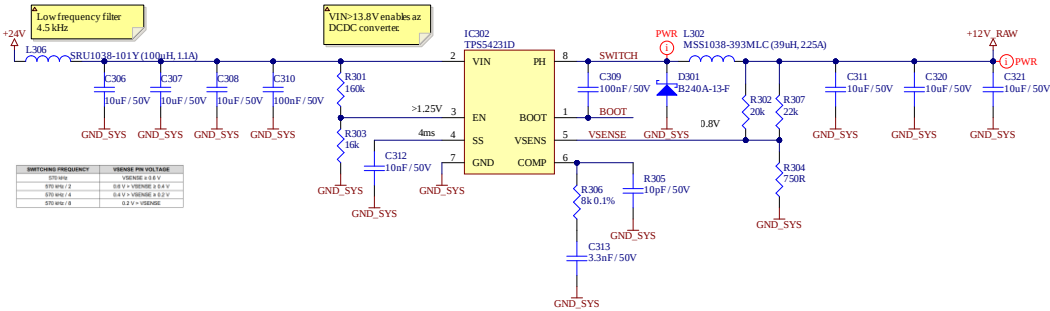
A kapcsolás K kapcsolóelem kitöltési tényezőjének szabályozásával működik. A bemeneti feszültség K kapcsoló bekapcsolt állapotában növeli az induktivitás áramát. Kikapcsolt állapotban az induktivitás árama tovább folyhat D diódán, de a bemeneti feszültség hiányában csökkenni fog. A kialakuló áramközépérték a terhelés függvényében meghatározza a kimeneti kondenzátoron lévő feszültséget.



5-11. ábra - Buck konverter időfüggvények [11]

A buck konverter realizálásához egy kis teljesítményeken alkalmazható szabályozó IC-t választottam, amely integrált kapcsolóelemmel rendelkezik. A kapcsoló frekvencia 570 kHz, a kimeneti feszültséget egy ellenállásosztón keresztül vissza kell csatolni, hogy a belső referenciával megegyezzen (0.8 V).

$$0.8 \text{ V} = 12 \text{ V} \cdot \frac{750 \Omega}{750 \Omega + \left(\frac{20 \text{ k}\Omega \cdot 22 \text{ k}\Omega}{20 \text{ k}\Omega + 22 \text{ k}\Omega} \right)} \cong 0.802 \text{ V} \quad 5-2.$$



5-12. ábra - 12 V-t előállító áramkör

Az áramkörbe építendő induktivitás és kimeneti kondenzátor értékeit az alábbi egyenletek alapján határoztam meg.

$$d = \frac{U_{ki}}{U_{be}} = \frac{12 \text{ V}}{24 \text{ V}} = 0.5 \quad 5-3.$$

$$f = 570 \text{ kHz} \Rightarrow T = \frac{1}{f} = 1.75 \mu\text{s} \quad 5-4.$$

$$t_{be} = dT = 875 \text{ ns} \quad 5-5.$$

$$L \geq \frac{U_{be} - U_{ki}}{\Delta I_L} t_{be} = \frac{24 \text{ V} - 12 \text{ V}}{0.3 \cdot 1 \text{ A}} \cdot 875 \text{ ns} = 35 \mu\text{H} \sim 39 \mu\text{H} \quad 5-6.$$

$$C \geq \frac{\Delta I_L T}{8 \cdot \Delta U_{ki}} = \frac{0.3 \cdot 1.75 \mu\text{s}}{8 \cdot 2 \text{ mV}} = 32.8 \mu\text{F} \sim 30 \mu\text{F} \quad 5-7.$$

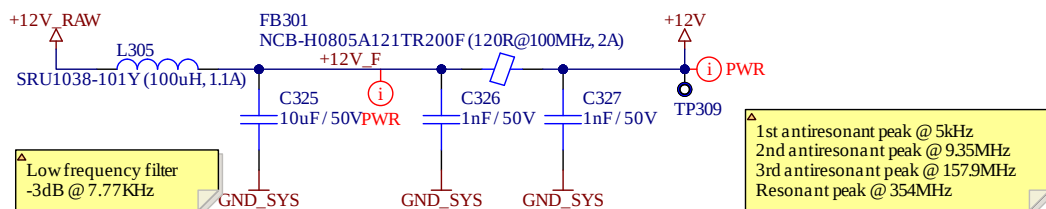
A szabályzó IC ún. soft start funkcióval is rendelkezik, amely lehetővé teszi, hogy a bekapcsolási tranziens túllövés mentes és lineáris legyen, ezzel a kondenzátorok in-rush áramát is korlátozva, ez a funkció egy külső kondenzátorral (C312) hardveresen programozható.

A szabályzó IC adatlapjának megfelelően elhelyezésre került egy kompenzáló áramkör, amely a belső PWM szabályzó által kiadott jel meredekségét befolyásolja, ezzel kompenzálva a kapcsolóelem hirtelen kapcsolását.

A beépített kapcsolóelem ún. high side switch, ezért a vezérléséhez bootstrap-re van szükség. Az szabályzó IC integrálja az ehhez szükséges diódát és kiegészítő áramkört és csak egy külső kondenzátor csatlakoztatása szükséges (C309).

A bemeneten pufferkondenzátorokkal láttam el az áramkört (C306-C308) és hidegítő kondenzátorral (C310), amelyek a kapcsolási frekvencián felvett áramhoz biztosítják a megfelelő töltésmennyiséget. A puffer kondenzátorok előtt induktivitást (L306) helyeztem el, amely korlátozza a töltőáramot a kondenzátorokon, ezzel védve a védelmi fokozatot és a pufferkondenzátorokat, illetve másodrendű aluláteresztő szűrőt alkot a pufferkondenzátorokkal. A szűrő vágási frekvenciája 4.5 kHz, amely a 24 V-on érkező zavarokat szűri.

Az IC egy vezérlőjelen keresztül kapcsolható, amelyet arra használok fel, hogy a 24 V-os tápfeszültségről a bemeneti puffer kondenzátorok csak bizonyos töltöttségi szint felett legyenek terhelve. A tápegység 13.8 V bemeneti feszültség felett üzemel.



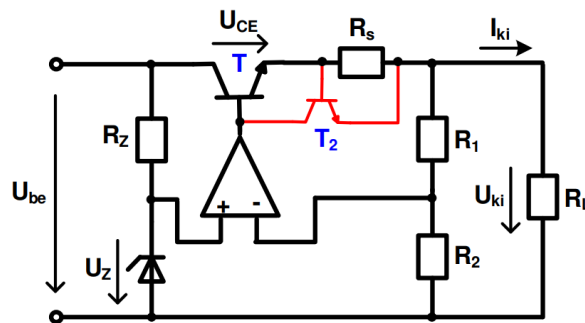
5-13. ábra – 12 V tápfeszültség szűrés

5.3.3 Analóg táp fokozat

Az analóg áramkörök részére a tápfeszültséget lineáris feszültség szabályzókkal állítom elő. A lineáris feszültség szabályzó egy soros áteresztő tranzisztor (T) kollektor emitter feszültségének szabályzásával érik el a stabil kimeneti feszültséget. Ezt feszültséget ellenállásosztón keresztül mérjük vissza (R_1 , R_2), az osztott feszültséget egy zener dióda feszültségével hasonlítjuk össze egy műveleti erősítővel, amely az áteresztő tranzisztort vezérli.

A műveleti erősítő nagy nyílthurkú erősítése miatt az invertáló és nem invertáló bemenetek közti differenciális feszültség közel nulla, ezért a kimeneti feszültségre a következő adódik:

$$U_{ki} = U_z \frac{R_1 + R_2}{R_2} \quad 5-8.$$



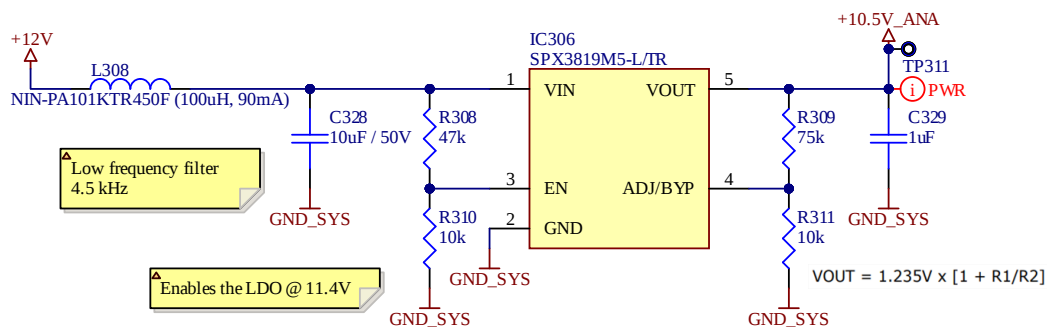
5-14. ábra - Soros áteresztő tranzisztoros stabilizátor egyszerű áramkorláttal [11]

Az áteresztő tranzisztor mellett egy segédtranzisztor (T_2) is beépítésre kerül, amely a kimeneti áramkorlát része. R_s söntellenálláson a kimeneti árammal arányos feszültség esik, amely hatására T_2 adott kollektor árammal csökkenti a főtranzisztor bázisáramát, ezzel csökkentve az áteresztett teljesítményt. Beállított küszöbérték felett T teljesen elzár és a kimeneti feszültség nullára csökken.

Az áteresztő tranzisztoron a kimeneti árammal és a be- és kimeneti feszültség különbségével arányos disszipáció lép fel. Emiatt nagy feszültség különbség esetén, csak kis maximális áram engedhető meg.

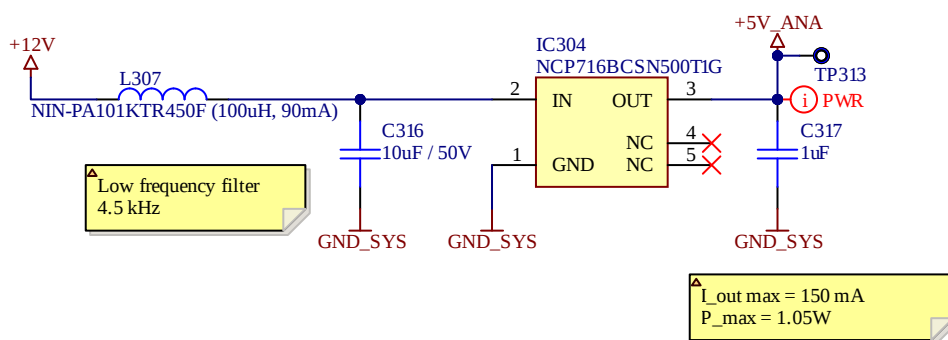
$$P_D = (U_{be} - U_{ki}) \cdot I_{ki} \quad 5-9.$$

A műszererősítő számára +10.5 V tápfeszültséget szükséges előállítani, amelyet egy SPX3819M5-L/TR integrált áramkörrel oldottam meg. Az áramkör 12 V-ról működik, bemenetére aluláteresztő szűrő került 4.5 kHz-es törésponttal. A bemeneti szűrő 10 μ F-os kondenzátora pufferként is szolgál a szabályzó számára. A szabályzó működése a 12 V-os tápfeszültség felépülése során tiltott és 11.4 V felett kerül engedélyezésre. A kimeneti feszültséget ellenállásosztó állítja be. A kimeneten a szabályzó stabilitását segítő 1 μ F-os kondenzátor került elhelyezésre.



5-15. ábra – 10.5 V analóg tápfeszültség előállítása

A komparátor kimeneti feszültségének és a műszererősítő 5 V-os közös módusú feszültségének előállítását egy NCP716BCSN500T1G integrált áramkörrel oldottam meg.

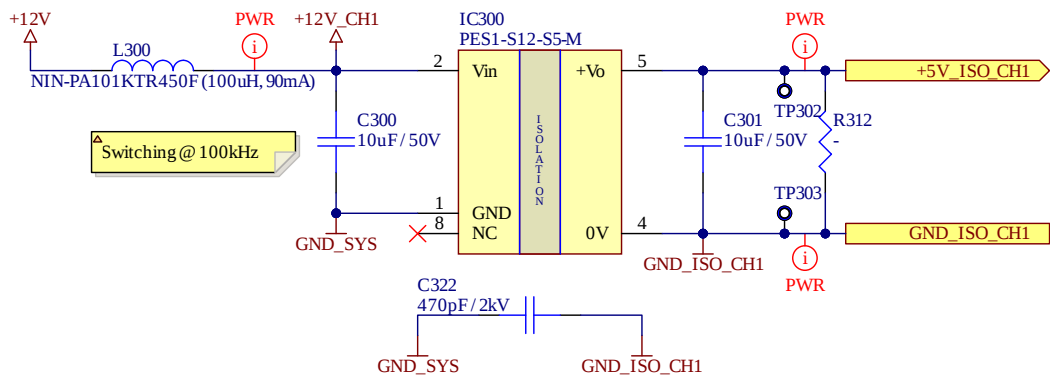


5-16. ábra - 5 V tápfeszültség előállítása

Az áramkör 12 V-ról működik, bemenetére aluláteresztő szűrő került 4.5 kHz-es törésponttal. A bemeneti szűrő 10 μ F-os kondenzátora pufferként is szolgál a szabályzó számára. A szabályzó kimeneti feszültsége fix, ezért nem szükséges visszacsatoló hálózat a kimenetről. A kimeneten a szabályzó stabilitását segítő 1 μ F-os kondenzátor került elhelyezésre.

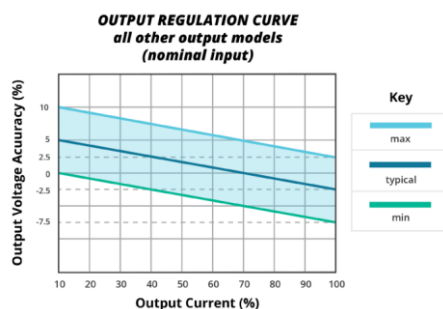
5.3.4 Leválasztott táp fokozat

Minden csatornának szükséges galvanikusan leválasztott tápfeszültség előállítása, amelyet PES1-S12-S5-M tápkockával oldottam meg. A tápkocka egy 100 kHz-es kapcsolási frekvenciával működő 1 W teljesítményű integrált DCDC konverter. 12 V-ról 5 V-ot állít elő minimális külső alkatrész igényével. A bemeneti feszültség aluláteresztő szűrőn keresztül jut el a tápegységhez, 4.5 kHz-es törésponttal. A bemeneti szűrő 10 μ F-os kondenzátora pufferként is szolgál a szabályzó számára.



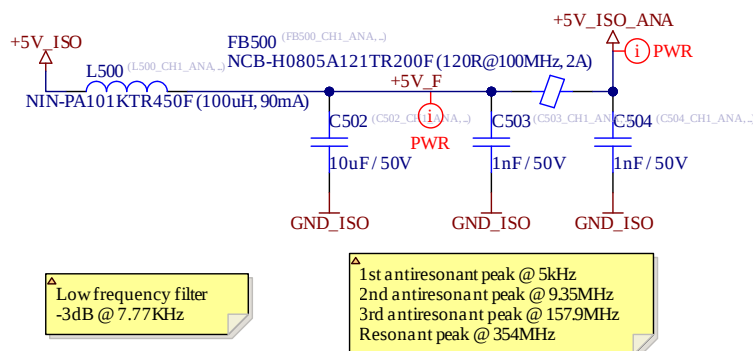
5-17. ábra - Leválasztott 5 V előállítása

A kimenetre egy 10 μ F-os kondenzátor került, amely pufferként szolgál. A kondenzátor mellett opcionálisan ültethető ellenállás került arra az esetre, ha konverter minimális terhelése nem biztosított az általa táplált áramkörök részéről. A konverter számára a minimum terhelés (10 %) leolvasható az alábbi ábráról.



5-18. ábra - Minimális szükséges terhelés [12]

A leválasztott erősítő számára egy nagyfrekvenciás szűrőn keresztül állítom elő a tápfeszültséget annak érdekében, hogy a tápkocka kapcsolási zaja és a digitális áramkörök zaja minél nagyobb elnyomás mellett jelenjen meg a +5V_ISO_ANA net-en.



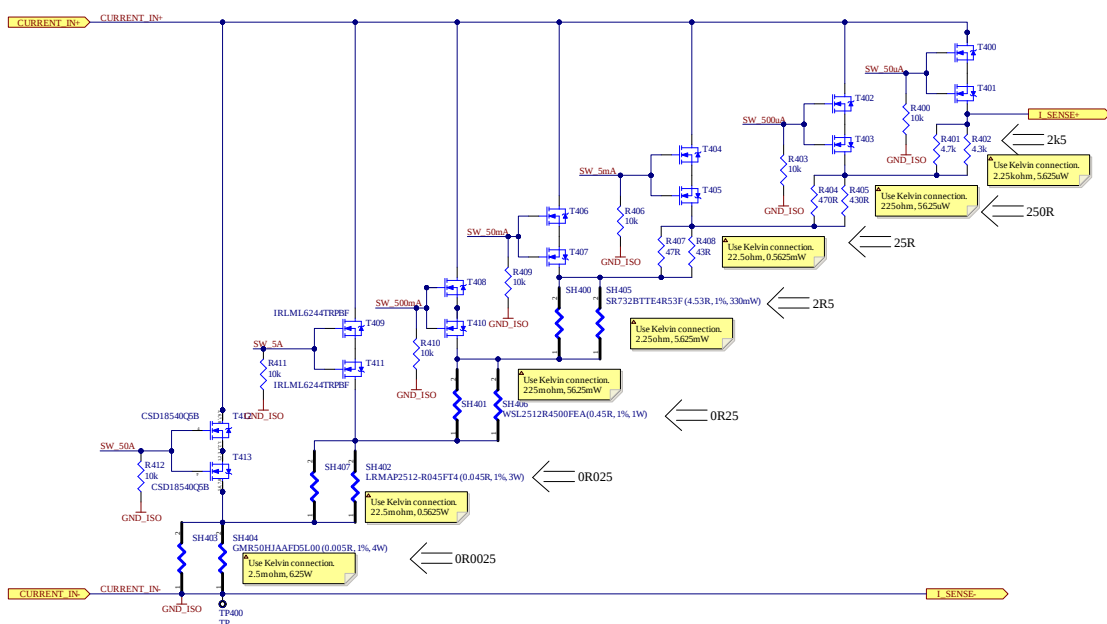
5-19. ábra - Nagy frekvenciás szűrő

5.4 Kapcsolható söntellenállások

A mérés széles dinamikatartományát különböző mérési határokhoz tartozó söntellenállások áramkörbe kapcsolásával biztosítottam. Annak érdekében, hogy a söntön eső feszültséget egyetlen mérőáramkörrel lehessen mérni, az alábbi ábrán látható kaszkádosisítható struktúrát alkalmaztam.

A teljes dinamikatartományt 7 söntellenállással fedtem le, melyek sorba vannak kötve és az áramútban helyezkednek el. Minden söntellenállás a szomszédos söntellenállásoktól egy dekáddal tér el értékben. Az egyes söntöket kapcsolóként felhasznált MOSFET félvezető eszközök kapcsolják az áramútba. A struktúrának köszönhetően a legnagyobb áram csak a legkisebb söntellenálláson folyik keresztül míg az egyre kisebb méréshatárhoz tartozó áramok egyre több söntellenálláson.

Mivel a söntellenállások egymástól nagyságrendekre helyezkednek el érték tekintetében és egyre nagyságrendekkel kisebb áram folyik át rajtuk, a feszültség-áram konverzió pontosságát a nem aktuális söntellenálláson kívül érdemlegesen nem befolyásolják.



5-20. ábra - Kapcsolható söntellenállások

Az ellenállások értékei úgy lettek megválasztva, hogy a velük sorba kötött ellenállásokkal együtt eredőben az adott méréshatárra számított ellenállás értéket adják.

$$R_{eredő}^n = R_{eredő}^{n-1} + \frac{125 \text{ mV}}{I_{max,n}} \quad 5-10.$$

Példaként a teljes struktúrán eső feszültség 50 μA áram esetén:

$$R_{eredő} = 2.25 \text{ k}\Omega + 225 \text{ }\Omega + 22.5 \text{ }\Omega + 225 \text{ m}\Omega + 22.5 \text{ m}\Omega + 2.5 \text{ m}\Omega = 2.5 \text{ k}\Omega$$

$$U = 50 \text{ }\mu\text{A} \cdot 2.5 \text{ k}\Omega = 125 \text{ mV} \quad 5-11.$$

A söntök kapcsolására két típusú N csatornás növekményes MOSFET tranzisztort használtam fel. A nagyáramú utat CSD18540Q5B tranzisztor, az összes többi áramutat IRLML6244TRPBF tranzisztor kapcsolja be az áramkörbe. Mindkét tranzisztor logikai feszültséggel vezérelhető és 5 V-os gate feszültség mellett is alacsony drain source ellenállása van. Alacsony μA -es tartományba esik kikapcsolt állapotban a drain source szivárgási áramuk.

5.5 Analóg fokozat működése

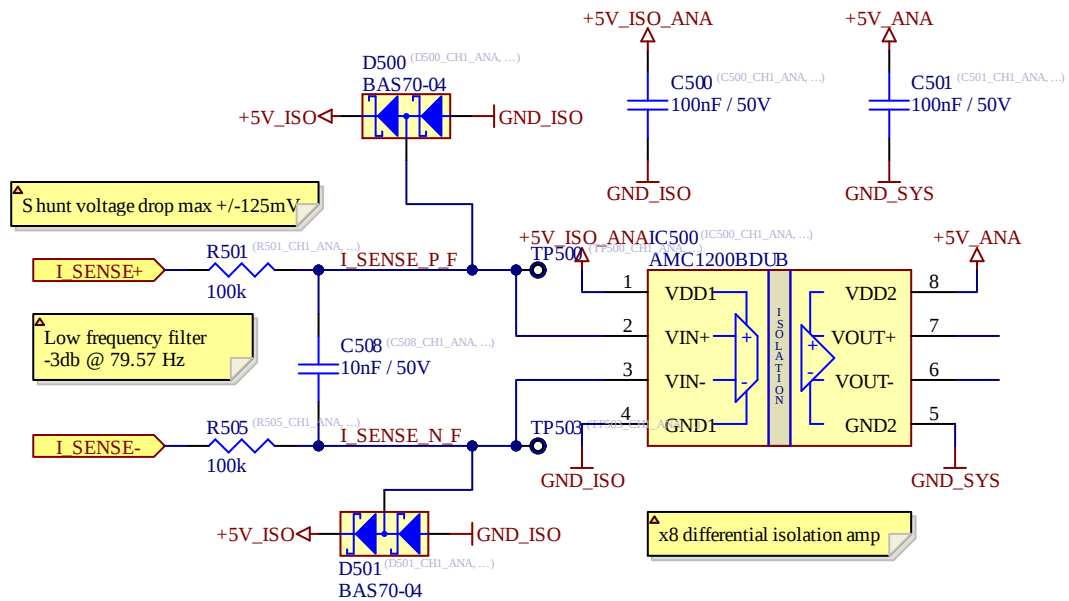
5.5.1 Leválasztott erősítő söntön eső feszültség méréséhez

A sönt ellenállásokon eső feszültséget egy erre a célra fejlesztett leválasztott erősítővel (AMC1200BDUB) mérem. Az erősítő előtt differenciális szűrőt helyeztem el, amelynek töréspontja $\sim 80 \text{ Hz}$ -en van.

$$f_{-3dB} = \frac{1}{2\pi \cdot R \cdot \frac{C}{2}} = \frac{1}{2\pi \cdot 100 \text{ k}\Omega \cdot \frac{10 \text{ nF}}{2}} = 79.57 \text{ Hz} \quad 5-12.$$

A szűrő közös módusú elnyomása a R501 és R505 ellenállások értékének eltéréseivel romlik amellet, hogy R501-el sorba kötöttek a söntellenállások is. A sorba kötött söntök hatását azzal csökkentem, hogy R501 és R505 két nagyságrenddel nagyobb értékű, emiatt elhanyagolható a hatás a közös módusú elnyomásra.

Az erősítőre kerülő jelet TVS diódákkal maximum 5 V-ra korlátozom, a diódák kinyitása esetén az áramot a szűrőben található 100 k Ω ellenállások korlátozzák.



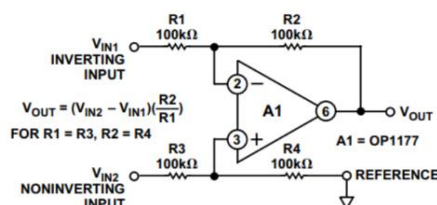
5-21. ábra - Differenciális feszültség mérés a söntökön

A leválasztó erősítő a bemenén lévő maximum +/-125 mV-os differenciális feszültséget nyolcszorosára erősíti és 2.55 V közös módusú feszültségre tolja el. Mindkét oldali tápfeszültség 100 nF-os hidegítő kondenzátort kapott. Az árammal arányos feszültséggel differenciális jelként van a következő fokozathoz továbbítva.

5.5.2 Differenciális jel feldolgozása

Az előző fokozat implementálta a galvanikus leválasztást és differenciális jelként továbbította a feszültséget. A továbbiakban a galvanikusan kapcsolt differenciális feszültségmérés módszereit mutatom be.

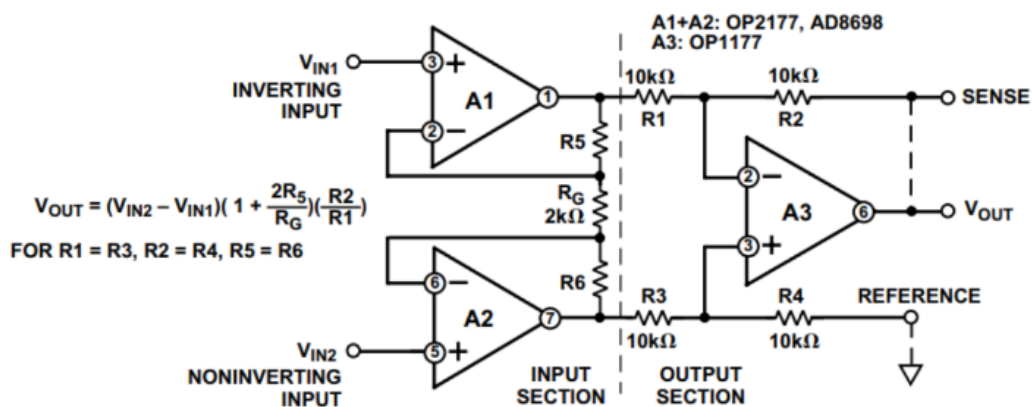
A legegyszerűbb megoldás differenciális jelek fogadására egy műveleti erősítőből épített kivonó áramkör. A megoldás akkor használható, ha nincs szükség nagy bemeneti impedanciára vagy jó CMRR értékre és az alkatrész költségére érzékeny problémát kell megoldani.



5-22. ábra - Kivonó erősítő [13]

Sajnos az egyszerű kivonó áramkör több hátránnyal is rendelkezik. A pozitív és negatív bemenetek impedanciája nem azonos, ami a CMRR-t nagy mértékben rontja. Emellett érzékeny az R_1 R_2 és R_3 R_4 arányok különbségére, ami közvetlenül rontja a közös módusú elnyomást.

Az alábbi ábrán látható a leggyakrabban használt műszererősítő topológia, a három műveleti erősítőt tartalmazó áramköri INAMP. Amennyiben korábbiakban ismertetett kivonó áramkör bemenetére olyan két buffer erősítőt helyezünk, amelyek erősítését két belső (R_5 , R_6) és egy külső (R_G) ellenállás segítségével „tetszőlegesre” választhatjuk, akkor a klasszikus műszererősítő áramkört kapjuk meg. A belső ellenállások pontos értékre trimmelhetők gyártás során, míg az egyetlen erősítést beállító ellenállás szórása mindkét jelútban szimmetrikusan van jelen. A kapcsolással nagy bemeneti impedancia és magas CMRR érhető el.



5-23. ábra - Három műveleti erősítésű műszererősítő topológia [13]

A kapcsolat további előnye, hogy a közös módusú feszültségre nézve az erősítés bármilyen R_G mellett egységnyi. Ennek oka, hogy a bemeneti feszültség R_G mindkét végén megjelenik, ezáltal közös módusú áram nem folyik az ellenálláson, így erősítés sem lép fel. Ez a tulajdonság azt jelenti, hogy a CMRR közvetlenül arányos az erősítéssel, ami nagyon előnyös. A topológiából adódóan szimmetrikus mindkét jelút egymáshoz képest, így a közös módusú zaj a kivonó fokozaton keresztül csak nagy elnyomással jut a kimenetre.

The diagram shows the internal circuit of the AD620BRZ-R7 instrumentation amplifier. Key components and their values are as follows:

- Low frequency filter:** $\sim 3\text{dB}$ @ 79.57 Hz
- Gain stage:** $\times 2.5\text{ DIFFtoSE}$
- Input resistors:** $R504$ (100k), $R506$ (100k), $R500$ (16.5k / 0.1% / 10ppm), $R502$ (16.5k / 0.1% / 10ppm)
- Capacitor:** $C511$ (10nF / 50V)
- Output resistor:** $R503$ (49.9R)
- Output impedance:** 50ohm
- Power supply:** $+10.5\text{V_ANA}$ and -10.5V_ANA
- Output voltage equation:**

$$U_{\text{output}} [\text{V}] = -20 \times I[\text{A}] \times R_{\text{s}}[\text{ohm}] + 5\text{V}$$

$$I[\text{A}] = (U_{\text{output}} [\text{V}] - 5\text{V}) / (-20 \times R_{\text{s}}[\text{ohm}])$$
- Output current limits:**

$$+I_{\text{max}} (+125\text{mA}) \rightarrow 0\text{V}$$

$$-I_{\text{max}} (-125\text{mA}) \rightarrow 10\text{V}$$

Az erősítő bemenetére ismét 80 Hz-es differenciális szűrő kerül, az két és félszeres erősítés beállítására az alábbi képlet alapján határoztam meg az ellenállás értéket.

5-13.

43

5.5.3 Analóg lánc átvitele

A leválasztott erősítő és a műszererősítő között a kapcsolatot fordított polaritással valósítottam meg, annak érdekében, hogy a kimeneti jel 5 V hozzáadásával a 0 és 10 V közötti sávban mozogjon. Az analóg lánc átvitelének meghatározására a következőket használtam fel:

$$U_s = R_s \cdot I_s \quad 5-14.$$

$$U_{isoamp} = U_s + U_{CM} = 8 \cdot U_s + 2.55 \text{ V} = 8 \cdot R_s \cdot I_s + 2.55 \text{ V} \quad 5-15.$$

$$U_{out} = -2.5 \cdot 8 \cdot U_s + 5 \text{ V} = -2.5 \cdot 8 \cdot R_s \cdot I_s + 5 \text{ V} = -20 \cdot R_s \cdot I_s + 5 \text{ V} \quad 5-16.$$

$$I_s = \frac{U_{out} - 5 \text{ V}}{-20 \cdot R_s} \quad 5-17.$$

5.5.4 Analóg komparátor

Az áramkör kimeneti feszültsége, amely a mért árammal arányos az áram irányától függetlenül pozitív. A rendszertervben előírt működés szerint, az áram nagysága az iránytól függetlenül adott méréshatáron belül értelmezett küszöbérték átlépésével méréshatárváltást kell, hogy kezdeményezzen. Ebből következik, hogy a komparátornak két küszöbérték között magas jelszinten kell maradnia, az érték alatt és felett pedig alacsony jelszinten. Erre egy ablak komparátor kapcsolás alkalmas megoldás, amely két komparátorból megépíthető.

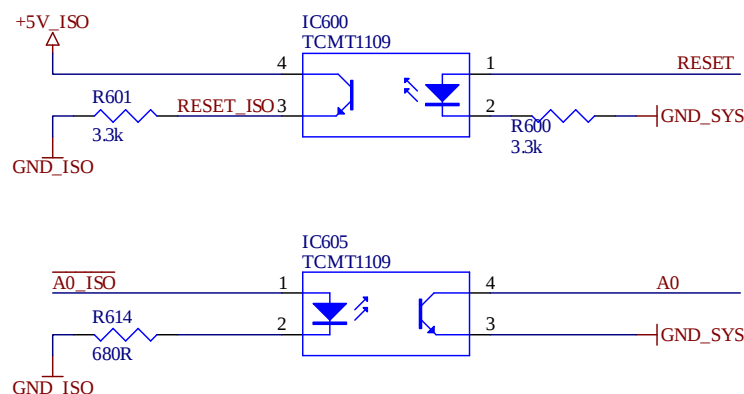
Az LM293 egy olyan integrált áramkör, amely két open kollektor kimenetű komparátort tartalmaz egy SOIC-8 tokban. A billenési szinteket egy ellenállás osztóval a 12 V-os feszültségből állítom elő, amely ezen a ponton külön hidegítést kap (C505). Az osztó a komparátorok alacsony bias áramának (3.5 nA) köszönhetően nem terhelt. A kimenet az erre a célra előállított 5 V-os feszültségre 10 kΩ keresztül felhúzásra kerül. A komparátor bemenetére az árammal arányos kimeneti feszültség közvetlenül kerül.


$$U_{WIN_L} = 12\text{ V} \cdot \frac{R511}{R511 + R509 + R507} = 0.2069\text{ V}$$

$$U_{WIN_H} = 12\text{ V} \cdot \frac{R511 + R509}{R511 + R509 + R507} = 9.931\text{ V} \quad 5-19.$$

5.6.1 Vezérlő- és méréshatárjelző jelek leválasztása

45



5-27. ábra - Optikai leválasztás digitális jelekre

A vezérlő és státusz jelek leválasztása azonos módon történik meg egy különbség kivételével. A státusz jelek kimenete külső felhúzó ellenállással bármilyen jelszintre megtörténhet, ezzel biztosítva, hogy mikrovezérlős fejlesztőkártyával és NI adatgyűjtő kártyával egyaránt kiolvashatóak.

A jelátvitel logikai szempontból lehet invertált és nem invertált is, amelyekre példa az áramkörben mindkettőre van. Az ábrán a #A0_ISO jel magas feszültség szint esetén áramot hajt a LED-en keresztül, amely hatására a fototranzisztor kollektora földre lesz húzva. Tehát a kapcsolás logikai invertálás. A RESET jel esetében magas jelszint esetén szintén áram folyik, ami miatt a fototranzisztor kollektora 5 V közelébe kerül, azaz magas jelszintre. Tehát a kapcsolás nem invertáló.

5.6.2 Auto vs. manual ranging kiválasztó áramkör

A rendszerterv szerint előírt működési módok közötti váltást és a számláló működtetését NAND logikából összeállított kombinációs hálózat látja el. A jelenlegi integrált áramkör hiányos helyzetben és általános esetben is érdemes egy féle logikai kaput alkalmazni kombinációs hálózat realizálására, a költségek csökkentése érdekében. Erre alkalmas a NAND logika, amely NEMÉS kapuk kombinációjával más logikai kapcsolatok megvalósítására képes.

Az áramkör három ilyen logikai kapcsolat megvalósítására használ fel NAND kapukat. Az egyik az invertálás, a másik az ÉS kapcsolat és a harmadik egy kétszintű logika megvalósítása.

Amennyiben invertálni szeretnénk a NAND kapunk mindkét bemenetét azonos jelre kötjük, ezzel biztosítjuk, hogy a bemeneten csak 00 és 11 állapotok álljanak elő. 00

esetén 1 kimenetre, 11 esetén 0 kimenetre számíthatunk, ami megegyezik a NEM logikai kapcsolattal.

Amennyiben ÉS kapcsolatot szeretnénk a NAND kapunk kimenetére illesszünk egy NAND kapus invertert, ezzel a logikai kapcsolat NEM(NEMÉS) azaz ÉS lesz.

A kétszintű logika boolean függvénye a következő: $Y = (A \cdot B) + (C \cdot D)$, melyet De-Morgan azonosággal beláthatjuk, hogy a következőképpen is felírhatjuk:

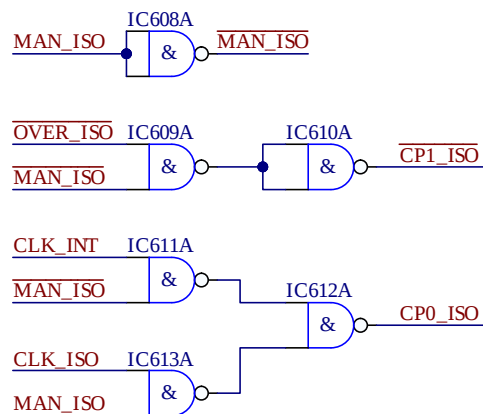
$$\overline{A + B} = \overline{A} \cdot \overline{B}$$

$$Y = (A \cdot B) + (C \cdot D) = \overline{\overline{(A \cdot B) + (C \cdot D)}} = \overline{\overline{(A \cdot B)} \cdot \overline{(C \cdot D)}}$$

Tehát a bemeneti ÉS kapukat és a kimeneti VAGY kapuk a jelek változtatása nélkül NAND kapukra cserélhetjük és a kimeneti boolean függvénye azonos marad.

A számláló meghajtására két jelet kell előállítani, melyek a számláló órajel bemenetén ÉS kapcsolatba kerülnek. Az egyik jel negált, ezért lefutóélei léptetik a számlálót (#CP1_ISO), a másik jel ponált, ezért a felfutó élei léptetik a számlálót. Az ábrán látható a megvalósított vezérlési logika. A MAN_ISO jel vezérlőjelként mindkét órajel kapuzásában szerepel. Amennyiben MAN_ISO magas jelszintű, a CLK_INT és #OVER_ISO jeleket kimaszkolja az ekkor alacsony #MAN_ISO. Emiatt #CP1_ISO folyamatos alacsony és CP0_ISO a CLK_ISO jellel azonos.

Amennyiben MAN_ISO alacsony jelszintű, CLK_ISO kimaszkolásra kerül, a CP0_ISO jel azonos a CLK_INT jellel. #CP1_ISO azonos lesz az #OVER_ISO jellel és alacsony állapot esetén érvényre juthat a CP0_ISO órajel a számlálóban.



5-28. ábra – Vezérlési logika

Az alábbi táblázatok tartalmazzák a mindhárom kombinációs hálózat igazság tábláit.

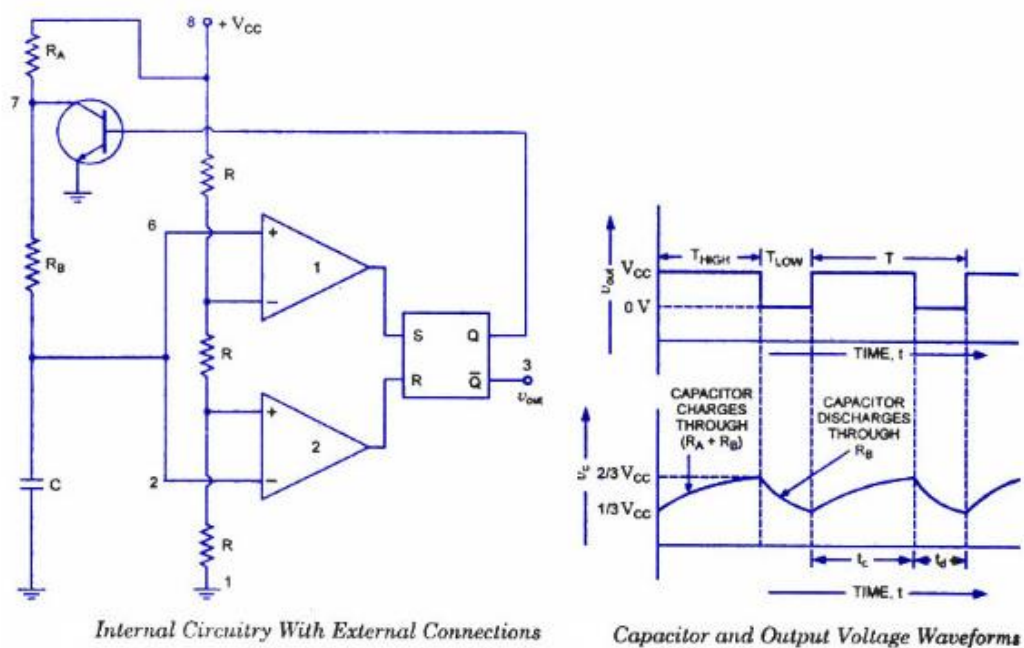
MAN_ISO	#MAN_ISO	CLK_INT	CLK_ISO	CPO_ISO
0	1	0	0	0
0	1	1	0	1
0	1	0	1	0
0	1	1	1	1
1	0	0	0	0
1	0	1	0	0
1	0	0	1	1
1	0	1	1	1

MAN_ISO	#MAN_ISO
0	1
1	0

#OVER_ISO	#MAN_ISO	#CP1
0	0	0
1	0	0
0	1	0
1	1	1

5.6.3 Belső órajel előállítása

A belső órajel 20 kHz-es közel 50 % kitöltési tényezőjű 0 és 5 V jelszintek közötti jel. Ennek előállítására egy klasszikus 555 időzítőt astabil multivibrátor működési módban használtam fel. Az 555 időzítő két komparátort, egy SR flip-flopot, egy ún. discharge tranzisztort és három azonos értékű ellenállás tartalmaz. Az ellenállások a komparátorok komparálási feszültségét állítják be, három tagú ellenállás osztóként. A két komparálási szint $1/3 V_{CC}$ és $2/3 V_{CC}$.



5-29. ábra - Astabil multivibrátor működése [14]

Kezdeti állapotban C kondenzátor $R_A + R_B$ ellenállásokon keresztül töltődik, 0 V-ról feszültsége exponenciálisan nő. A kondenzátor feszültsége szempontjából három állapotot kell figyelembe venni.

Amíg a kondenzátor feszültsége nem éri el a $1/3 V_{CC}$ komparálási szintet, a 2-es komparátor kimenete 1, az 1-es komparátor kimenete 0. Ezáltal a flip-flop $Q = 0$ állapotba kerül, a kimenet 1 és a discharge tranzisztor nem vezet.

Amíg a kondenzátor feszültsége nem éri el a $2/3 V_{CC}$ komparálási szintet, de már az $1/3 V_{CC}$ feletti a 2-es komparátor kimenete 0, az 1-es komparátor kimenete 0, ezért a kimenet 1 és a discharge tranzisztor nem vezet.

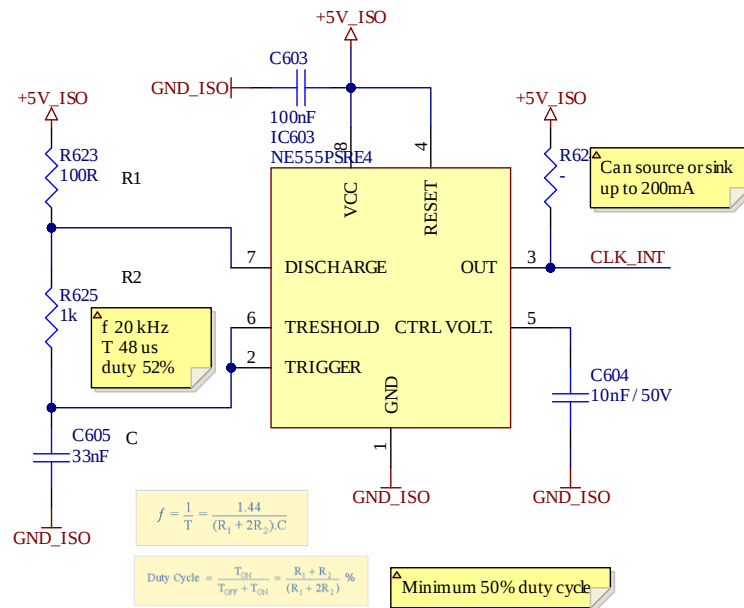
Amikor a kondenzátor feszültsége eléri $2/3 V_{CC}$ komparálási szintet, a 2-es komparátor kimenete 1, az 1-es komparátor kimenete 0, ezért a kimenet 0 és a discharge

tranzisztor vezet. Ekkor a kondenzátor R_B ellenálláson keresztül a föld felé kisül, feszültsége csökken mindaddig amíg a discharge tranzisztor bekapcsolva marad. A tranzisztor kikapcsolás csak az $1/3 V_{CC}$ szint elérésekor történik meg, ahol a flip-flop reset jelet kap és a kimenet újra maga lesz.

A bekapcsolási tranzienszt leszámítva az utóbbi két állapot között oszcillál az áramkör, az oszcilláció frekvenciáját és a kimenet kitöltési tényezőjét R_A , R_B és C értékei határozzák meg, amelyek a megvalósított kapcsolásban a következők:

$$f = \frac{1.44}{(R_A + 2R_B) \cdot C} = \frac{1.44}{(100 \Omega + 2 \cdot 1 k\Omega) \cdot 33 nF} = 20.823 kHz \quad 5-20.$$

$$D = \frac{R_A + R_B}{R_A + 2R_B} = \frac{100 \Omega + 1 k\Omega}{100 \Omega + 2 \cdot 1 k\Omega} = 52.38 \% \quad 5-21.$$



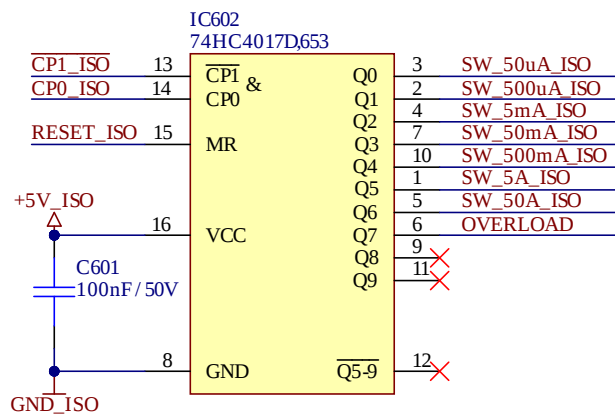
5-30. ábra - 555 időzítő (astabil)

A kapcsolási rajzon a már ismertetett külső elemeken kívül elhelyezésre került egy 100 nF-os hidegítő kondenzátor, egy az adatlap szerint ajánlott 10 nF-os kondenzátor a control voltage pinhez kötve, amely csökkenti az áramkörben a zajt, valamint egy felhúzó ellenállás arra az esetre, ha csak open kollektor kimenetű verziója elérhető az integrált áramkörnek.

5.6.4 Dekád-számláló

A méréshatárváltás vezérlése logikai jelekkel történik, amelyek a kapcsolóként funkcionáló MOSFET-eket vezérlik. A vezérlést egy Johnson számlálóval (másnéven dekád számlálóval) implementáltam, amely órajel hatására lépteti a kimeneti jeleit. A kimenetek közül mindig egy van magas állapotban, alapállapotban Q0. Aszinkron reset jel alapállapotba hozza a számlálót. A választott integrált áramkör kaszkádosításra is alkalmas, de ebben az alkalmazásban nem lett felhasználva ez a tulajdonsága. A kapcsolási rajzon feltüntettem egy 100 nF-os hidegítő kondenzátort, amely a kapcsolási tranziensek okozta tápfeszültségben megjelenő zajt szűri/kompenzálja.

A léptető órajelek között és kapcsolat és fenn és az egyik aktív alacsony logikai jel. Léptetés akkor történik, ha #CP1 alacsony és felfutóél érkezik CP0-n vagy CPO0 magas és lefutó él érkezik #CP1-en.



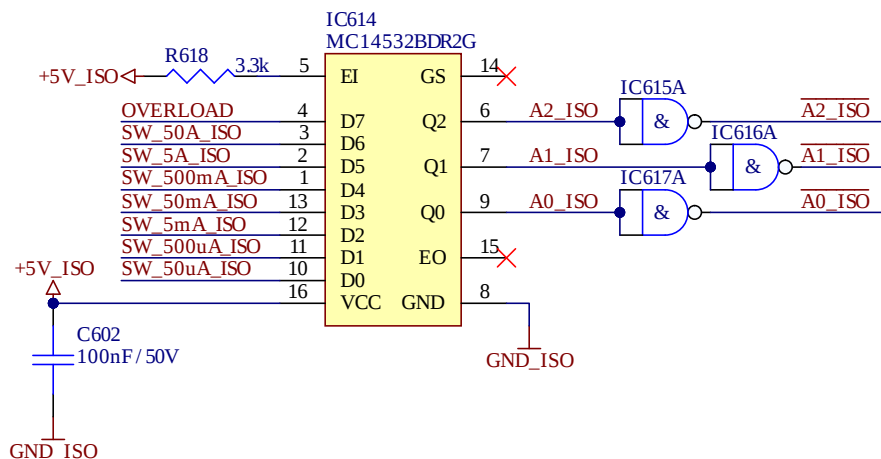
5-31. ábra - Johnson számláló

5.6.5 Kódoló áramkör

A rendszerterv szerint a belső állapotjeleket kódolt állapotban lehet kiolvasni az eszközökből, amelynek két oka van. Ezzel kevesebb digitális bemenetet kell monitoroznia a feldolgozó egységnek és a galvanikus leválasztáson is kevesebb jelet kell átvinni, ami az áramkör méretét és költségét csökkenti.

A választott integrált áramkör egy prioritásos enkóder, amely 8 adatbemenetének állapota szerint a legmagasabb helyiértékű magas jelszintű jel sorszámát kódolja a kimenetre 3 biten. A kódoló folyamatosan engedélyezve van és nem használom GS és EO jeleit. A tápfeszültség 100 nF-os hidegítő kondenzátorral lett ellátva.

A kimeneti jelek NAND kapuból épített inverterekén keresztül jutnak a galvanikus leválasztást megvalósító optocsatolókra, majd a leválasztáson keresztül újra invertálásra kerülnek.



5-32. ábra - Kódoló áramkör

Az alábbi igazságtábla mutatja meg, hogy az egyes méréshatárokhoz milyen kimeneti és köztes jelek tartoznak.

Méréshatár	Kódolt jel			Kódolt jel negált			Kimeneti jelek		
-	A2_ISO	A1_ISO	A0_ISO	#A2_ISO	#A1_ISO	#A0_ISO	A2	A1	A0
SW_50uA_ISO	0	0	0	1	1	1	0	0	0
SW_500uA_ISO	0	0	1	1	1	0	0	0	1
SW_5mA_ISO	0	1	0	1	0	1	0	1	0
SW_50mA_ISO	0	1	1	1	0	0	0	1	1
SW_500mA_ISO	1	0	0	0	1	1	1	0	0
SW_5A_ISO	1	0	1	0	1	0	1	0	1
SW_50A_ISO	1	1	0	0	0	1	1	1	0
OVERLOAD	1	1	1	0	0	0	1	1	1

6 Szimulációk

6.1 SPICE modellezés

A SPICE ("Simulation Program with Integrated Circuit Emphasis") egy általános célú, nyílt forráskódú analóg elektronikus áramkör szimulátor. Ez egy olyan program, amelyet integrált áramkör és panel szintű tervezés során is használnak az áramkörtervek helyes működésének ellenőrzésére és az áramkör viselkedésének előrejelzésére.

Az ingyenes szoftverhez kezelőfelületet és modelleket biztosító programok közül a szintén ingyenesen elérhető LtSPICE (Linear Technologies) szoftvert használtam. Az erősítő kapcsolás passzív elemeihez és a vizsgáló jelek előállításához elegendő volt a beépített modelleket alkalmaznom. A digitális logika és az analóg komparátor viselkedésének leírásához egy a gyártó által elérhető ún. macro modellt importáltam a könyvtáram közé.

Az LtSPICE nem alkalmas galvanikus leválasztás pontos modellezésére, nehezen használható és pontatlan eredményekre lehet jutni galvanikus leválasztást tartalmazó elemek modellezése során. Transzformátorok, optikai-, induktív- és kapacitív izolátorok modellezésére galvanikus leválasztást nem tartalmazó helyettesítőképeket lehetséges alkalmazni, amennyiben szükséges az adott kapcsolás szimulációs elemzése. Ennek megfelelően szimulációkat funkcionalitás ellenőrzésre (igazságtáblák igazolása, Bode diagrammok készítése) készítettem, az áramkör pontos viselkedéséről és egyes részleteiről teljes egészében kizárólag számításokat végeztem.

A teljes kapcsolás szimulációja nehézkes, sok tervezési időt felölölő és pontatlan lenne, ezért a szimulációra kiválasztott részek két kategóriába esnek. Az egyik, ahol a funkcionalitás ellenőrzése miatt készült szimuláció. A másik, ahol a számítások és ábrakészítések ellenőrzése és megkönnyítése a cél.

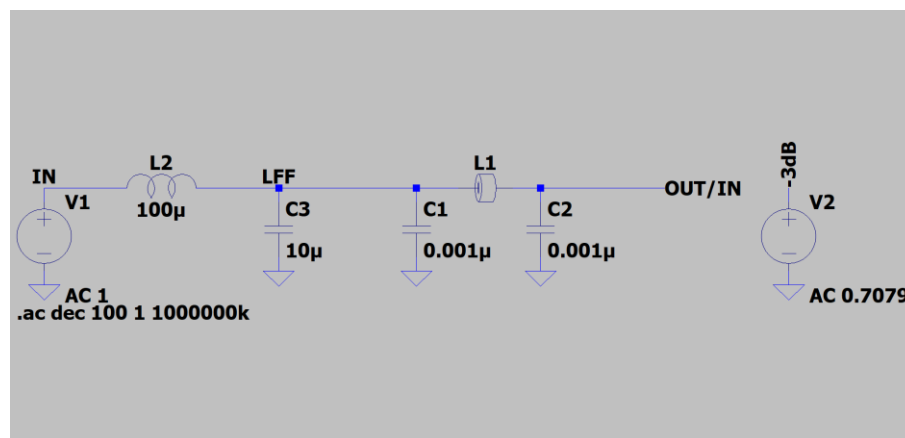
6.2 Analóg fokozat

6.2.1 Nagyfrekvenciás szűrő

A kapcsolatban két helyen is felhasználásra kerül egy szűrőstruktúra, amely L-C szűrőből és C-L-C π -szűrőből kaszdadosított aluláteresztő szűrő kerül megépítésre. A

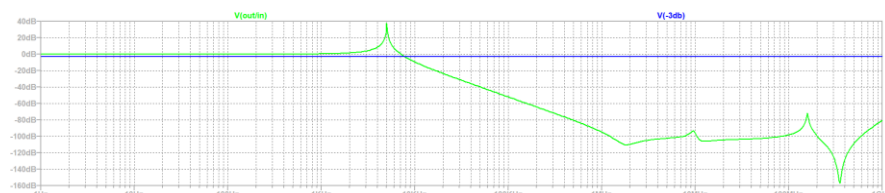
törésponti frekvencia igazolására, a több tárolós szűrőkre jellemző rezonancia frekvenciák megtalálására és a passzív elemek parazita jelenségeinek figyelembevételére készítettem szimulációt.

A kapcsolat szimulációjához szükséges egy minden frekvencián egységnyi értéket felvevő gerjesztő forrás létrehozására. Erre a feladatra szolgál V1 feszültségforrás, amely AC 1 SPICE direktívát kapta meg. A kapcsolatban szereplő passzív elemek mögött valóságos, gyártói mérésekből származó parazita paraméterek is megtalálhatóak. A könnyebb leolvashatóság érdekében egy extra forrás (V2) került elhelyezésre, amely minden frekvencián 0.7079 értéket vesz fel, azaz 1-hez viszonyítva -3dB-t.



6-1. ábra - Nagyfrekvenciás szűrő SPICE modell

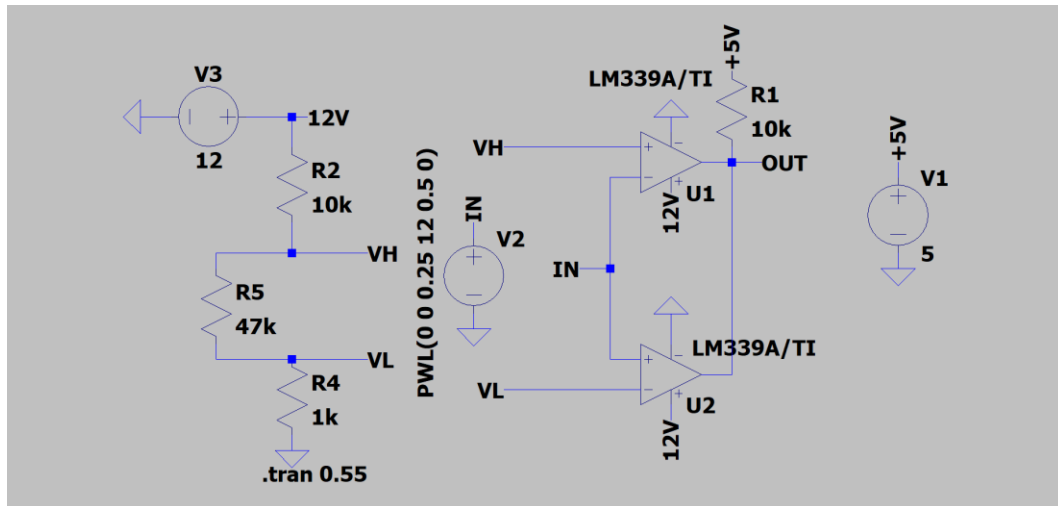
A Bode diagrammról kurzor segítségével leolvasható, hogy a -3db-es pont 7.77 kHz-en található. Rezonancia pontok, ahol a kapcsolat alacsony impedanciát mutat, azaz zajt emelhet ki 5 kHz-en, 9.35 MHz-en és 157.9 MHz-en találhatóak, melyek közül kizárólag az első pont átvitele nagyobb mint 0 dB, azaz valóban kiemelhet zajt ezen a frekvencián. Ez a kiemelés és annak mértéke a kapcsolatban szereplő tekercsnek (L2) köszönhető, de nem okoz problémát az áramkörben.



6-2. ábra - Nagyfrekvenciás szűrő Bode diagramm.

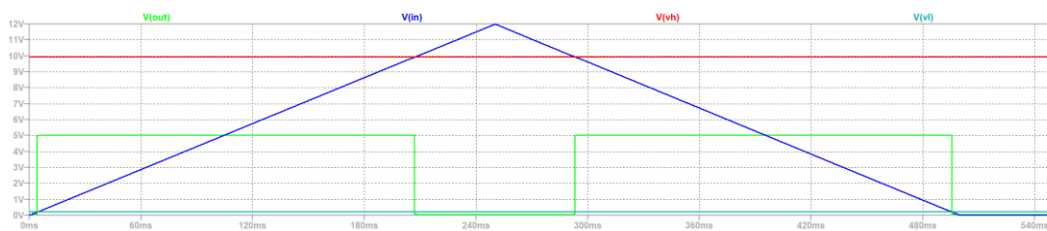
6.2.2 Analóg komparátor

A komparátor működését tranziens analízis segítségével igazoltam. Az alkatrész modellezésére azonos családból származó másik komparátort használtam fel. A bemeneti gerjesztés egy Piecewise Linear feszültség forrás, ami esetén adott időpontokban megadható a feszültség értéke és két pont között lineáris a feszültség változás alakja.



6-3. ábra - Analóg komparátor SPICE modell

Az alábbi ábrán látható a gerjesztés (kék) ami a teljes lehetséges 0 V és 12 V közötti tartományt lefedi, növekvő majd csökkenő lineáris szakasszal. A komparálási szintek (piros, pávakék) mellett a komparátor kimenet (zöld) is jól nyomon követhető és az elvárásoknak megfelelő.

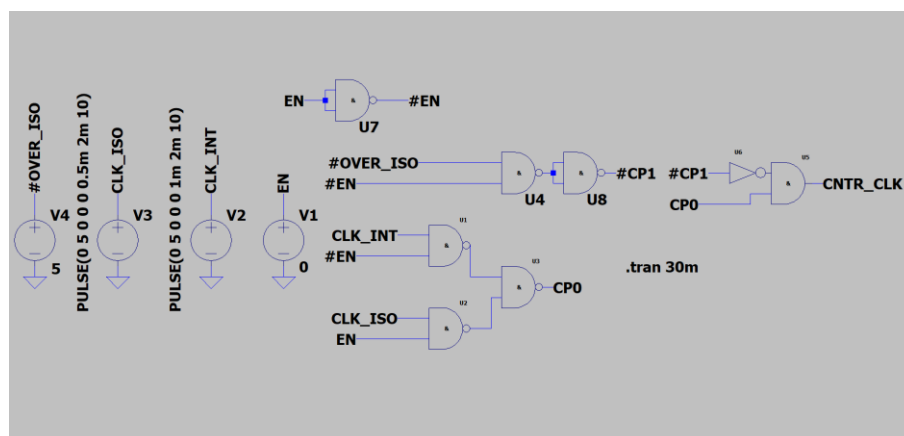


6-4. ábra - Ablak komparátor transiens analízise

6.3 Vezérlési logika

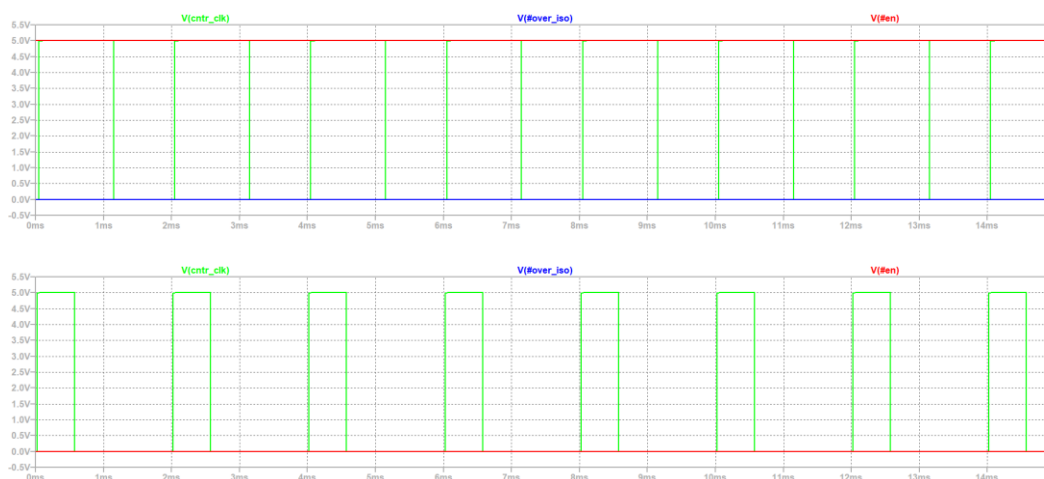
6.3.1 NAND logika

A NAND logikai modellezésére beépített ideális NAND kapukat használtam fel, ezáltal a modell csak a viselkedés validálására és az igazságtábla ellenőrzésére használható. Annak érdekében, hogy az órajelek jól elkülöníthetőek legyenek más kitöltési tényezőt adtam meg gerjesztésnek. A számlálóban található ÉS kapcsolatot is modelleztem, így közvetlenül a számlálóban érvényre jutó órajelet tudtam vizsgálni.



6-5. ábra - NAND logika SPICE modell

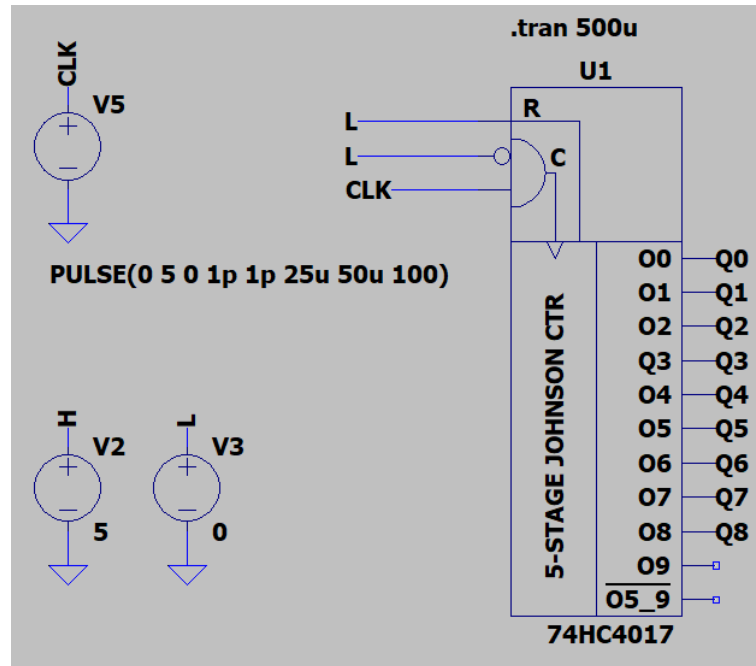
Az alábbi ábrán látható az engedélyező jel hatása a számlálóba jutó órajelre. Magas jelszint esetén a külső órajel jut érvényre, míg alacsony esetén a belső.



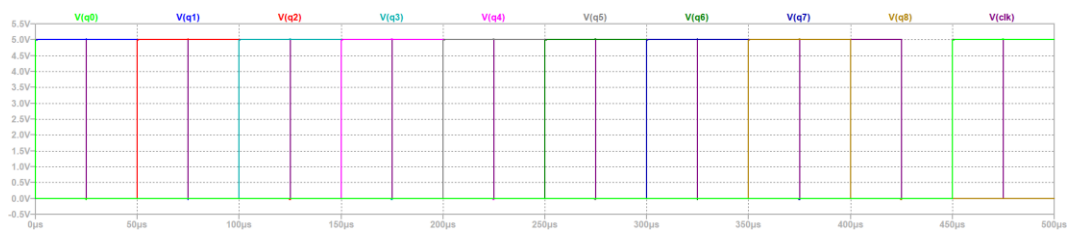
6-6. ábra - MAN jel hatása a vezérlési logikára

6.3.2 Dekád számláló

A dekád számláló modellezésére a gyártó által biztosított macro modellt használtam fel. A vezérlőjelek logikai alacsony szinten definiáltak és az órajel megegyezik a kártyán megvalósított időzítő áramkörös órajellel (20 kHz, 50 %, 0-5 V jelszint).



6-7. ábra - Dekád számláló SPICE modell



6-8. ábra - Dekád számláló kimeneti jelalakok

7 Mixed signal PCB-k tervezési kérdései

7.1 Bevezető

Az elektronikus eszközök, legyenek azok háztartási vagy ipari környezetben elhelyezve, egyre több elektromágneses zavart bocsátanak ki és egyre zajosabb környezetben kell helyesen működniük. A problémakört elektromágneses kompatibilitásnak nevezik, mely “definíciója” a következő:

„Az elektromágneses kompatibilitás egy készülék azon képessége, hogy megfelelően működjön a saját elektromágneses környezetében anélkül, hogy a környezetében lévő más készülékeknek elviselhetetlen elektromágneses zavarokat okozzon.”, [2]

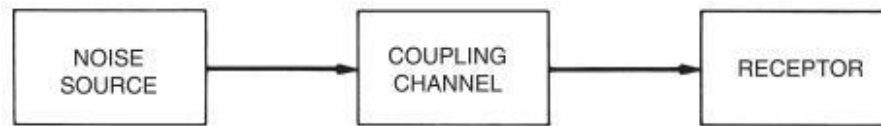
Az elektromágneses kompatibilitáson túl az alábbi megfontolások jelintegritási szempontból és mixed signal alkalmazásokban is fontos szerepet játszanak. A zajforrások mögötti fizika jelenségek értelmezése és a csatolási módok ismerete kulcsfontosságú szerepet játszik az áramkör és PCB tervezésben. A tervezési ökölszabályok hatékony alkalmazásához szükséges a megfelelő elméleti háttér felkutatása és megismerése.

A mixed signal PCB-k alkalmazás területén, ahol analóg és digitális áramköri megoldásokat fizikailag egy PCB-n helyezünk el fontossá válik a tervezés során, hogy hogyan befolyásolják egymást a PCB-re elhelyezett áramkörök. Szükséges a megfelelő technikákat alkalmazni, hogy a megtervezett áramkörök működése ne csak a kapcsolási rajzon, hanem fizikailag megvalósult állapotban is az elvárásoknak megfeleljen.

7.2 Zajforrások és csatolási módok

7.2.1 Tipikus zajút

A tipikus zajút blokkvázlata látható az alábbi ábrán. Jól látható, hogy minden interferencia probléma létrejöttéhez három fő komponens szükséges. A zajforrás, a csatolási csatorna és a zajt “fogadó” elem. Ahhoz, hogy a zajprobléma fellépjen, szükség van még arra, hogy a zaj energiája és frekvenciája olyan legyen, hogy az azt fogadó elemet zavarhatás érje és a csatolási csatornán ne csillapodjon le teljesen. [5]



7-1. ábra - Tipikus zajút [5]

Az összes fellépő zajproblémát csökkenthetjük vagy megoldhatjuk, ha a három komponens valamelyikét megfelelően befolyásoljuk. Gyakran eszközeinkben a zajforrást és a befogadó elemet nem tudjuk nagymértékben befolyásolni, ezért a csatolási csatornát változtatjuk meg, szűrő beiktatásával (fizikai kialakítással vagy tényleges alkatrészekből). A szűrő impedanciájának meghatározásához a beiktatási csillapítás fogalmát kell bevezetni. A forrást Thevenin helyettesítővel (U_f feszültség és Z_f impedancia), a fogadó elemet terhelésként Z_t és a csatolási csatornába iktatott csillapítást impedanciaként (Z_{sz}) modellezzük, akkor szükséges beiktatási csillapítás a következő:

$$I_L = 20 \log \frac{\frac{Z_t}{Z_f + Z_t}}{\frac{Z_t}{Z_f + Z_t + Z_{sz}}} = 20 \log \frac{Z_f + Z_t + Z_{sz}}{Z_f + Z_t} \quad 7-1.$$

Amennyiben meghatározzuk a beiktatási csillapítást a szükséges szűrőimpedanciát számíthatjuk: [2]

$$Z_{sz} = \left[10^{\frac{I_L(dB)}{20}} (Z_f + Z_t) \right] - (Z_f + Z_t) \quad 7-2.$$

Ez a megoldás általában a NYÁK-okon található EMC szűrők (vezetett zajok ellen) tervezéséhez hasznos, de valójában a layout készítésekor is a csatolási csatorna impedanciáját változtatjuk, ezért érdemes már tervezés közben is a tipikus zajút három fő elemét észben tartani.

7.2.2 Konduktív csatolás

A konduktív, azaz vezetett csatolás esetén különböző áramkörök galvanikus összeköttetésben állnak és ezen az összeköttetésen keresztül befolyásolják egymást. Nyomtatott áramkörök esetén két gyakori formájával találkozhatunk, a közös földimpedancián keresztüli és a közös tápvonal impedancián keresztüli zavarokkal.

Az alábbi ábra szemlélteti a közös földimpedancián keresztüli csatolást. A két áramkör visszatérési árama egy nem elhanyagolható közös impedancián keresztül folyik ezáltal zavarfeszültséget injektálnak mindkét áramkörbe. A visszatérési áramok feszültséget ejtenek a közös impedancián és a mindkét áramkörben referenciaként használt feszültség megváltozik. [5]

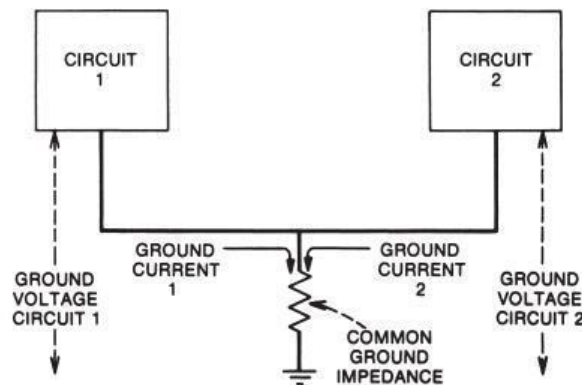


FIGURE 1-9. When two circuits share a common ground, the ground voltage of each one is affected by the ground current of the other circuit.

7-2. ábra - Közös föld impedancia csatolás [5]

A következő ábra a közös tápvonal impedancián keresztüli csatolást szemlélteti. [5]

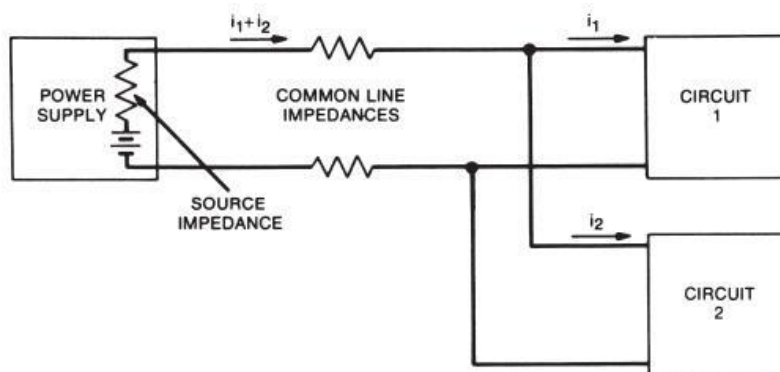


FIGURE 1-10. When two circuits share a common power supply, current drawn by one circuit affects the voltage at the other circuit.

7-3. ábra - Közös tápimpedancia csatolás [5]

Amennyiben mindkét áramkör nem elhanyagolható közös impedancián keresztül veszi fel áramát, az ezen az impedancián ejtett feszültség zavarfeszültségként jelenik meg az áramkörök táp bemenetén.

7.2.3 Kapacitív csatolás

Kapacitív csatolásról akkor beszélünk, ha nincs galvanikus összeköttetés két áramkör között, de az áramkörben jelenlévő töltések miatt kialakuló elektromos tér nem elhanyagolható közöttük. Az elektromos tér felépítését és nagyságát nehéz kellő precizitással kiszámítani a legegyszerűbb elrendezéseket leszámítva, ezért koncentrált paraméter modellt alkalmazunk az ilyen esetek leírására. Az elektromos teret ekkor kapacitás váltja fel a két áramkör között és az alábbi ábrán látható kapacitív csatolási modellt használjuk. [5]

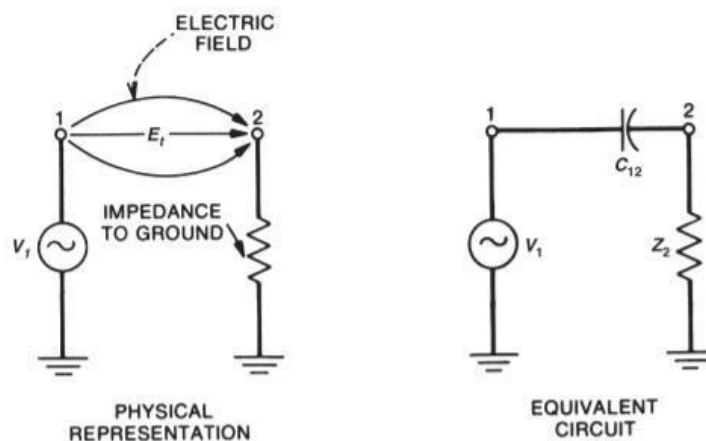


FIGURE 1-12. When two circuits are coupled by an electric field, the coupling can be represented by a capacitor.

7-4. ábra - Kapacitív csatolás [5]

A kapacitás értékét a teret létrehozó töltések mennyisége, az elrendezés és dielektrikum villamos jellemzői befolyásolják, meghatározása nehéz. A gyakorlatban nagyságrendileg helyes közelítő értékeket alkalmazunk. (pl. SOT-23 tokozás lábai között pF-s érték)

Az ilyen-fajta csatolás természeténél fogva változó feszültség/áram esetén fejt ki hatását, de nem szabad elfelejteni, hogy egyenfeszültség és egyenáram tranzienseiben is számottevő lehet.

7.2.4 Induktív csatolás

Induktív csatolásról akkor beszélünk, ha nincs galvanikus kapcsolat az áramkörök között, de a bennük folyó áramok okozta mágneses tér nem elhanyagolható közöttük. A kapacitív csatoláshoz hasonlóan nem egyszerű meghatározni a teret, ezért koncentrált paraméter modellt alkalmazunk. A mágneses teret ekkor kölcsönös induktivitás váltja fel az ábrán látható modell szerint. [5]

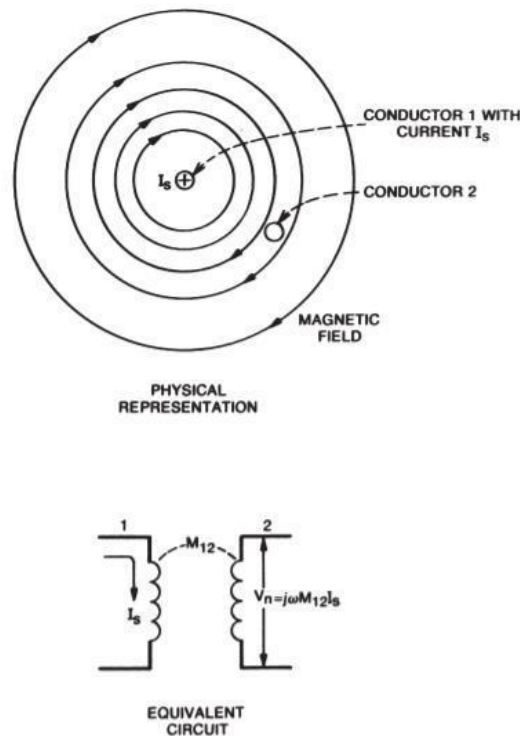


FIGURE 1-13. When two circuits are coupled by a magnetic field, the coupling can be represented as a mutual inductance.

7-5. ábra - Induktív csatolás [5]

Leggyakoribb esete az induktív csatolású zajnak az áthallás (cross-talk), amikor egy jelvezető mágneses tere áramot indukál egy másik jelvezetőben. (Nagyáramú és nagyfrekvenciás jelek esetén fontos jelenség.)

Mindkét esetben (kapacitív és induktív csatolás) a koncentrált paraméter modell csak akkor érvényes, ha az áramkör fizikai méretei kicsik a jelenlévő elektromágneses tér hullámhosszához képest. Ennek ellenére olyan esetekben is hasznos szemlélet, ahol nem adna precíz számértékeket a modell, hiszen a zaj terjedésének módját jól leírja és segíti a probléma megértését.

7.3 Zajforrások és csatolási módok hatásának csökkentése

7.3.1 Stackup

A huzalozás megkezdése előtt több fontos szempontot figyelembe kell venni, amelyek befolyásolják a NYÁK emisszióját és immunitását. Az egyik ilyen a huzalozást is jelentősen befolyásoló szempont az ún. stackup avagy a NYÁK rétegfelépítése. A rétegfelépítés határoz meg olyan fizikai jellemzőket, melyek közvetlenül befolyásolják a huzalok elektromágneses környezetét. A megfelelő rétegfelépítés kiválasztásával alakítható ki az a fizikai elrendezés, amely a legelőnyösebb EMC szempontból, lehetőség nyílik a csatolási módok hatását csökkentő praktikák alkalmazása.

A NYÁK stackup hat fő szempontja EMC szempontból a következő: [5]

1. Jelvezető réteg mindig referencia réteg mellett legyen.
2. Jelvezető réteg szorosan csatolt legyen a referencia síkhoz.
3. Táprétegek és referencia rétegek szorosan csatoltak legyenek.
4. Nagy-sebességű jelek belső rétegeken, referencia rétegek között legyenek huzalozva. Ekkor ezek a rétegek árnyékolásként viselkednek.
5. Több referencia (földréteg) réteg nagyon előnyös, mivel hatékonyan csökken a földimpedanciája a panelnek, ezzel csökkentve a közös módusú sugárzást.
6. Amennyiben kritikus jelek két rétegen vannak huzalozva, akkor mindkét réteg legyen egy referencia réteg mellett.

Természetesen a rétegszám növeli a NYÁK gyártás komplexitását és ezzel a költségeit is. Tehát a rétegszám és felépítés kiválasztásakor kompromisszumokat kell kötni. A legtöbb NYÁK terv nem tudja biztosítani mind a hat szempont teljesülését. Gyakran kell a 2-es és a 3-as szempont között választani. Emellett alacsony rétegszám esetén a 4-es és 6-os szempont is ellentmondó.

Minden esetben törekedjünk arra, hogy legalább az 1-es és 2-es szempont teljesüljön és lehetőségeink szerint a választott rétegszám mellett lehetséges legtöbb pontot teljesítsük. A szempontok többségét (már az 1-est és 2-est sem) nem lehet teljesíteni egy vagy két rétegű NYÁK-on. Az ilyen NYÁK-ok esetén a költséghatékonyság a szempont, nem az EMC helyes

alkalmazása, de ekkor is próbáljunk meg optimális layoutot készíteni. Lehetőség szerint tartsuk alacsonyan a hurkok területét és a tápvonalakat négyzetháló elrendezésben huzalozzuk.

A legalacsonyabb rétegszám, ahol már EMC szempontokat is könnyű betartani a négy réteg. Ekkor nincs a két réteghez képest új jelvezető réteg, de a tápvonalak huzalozása helyett rétegeket használunk. Ezzel a rétegszámmal akár négy szempontot is betarthatunk. Az alábbi gyakran használt stackup prototípus és kis szériaszámú NYÁK-ok esetén népszerű. Az elrendezés biztosítja, hogy az 1-es és 2-es szempontok teljesülnek és a külső rétegeken való jelhuzalozás lehetővé teszi az utólagos módosításokat (prototípusnál előnyös). [5]

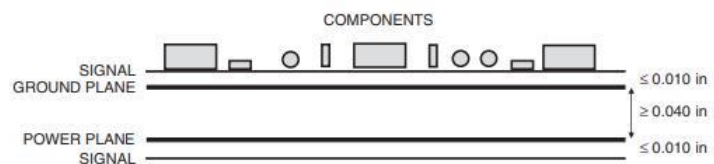


FIGURE 16-13. Improved four-layer board layer spacing. This configuration satisfies two of the six objectives.

7-6. ábra - Gyakran használt négy réteges NYÁK szerkezet [5]

A következő ábrán látható rétegfelépítés akár sorozatgyártásban is alkalmazható, a fejezetben felsorolt szempontokból teljesíti az 1-est, 2-est, 4-est és a B esetben a 5-öt. A B elrendezés esetén a tápvonalakat négyzetháló szerint vastag huzalokkal valósítuk meg. További előnye ennek az elrendezésnek, hogy a két földréteg „összevarrható” (viákkal) így kvázi Faraday-kalitkát alkotva a jelrétegek köré, ezzel növelve az immunitást. [5]

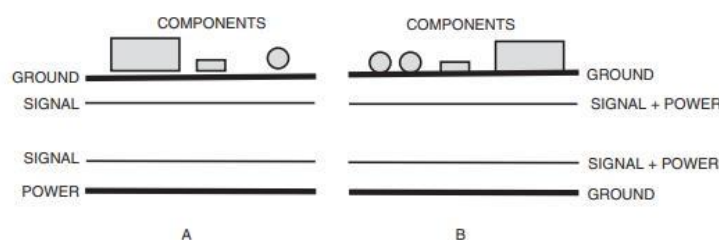
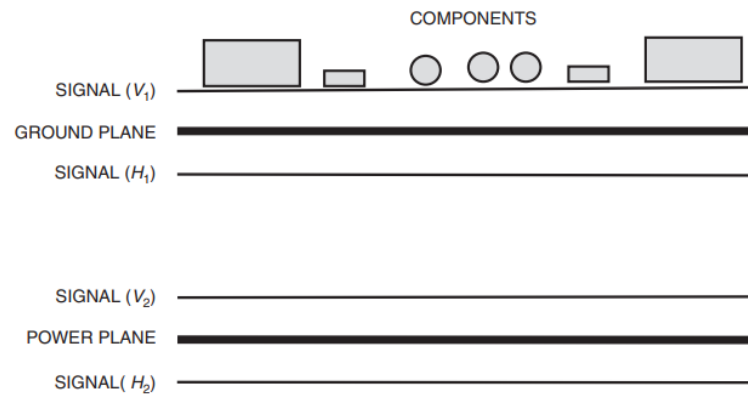


FIGURE 16-14. Four-layer board with signal traces on the inside layers and the planes on the outside layers. The configuration of (A) satisfies three of the six objectives, whereas the configuration of (B) satisfies four of the six objectives.

7-7. ábra - EMC szempontból legjobb négy réteges NYÁK szerkezet [5]

Az alkatrész sűrűség és a kapcsolatok száma indokolhatja a hat réteges NYÁK szerkezet kialakítását. Ekkor a PCB core mindkét oldalára referenciaréteget kell elhelyezni, hogy az 1-es és 2-es szempont teljesüljön. A referenciaréteg lehet ground és power plane is. A fennmaradó rétegeken a jeleket ortogonálisan kell huzalozni, ezzel csökkentve a kapacitív és induktív csatolást. Az alábbi ábrán szereplő hat réteges szerkezet teljesíti az 1-es 2-es és 3-as szempontokat.



7-8. ábra - Ortogonálisan huzalozott hat réteg NYÁK szerkezet

A rétegszám növelésével egyre több szempont teljesíthető, de a költségek is növekednek, ráadásul nem lineárisan. Amennyiben szükségünk van mind a hat szempont betartására, akkor legalább nyolcrétegű NYÁK-ot kell használnunk.

7.3.2 Alkatrészelhelyezés

A huzalozást közvetlenül befolyásoló tényező az alkatrészek elhelyezése. A különböző feladatcsoportba tartozó jelek szeparálása elősegíti a csatolások hatásának csökkentését. A fizikai távolság az egyik legjobb csökkentő tényező a kapacitív és induktív zajok ellen, de még a közös referenciaimpedancia zajokat is elkerülhetjük vele. Az alábbi ábra egy EMC szempontból jó elrendezést szemléltet. [5]

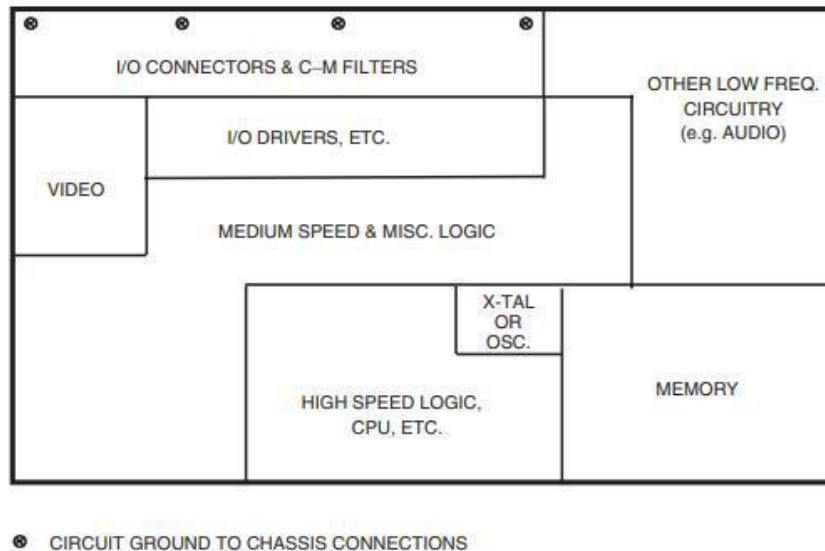


FIGURE 16-1. An example of proper printed circuit board partitioning.

7-9. ábra - EMC szempontból jól elrendezett alkatrész elhelyezés [5]

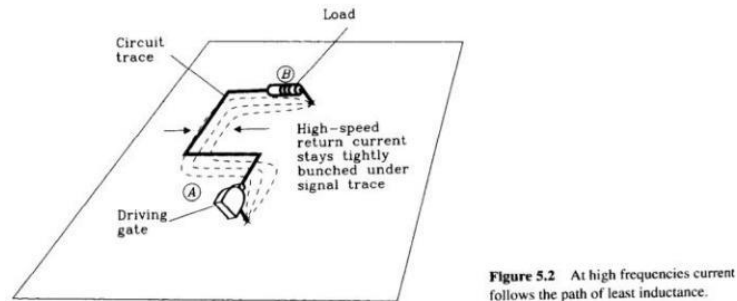
Megfigyelhetjük, hogy a legzajosabb nagyfrekvenciás jeleket igénylő alkatrészek az IO-tól távolra kerülnek és a zajra érzékeny memória chip-ek a lehető legközelebb kerülnek a CPU-hoz. Az EMC szűrők az IO csatlakozáshoz közel vannak, hogy minden bejutó zajt már a NYÁK „szélén” szűrjenek és a NYÁK összes zaját (így minimális a szűrő után keletkező zaj) is szűrhessek.

Amennyiben mixed signal PCB-ről van szó a szeparáció egy másik módja a kétoldali alkatrész elhelyezés, azaz az egyik oldal kizárólag analóg áramköröket tartalmaz, míg a másik kizárólag digitális áramköröket. A megfelelő stackup választása mellett mind a három csatolási módot jelentős mértékben csökkenteni lehet.

7.3.3 Konduktív csatolás csökkentése

A konduktív csatolás okozta zavar mindkét alapesetben a jelútban közös impedanciától függ. Amennyiben ezt a közös impedanciát lecsökkentjük a zavarhatást is elnyomjuk. A közös referencia impedancia okozta zajt a legkönnyebb referenciaréteg alkalmazásával elkerülni/minimalizálni. A gyakorlatban a NYÁK egyik (vagy akár több) rétege egybefüggő rézréteg, amely leggyakrabban a földpotenciálhoz van kötve így a visszatérési áramok egy nagy síkon folyhatnak. Ekkor a közös földimpedancia probléma jelen van, de a zavarfeszültség mértékét korlátozza, hogy ez az impedancia alacsony.

Nagyfrekvenciás jelek visszatérési árama a referenciarétegen nem oszlik szét, hanem a jelvezető felett/alatt közvetlenül koncentrálódik az áramsűrűség. Ebben az esetben, ha a jelvezetők nem keresztezik egymás, akkor a visszatérési áramok se fognak közös impedancián feszültséget ejteni és a zavarhatás teljesen elkerülhető. [15]



7-10. ábra - Visszatérési áram útja a referencia síkon [15]

A közös tápvonal impedancia problémát az ún. Power Delivery Network (PDN) impedancia alacsonyan tartásával korlátozzuk. Ez az impedancia a tápforrás és a terhelések közötti hálózat impedanciája a NYÁK-on.

Csökkenhető ez az impedancia tápréteg alkalmazásával, huzalozott tápfeszültség esetén csillagpontos kialakítással, a terhelés oldali kapacitás növelésével és a táp és referencia rétegek szoros csatolásával is. Az első két módszer a zavarjel létrejöttét korlátozza, az utóbbi kettő pedig a zaj szűrésével csökkenti a hatást. Ezen módszerek közös alkalmazása javasolt. Pl. szorosan csatolt tápréteg mellett megfelelő hidegítés alkalmazása célszerű (megj. a táp hidegítés más feladatot is ellát az EMC szűrésen kívül).

7.3.4 Kapacitív csatolás csökkentése

Kapacitív csatolás egyik alapesete, hogy két különböző rétegen lévő egymással párhuzamosan nagy felületű (vastag vezetőszélesség) huzal fut. Kerüljük az ilyen layout-ot! Az egyik lehetséges tervezési megoldás az ún. Manhattan vagy ortogonális huzalozás, ekkor két egymáshoz közeli rétegen kitüntetett irányokat szabunk meg, pl. „A” rétegen csak horizontális „B” rétegen csak vertikális irányban huzalozunk. Ez a megoldás nem csak a kapacitív csatolással szemben hatásos, de nagyon sűrű NYÁK-ok huzalozását is elősegíti. Viszont a gyakori rétegváltások miatt nem minden esetben alkalmazható.

Másik megoldás a kapacitív csatolásra az árnyékolás. Két jelréteg között referenciaréteggel csökkenthetjük a csatolás hatását. Emellett a jelvezetők szélességének

csökkentésével korlátozhatjuk a kapacitív zajokat, ezért minden nem nagyáramú vagy impedanciakontrollált vezetőt a lehető legkisebb vezetőszélességgel érdemes huzalozni.

7.3.5 Induktív csatolás csökkentése

Induktív csatolású zajok hatásának csökkentésére ajánlott a hurok területek minimalizálása, a párhuzamosan huzalozott jelek közti távolság betartása és az induktív alkatrészek (tekercs, transzformátor) körüli megfontolt layout készítése.

A párhuzamosan futó vezetékek közti crosstalk elkerülése érdekében tartsunk „védőtávolságot” a következők szerint: [15]

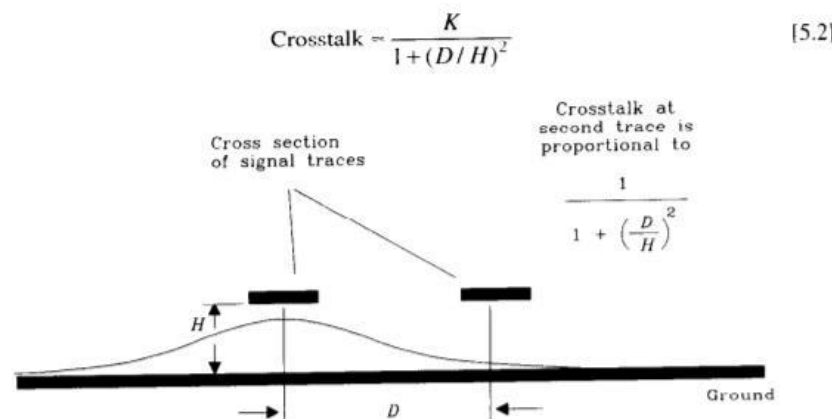


Figure 5.4 Cross section of two traces showing crosstalk.

7-11. ábra - Áthallás két vezető között [15]

K egy állandó, amely a jel felfutási idejétől és a párhuzamos szakasz hosszától függ, de sosem nagyobb 1-nél. H távolság adott rétegfelépítés esetén már rögzített így a két vezető közötti távolság (D) növelésével csökkenthető a zavarhatás a layout készítésekor.

Kapcsoló üzemű tápegységek tekercsáramát tartalmazó hurok területét minimalizáljuk, hogy a lehető legkisebb mágneses teret hozzuk létre. Emellett a tekercs környékén ne huzalozzunk jelvezetéseket, akár még más rétegeken sem. A mágneses teret próbáljuk meg korlátozni a referencia feszültségre kötött rézréteg kitöltéssel. [2]

8 PCB terv

8.1 Bevezetés

A PCB tervezés egyik első lépése a feladatra megfelelő gyártási technológia kiválasztása. A tervezés összes további lépését (a tervezési szabályok beállítását, az alkatrész topológiát és a huzalozást és az ahhoz tartozó számításokat) ez az alapvető döntés elsődlegesen befolyásolja.

8.2 Stackup

Az ún. stackup a PCB rétegfelépítését jelenti. Arról, hogy hány és milyen vastagságú rézrétegből épül fel a PCB, a rézrétegek között milyen dielektrikum található mind a stackup része.

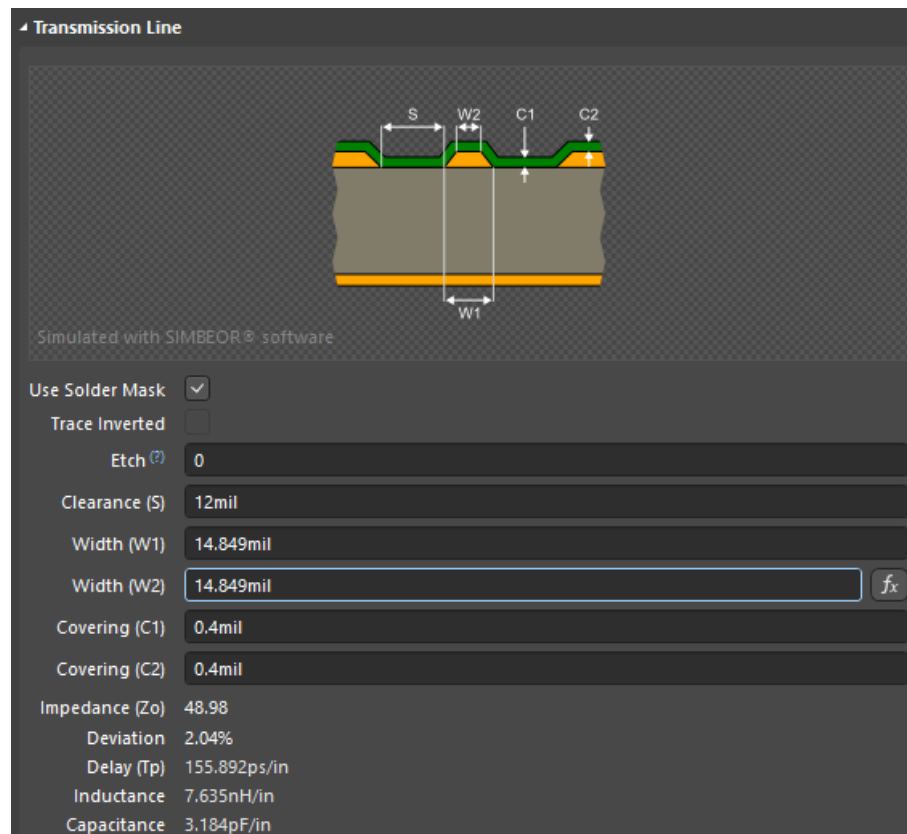
#	Name	Material	Type	Weight	Thickness	Dk
	Top Overlay		Overlay			
	Top Solder	Solder Resist	Solder Mask		0.4mil	3.5
1	Top Layer		Signal	1oz	1.378mil	
	Dielectric1	FR-4	Prepreg		9.449mil	4.8
2	Mid-Layer 1		Signal	1oz	1.4mil	
	Dielectric2	FR-4	Core		14.173mil	4.8
3	Mid-Layer 2		Signal	1oz	1.4mil	
	Dielectric3	FR-4	Prepreg		14.173mil	4.8
4	Mid-Layer 3		Signal	1oz	1.4mil	
	Dielectric4	FR-4	Core		14.173mil	4.8
5	Mid-Layer 4		Signal	1oz	1.4mil	
	Dielectric5	FR-4	Prepreg		9.449mil	4.8
6	Bottom Layer		Signal	1oz	1.378mil	
	Bottom Solder	Solder Resist	Solder Mask		0.4mil	3.5
	Bottom Overlay		Overlay			

8-1. ábra - Kártya stackup-ja

Ebben az alkalmazásban két meghatározó tényező volt a stackup választás során. Az egyik, hogy a PCB mixed signal kártya, a másik, hogy nagy DC áram vezetésére alkalmas kell legyen. Az előbbi okot ad a hat réteg használatára. A kártyán összesen három jel, egy táp és két referencia réteg van. A top réteg analóg jelek számára fenntartott és szorosan csatolt (<10 mil) a következő referencia réteghez. A bottom és a mid-layer 3 rétegek digitális jelek számára fenntartottak, egymásra ortogonálisan huzalozottak és szorosan csatoltak a mid-layer 4 referencia réteghez. A tápréteg a mid-layer 2 rétegre került és több tápfeszültség kihuzalozására dedikált.

A másik szempont miatt a rézrétegek a szokásosnál vastagabbak (1oz a 1/2oz helyett) és az áram vezetésére egyszerre több réteget is felhasználok. A hat réteges felépítés az nagy áram vezetésében is segítség, hiszen megfelelően viázott kapcsolaton keresztül több réteg párhuzamosan vezetheti azt.

Az árammal arányos feszültségjelet $50\ \Omega$ hullámimpedanciájú kábelén keresztül továbbítom a feldolgozó egység felé, ezért nem csak a csatlakozási pontok azonos impedanciájúak, hanem a hozzávezető huzalok is. Az $50\ \Omega$ hullámimpedanciájú szükséges huzalhoz (single coplanar) a tervező szoftver beépített impedancia kalkulátorát használtam, amely a beállított stackup alapján számítja ki a megfelelő vezetékvastagságot.

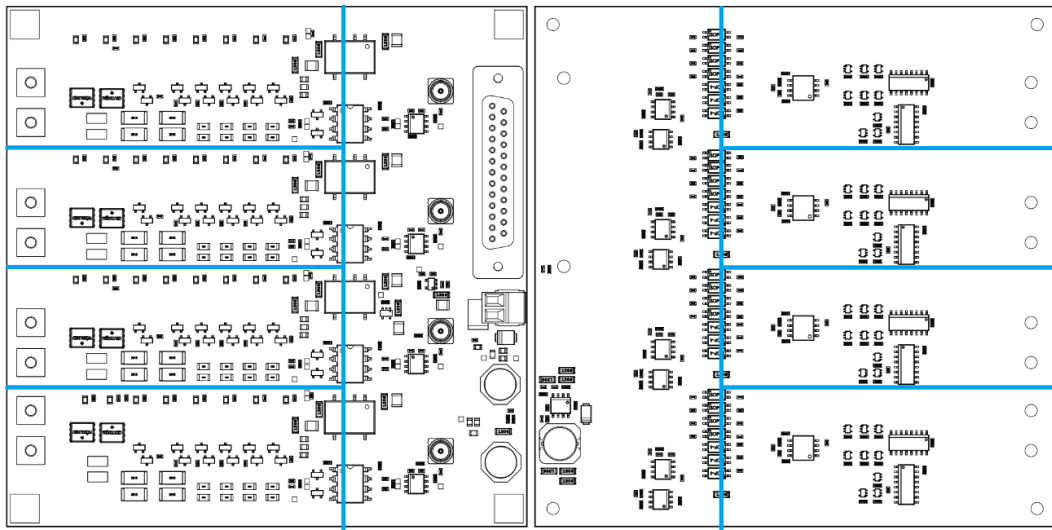


8-2. ábra - Impedancia kalkulátor

A kiszámított vezetékvastagságot a későbbiekben tervezési szabályként felhasználok, hogy kontrollált impedanciájú huzalt hozzak létre.

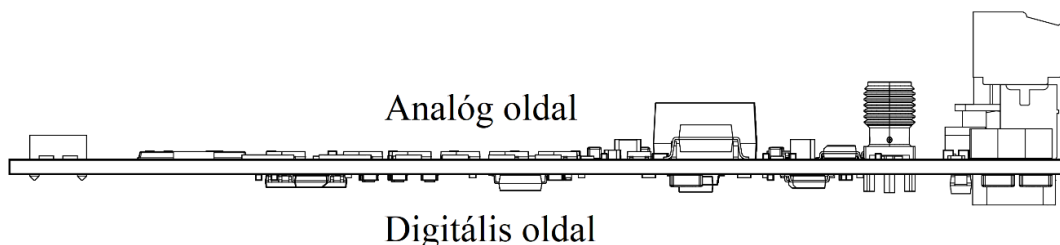
8.3 Placement és szeparáció

A kártya csatornánként négy domain-re oszlik, melyet egy közös ötödik domain kapcsol össze a feldolgozó egységgel. Az alkatrészek elhelyezése meghatározott ebben a tekintetben. A csatornánként különálló domain-ekhez tartozó alkatrészek nem keveredhetnek, illetve annak érdekében, hogy hasonló működést várhassunk el a csatornáktól (hasonló parazita hatásokat érzéköljék őket) az azonos funkciókat ellátó alkatrészek lehetőség szerint teljesen, de legalábbis nagy részben ugyan olyan relatív pozícióba kell, hogy kerüljenek.



8-3. ábra - Csatornánkénti szeparáció

Az analóg és digitális részek elkülönítésére a PCB méret növelése nélkül szerelési oldalak szerinti szeparációt igényel. A top oldal az analóg áramköröknek fenntartott, míg a bottom oldal a digitális áramkörök helye. A stackupban már tárgyalt kettős referencia plane-k (mid-layer 1 és mid-layer 4) jól egészítik ki az elhelyezést a kívánt szeparáció elérésében.



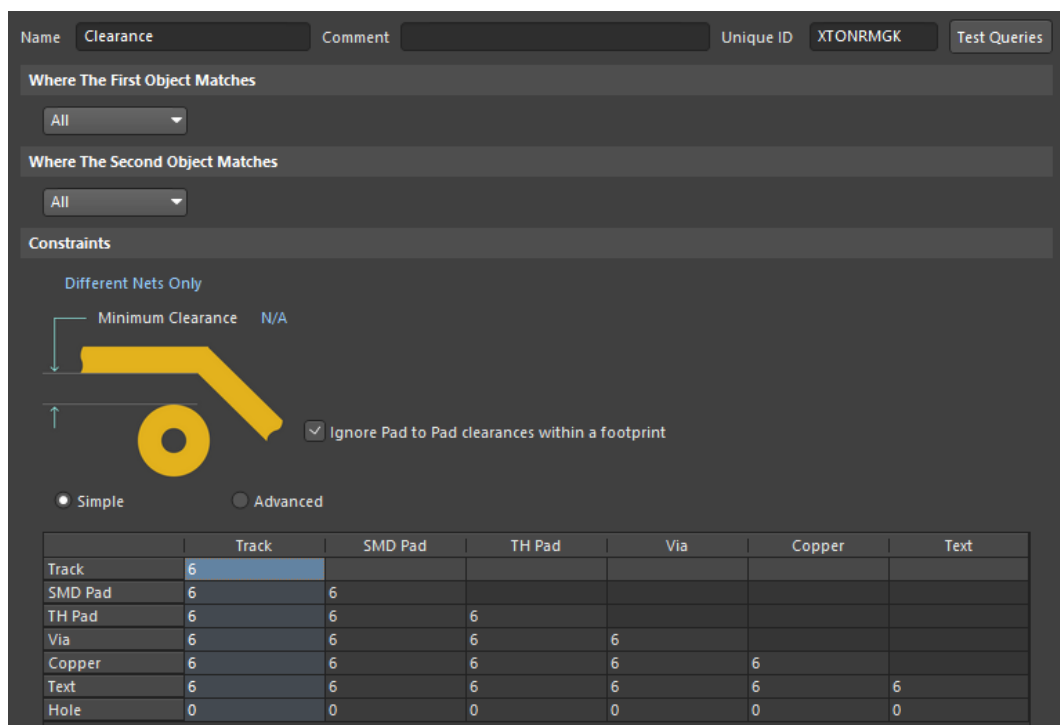
8-4. ábra - Alkatrész szeparáció funkció szerint

8.4 Tervezési szabályok

8.4.1 Technológiai követelményeket betartó szabályok

A PCB gyártása a Eurocircuits Kft. szolgáltatásával történt. A felhasznált technológia 6C osztályba sorolást jelent. Külső- és belső rétegen egyaránt 35 µm-es rézréteggel, 6 mil-es minimum rézvastagsággal, 1.55 mm kártyavastagsággal és 130x130 mm méretekkkel került gyártásra.

A 6C osztályba sorolhatóság egyik feltétele, hogy a legkisebb távolság két rézfelület között 6 mil legyen, ezért a legszigorúbb clearance szabályt erre állítottam.



8-5. ábra - Minimum távolság két rézfelület között

A felhasznált viák 10/24 mil struktúrájúak, amely szintén a 6C gyártási osztályból eredeztethető.

A bejövő 24 V-os feszültségre nagyobb távolságot (12 mil) betartó szabályt hoztam létre, annak ellenére, hogy az IPC-2221B szabvány engedné a 6 mil-es távolságot. Ezek mellett a felfogatási pontoktól való minimum távolságot (20 mil) határoztam meg szabály formájában.

8.4.2 Kontrollált impedanciát betartó szabályok

A stackup alfejezetben bemutatott kontrollált hullámimpedanciájú struktúra kialakítása szintén tervezési szabályok segítségével lehetséges. A struktúra jelvezető része a top layeren található és a huzal vastagsága pontosan a kiszámított érték, amelyet egy huzalszélesség szabály határoz meg. A kapcsolási rajzon az 50 Ω -os jelek külön jelosztályba (net class) kerültek besorolásra, amelyre létrehozott szabály az SC50-es impedancia profil alapján lép működésbe.

Name: Width_50 Comment: Unique ID: GOEYOQWJ Test Queries

Where The Object Matches

Net Class: 50ohm

Constraints

Preferred Width: N/A Min Width: N/A Max Width: N/A

☐ Check Tracks/Arcs Min/Max Width Individually
☒ Check Min/Max Width for Physically Connected
☒ Use Impedance Profile: SC50

Min Width	Preferred Width	Max Width	Layer Name
14.849mil	14.849mil	14.849mil	1 - Top Layer
4.561mil	4.561mil	4.561mil	2 - Mid-Layer 1
5.164mil	5.164mil	5.164mil	3 - Mid-Layer 2
5.164mil	5.164mil	5.164mil	4 - Mid-Layer 3
4.561mil	4.561mil	4.561mil	5 - Mid-Layer 4
14.849mil	14.849mil	14.849mil	6 - Bottom Layer

8-6. ábra - Width rule az 50 Ω -os jelekre

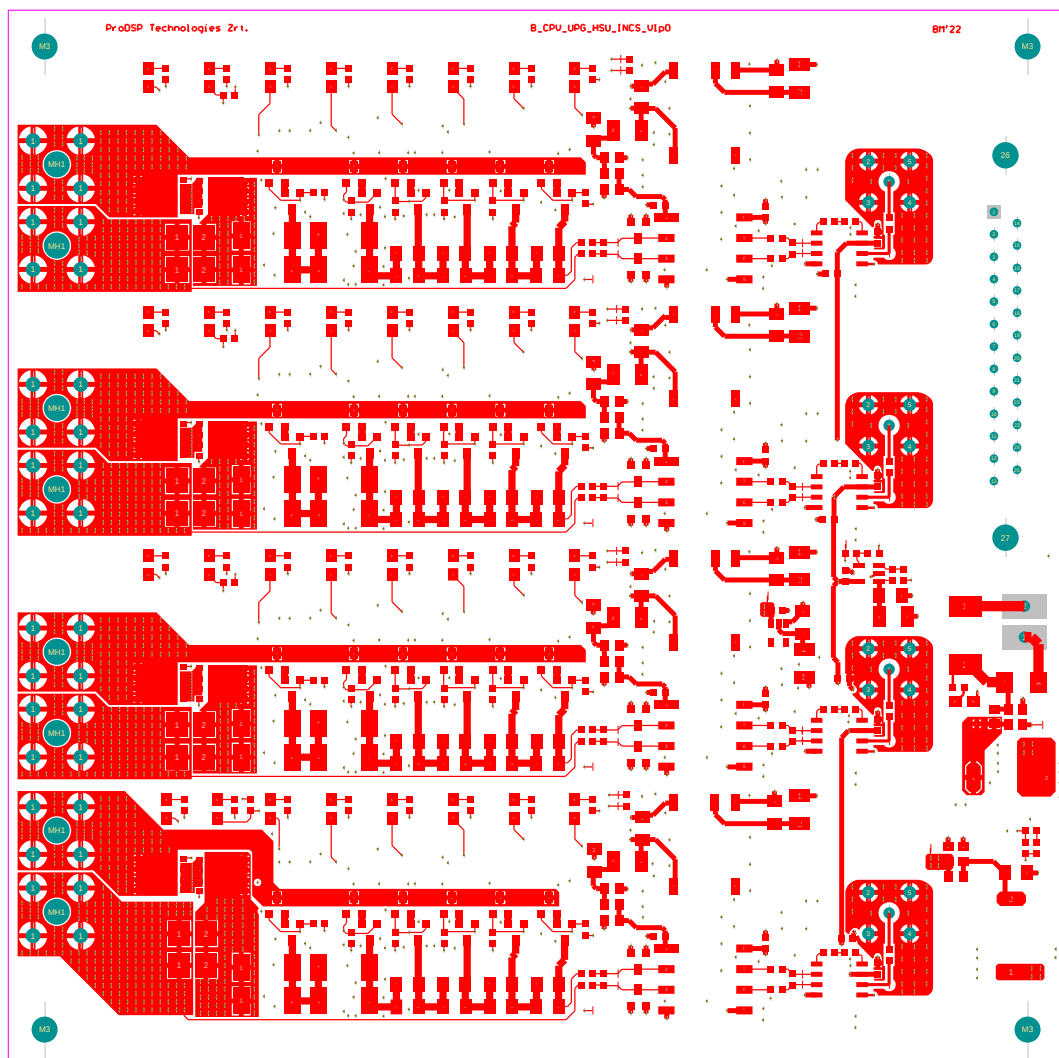
A minimum réztávolságot szintén erre a jelosztályra 12 mil-nek állítottam be, ezzel betartva az impedancia kalkulátorban megadott értéket.

8.5 Rézrétegek bemutatása

8.5.1 Top Layer

A top layeren került huzalozásra minden analóg funkciót ellátó áramkör. A bemeneti (bal oldal) oldalon jól látható, hogy a nagyáramú utak nem huzallal, hanem ún. polygonnal, azaz kiterjedt rézfelülettel kerültek megvalósításra. Szintén megfigyelhető, a többi réteggel való sűrű összeköttetés (stiching), ami a sok hálószerűen elhelyezett viát foglalja magában és segíti, hogy az áram több rétegen párhuzamosan folyhasson.

A kimeneti erősítő 10.5 V-os tápfeszültsége is ezen a rétegen található annak érdekében, hogy zajmentes környezetben kerüljön huzalozásra.

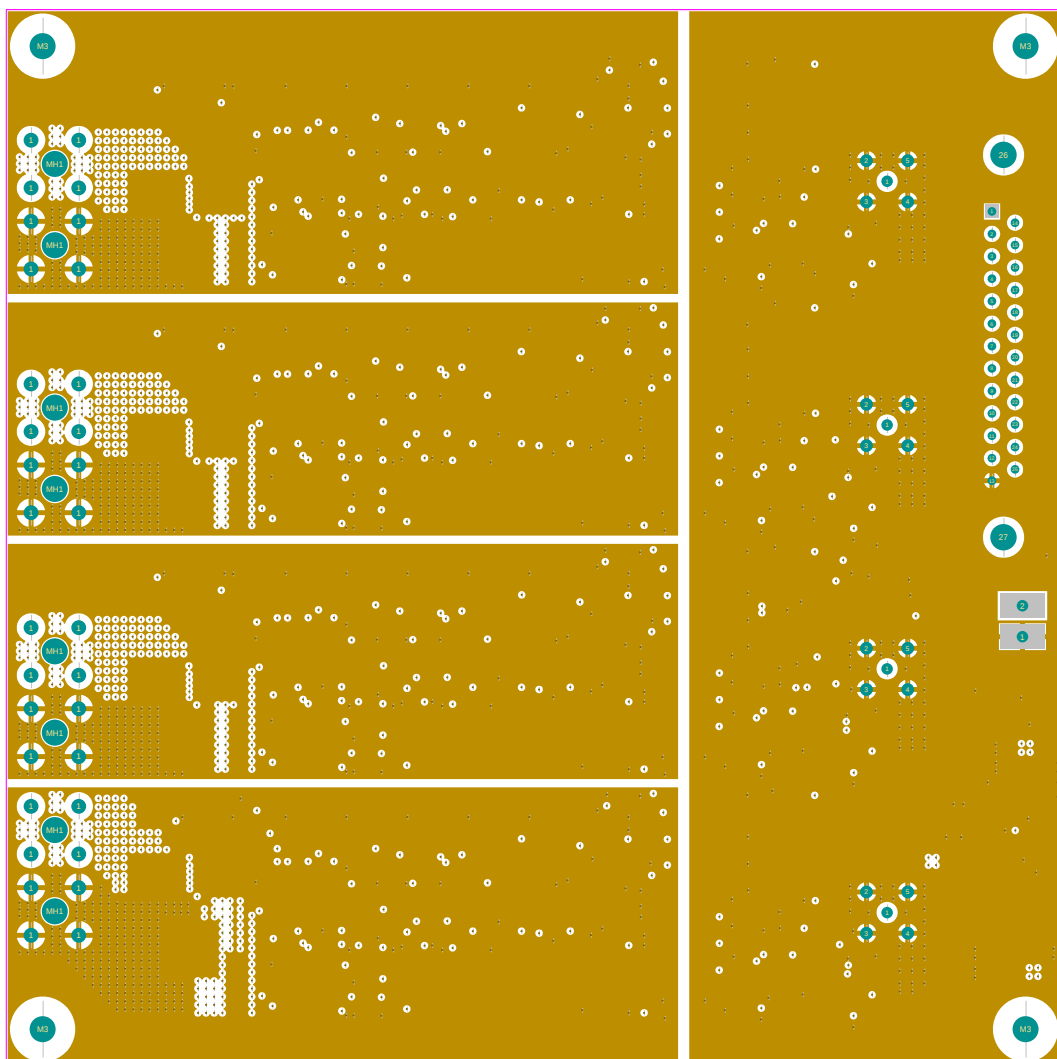


8-7. ábra – Analóg áramköröknek fentartott réteg

8.5.2 Mid-layer 1

A mid-layer 1 az elsősorban az analóg jelek referenciasíkjaik kialakítására dedikált réteg. Mindenhol az adott kártya domain-nek megfelelő GND potenciálú nagy kiterjedésű síkfelület található, amely alacsony impedanciájú utat biztosít a jelek visszatérési áramának.

A domain-ek között 1 mm-es szigetelő távolság található a csatornák közötti zajok csatolásának csökkentésére. A csatorna domainek és a közös domain között 1.3 mm vastag a szigetelő távolság, amely megegyezik a referencia plane-eket összekötő kondenzátorok (SMD1206) lábtávolságával.

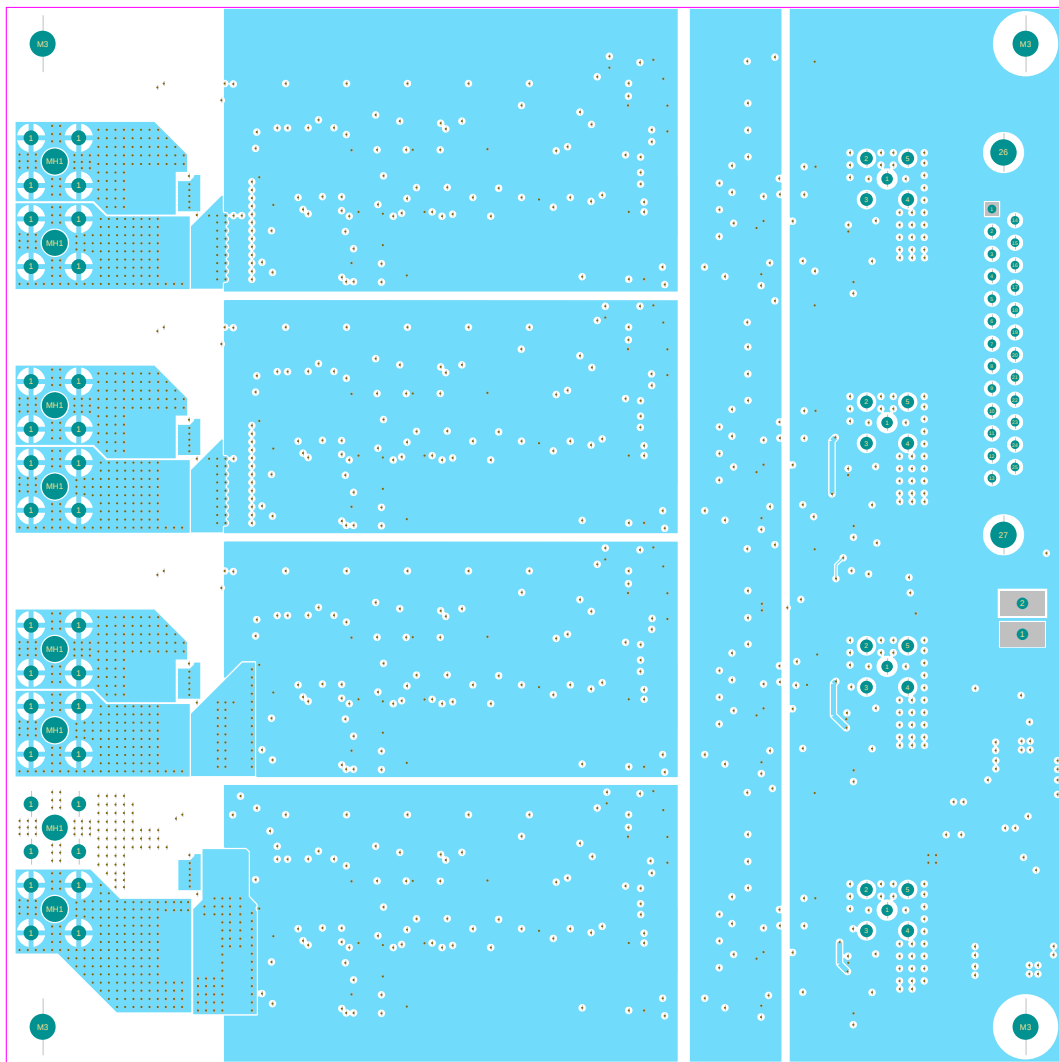


8-8. ábra - Referencia síkok (analóg)

8.5.3 Mid-layer 2

A mid-layer 2 a tápfeszültségek huzalozására fenntartott réteg. A csatorna domain-ek esetén 5 V-os feszültséget, míg a közös oldalon 12 V és 5 V-os feszültségeket találhatjuk meg. Minden esetben plane-eken keresztül vezetődnek a tápáramok, csökkentve az áramútban levő impedanciát és ezáltal a zajokat.

A bal oldalon a nagyáramú utaknak került kialakításra polygon, amely a többi rétegen található rézzel sok vián, tehát alacsony impedancián keresztül összekötött.

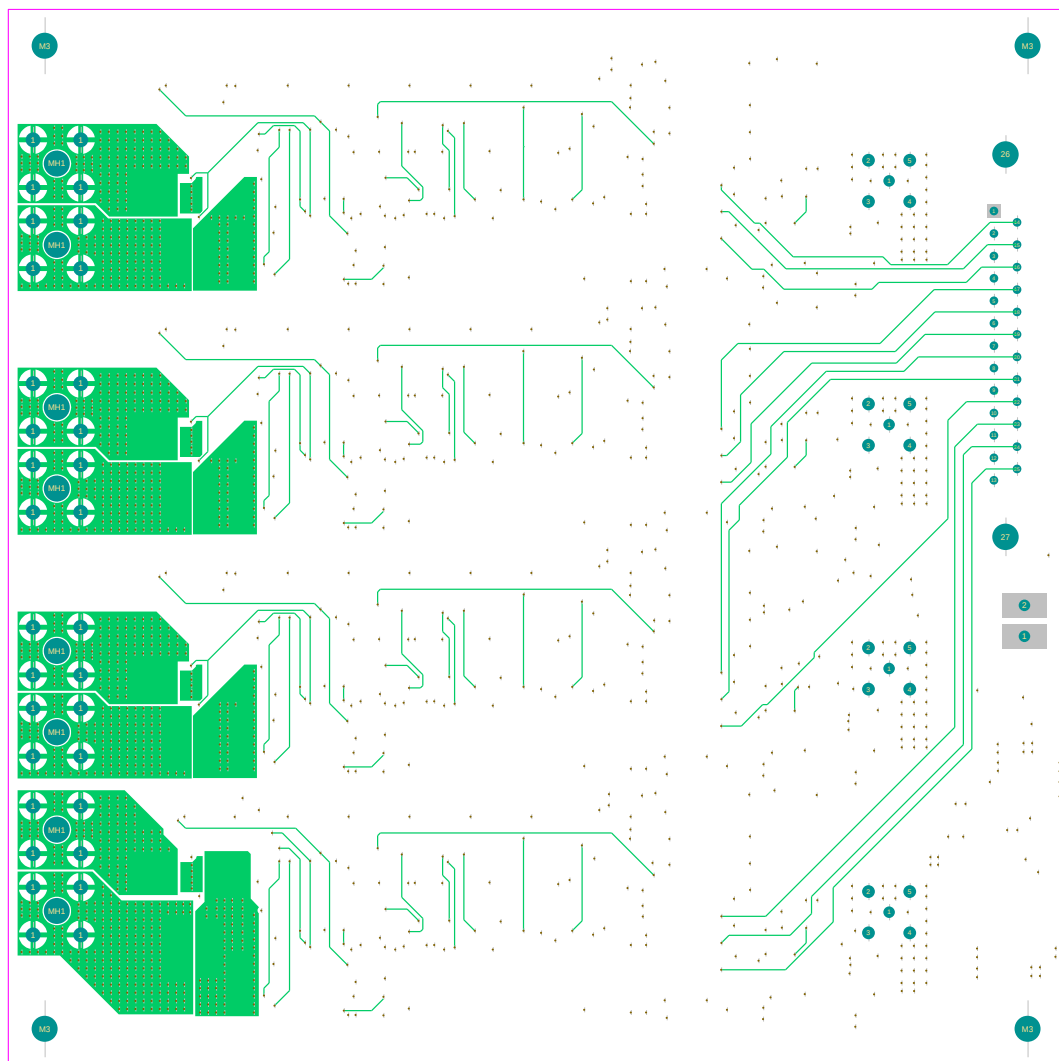


8-9. ábra - Tápfeszültségek számára fenntartott réteg

8.5.4 Mid-layer 3

A mid-layer 3 a digitális áramkörök huzalozására fenntartott réteg, amelyen az áramkörök nem síkba rajzolható kapcsolatai kerültek megvalósításra. Elsődlegesen vertikális irányban huzalozott a réteg a szomszédos rétegekkel (főképp a bottom layer) való ortogonalitás elérése érdekében.

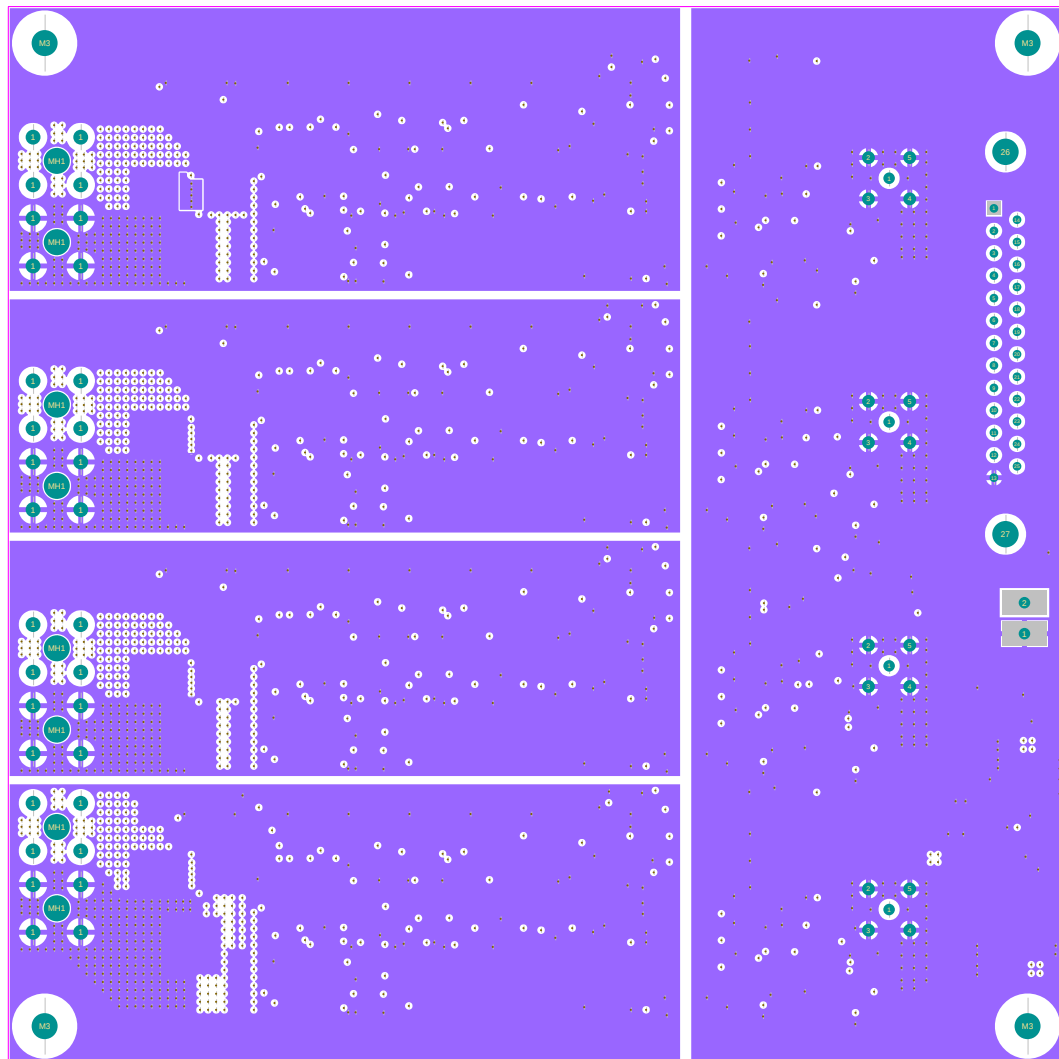
A bal oldalon a nagyáramú utaknak került kialakításra polygon, amely a többi rétegen található rézzel sok vián, tehát alacsony impedancián keresztül összekötött.



8-10. ábra - Digitális áramköröknek fenntartott réteg (Y)

8.5.5 Mid-layer 4

A mid-layer 4 a digitális áramkörök számára fenntartott referenciasík. Teljes mértékben megegyezik mid-layer 1 réteggel, az egyetlen különbség a stackup-ban való elhelyezkedés.

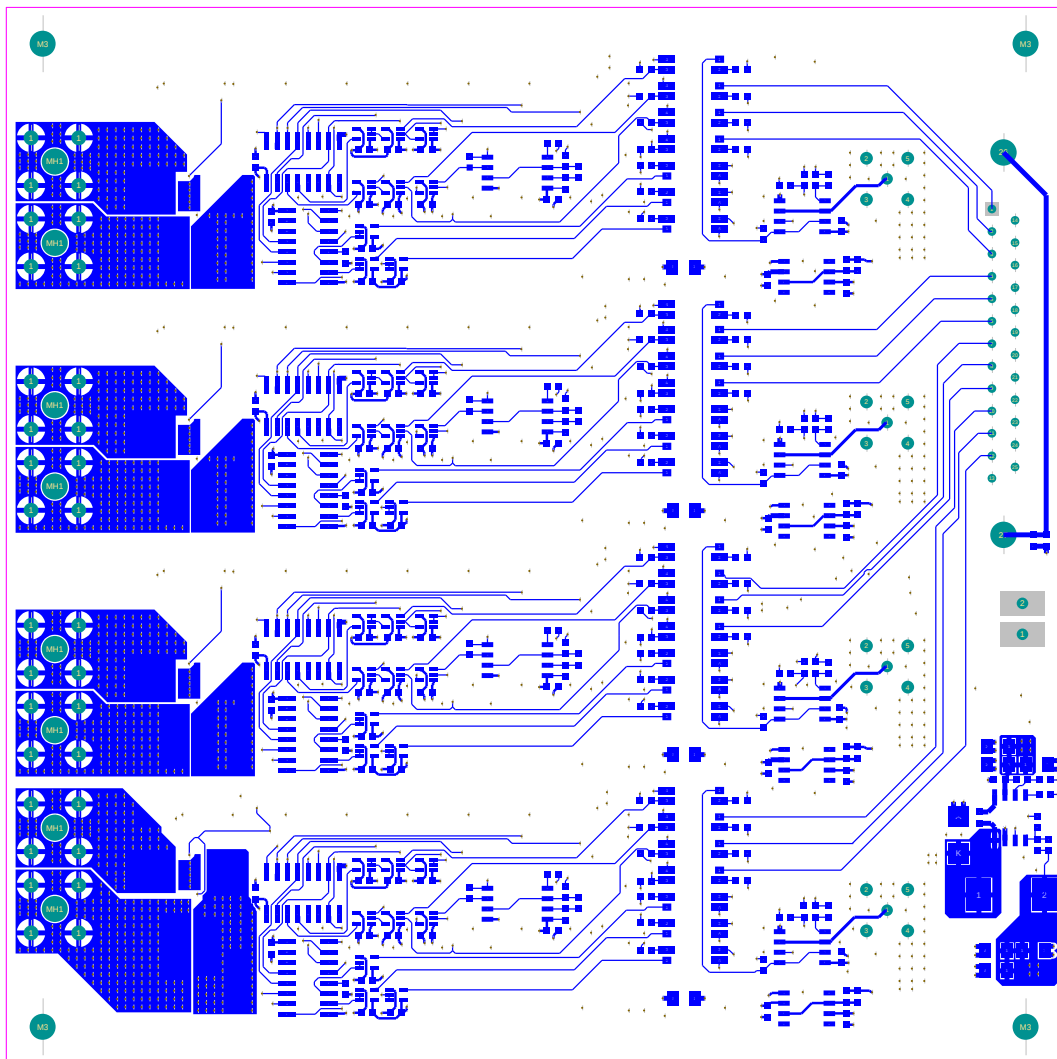


8-11. ábra - Referencia síkok (digitális)

8.5.6 Bottom Layer

A bottom layer a digitális áramköröknek fenntartott réteg, amely az elsődleges huzalozási rétege ezen áramköröknek. Elsődlegesen horizontális irányban huzalozott a réteg a szomszédos rétegekkel (főképp a mid-layer 3) való ortogonalitás elérése érdekében.

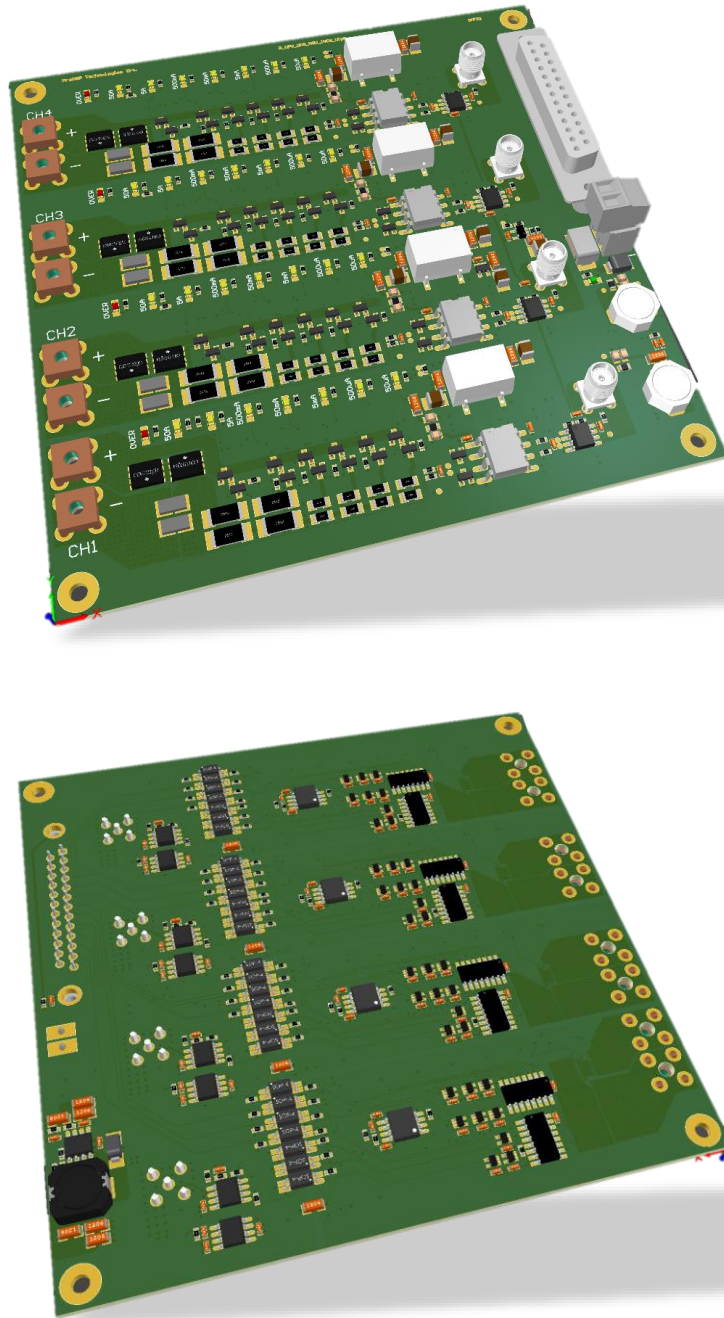
A bal oldalon a nagyáramú utaknak került kialakításra polygon, amely a többi rétegen található rézzel sok vián, tehát alacsony impedancián keresztül összekötött.



8-12. ábra - Digitális áramköröknek fenntartott réteg (X)

8.6 3D modell

A PCB minden alkatrészéhez külön 3D modellt rendeltem az alkatrészkönyvtár készítésekor. A modellek a gyártók által biztosítottak általában STEP fájl formátumban. Ezeknek a modelleknek a hozzáadásával nemcsak előzetes képet lehet kapni a tervezett áramkör kinézetéről, de konstrukciós kényszerekhez is alkalmazkodni lehet és tervezési szabályokat lehet létrehozni az alkatrészek fizikai kiterjedésére.



8-13. ábra - 3D modell

9 Bemérési jegyzőkönyv

9.1 Mérési tapasztalatok

Az új áramkörök bemérése nem csak a megfelelő működés validálására szolgál, hanem alkalmat ad a tanulásra és tapasztalatszerzésre. A kapcsolási rajzon kialakított modell valódi fizikai környezetben való tesztelése rámutat az egyes modellek feltételezésinek hibáira vagy akár egy-egy alkatrész olyan tulajdonságára, amelyet a tervezés során nem veszünk figyelembe. Ez nem volt másképp ezen áramkör bemérésekor is és három funkcionális hibát észleltem a bemérés során, melyeket egyszerűen pár alkatrész cseréjével meg tudtam oldani.

Az áramkör 24 V-os tápfeszültségre kapcsolása után ~ 100 mA áramot vett fel, amely megfelel az előzetes feltételezéseknek. Viszont a méréshatárt visszajelző LED-ek furcsa viselkedést mutattak (halványan világított mindegyik). Ennek oka R508 ellenállás volt, amely $10\text{ k}\Omega$ -s értékkel nem volt képes a komparátor kimenetét 5 V közelében tartani, emiatt az eszköz folyamatos méréshatárváltásra volt kényszerítve. Az ellenállás $1\text{ k}\Omega$ -s értékre való cseréjével megoldódott a probléma.

A következő furcsa viselkedés már árammérés közben lépett fel. Az eszköz nem lépett méréshatárt a fellépő áram ellenére. A kimeneti jelben azt vettem észre, hogy a műszererősítő nem képes a tápfeszültségeinek megközelítésére (túl nagy az output swing). Ennek a problémának a megoldása az volt, hogy az AD620-t AD623-ra cseréltem le.

A harmadik funkcionális hiba az volt, hogy az eszköz túlszaladt a méréshatárain és nem állt be az áramnak megfelelően. Ennek oka az volt, hogy a leválasztott erősítő és a műszererősítő elé elhelyezett szűrőáramkörök nem csak a zajt csökkentik, hanem késleltetést is visznek a jelbe, a kimeneti feszültség meredeksége nem tudott olyan gyorsan változni, hogy a $48\text{ }\mu\text{s}$ -os periódusú léptetőjel a megfelelő számú méréshatárváltást okozza. A problémát a szűrőáramkörök kivételével és módosításával oldottam meg. A műszererősítő előtt elhagytam a szűrést, míg a leválasztott erősítő előtt 79 Hz-ről 7.9 kHz-re állítottam a töréspontot, ezzel csökkentve a jel lassítását.

9.2 Tápbemérés

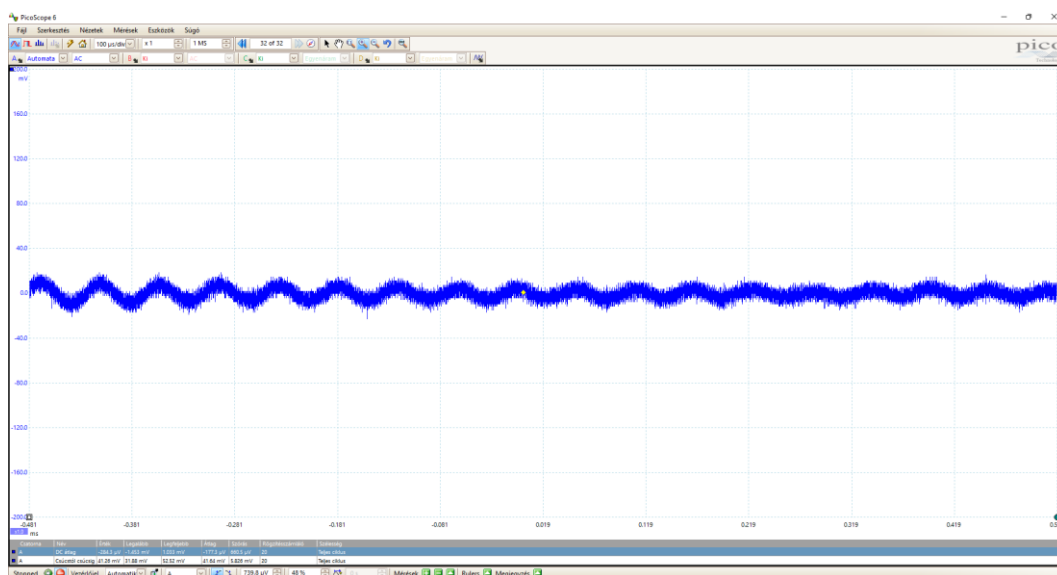
9.2.1 Mérőeszközök

A méréseket kézi digitális multiméterrel (Keysight U1273A), oszcilloszkóppal (PicoScope 3205D), programozható terheléssel (RND 320-KEL103), asztali digitális multiméterrel (Keysight 34465A) és két labortápegységgel (T3PSU3000, MP710503) végeztem.

Tápfeszültségek egyenfeszültségét 0.05%-al, az áramot $(0.050 + 0.010)\%$ -al, árammal arányos feszültséget 3% pontossággal mértem (műszer specifikációk alapján). A labortápegység teljesítménye és a programozható terhelés zajossága határokat szabott a bemérésre. A terhelés a milli- és mikroamperes határokból annyira zajjal terhelt volt, hogy nem lehetett értelmes mérést végezni vele, valamint a labortápegység nem képes 5 A-nél nagyobb áram leadására. Emiatt a méréshatárokat az 50 mA-es és az 5 A-es határok között tudtam tesztelni.

9.2.2 Kapcsolóüzemű tápegység

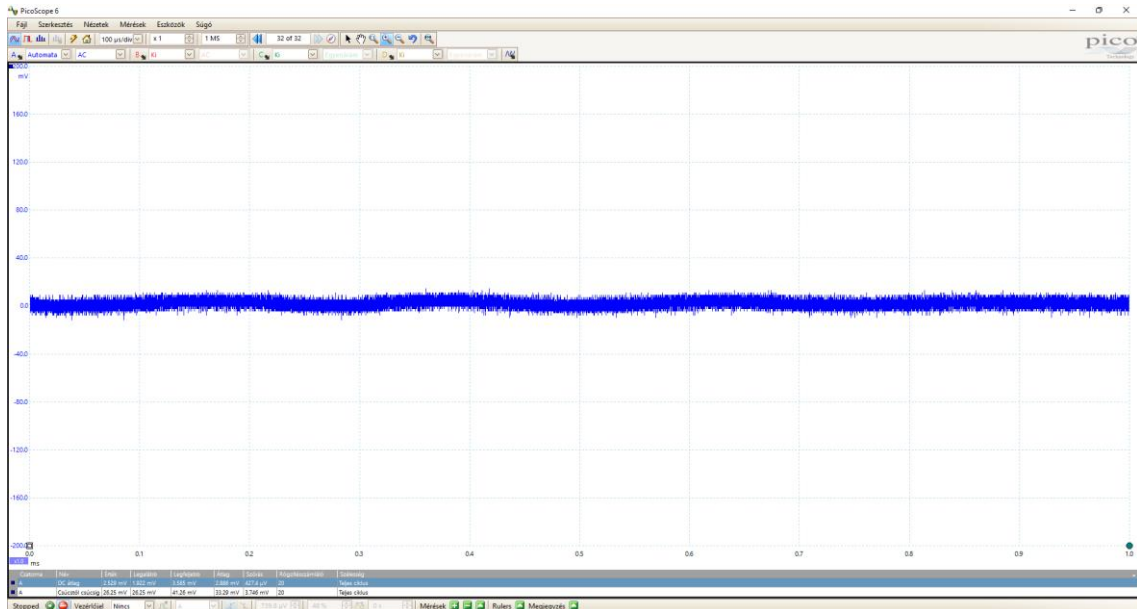
A rendszer 12 V-os feszültségén 12.23 V-ot mértem és 50 mVpp AC zajt tartalmaz.



9-1. ábra - 12 V-os feszültség AC csatolásban

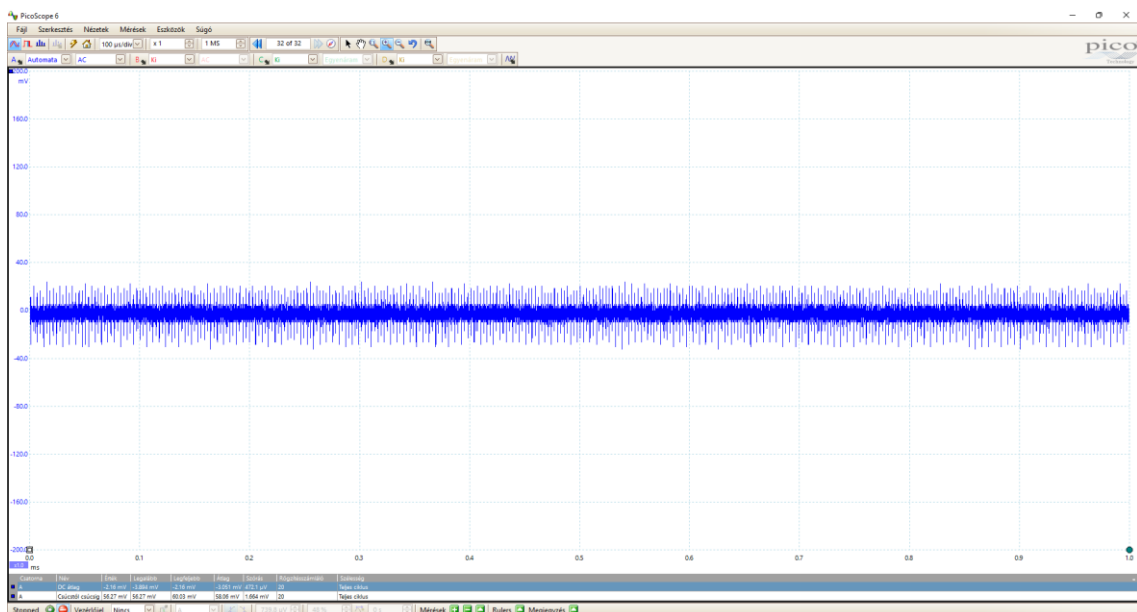
9.2.3 Egyéb tápegységek

A műszererősítő 10.5 V-os feszültségén 10.54 V-ot mértem és 2.88 mVpp AC zajt tartalmaz.



9-2. ábra - 10.5V-os tápfeszültség AC csatolásban

Az analóg 5 V-os feszültségén 5.019 V-ot mértem és 3 mVpp AC zajt tartalmaz.



9-3. ábra - 5 V-os tápfeszültség AC csatolásban

A digitális 5 V-os tápfeszültségek pontossága nem befolyásolja az áramkört, a beméréskor multiméterrel ellenőriztem értéküket, amelyek megfeleltek az elvárásoknak.

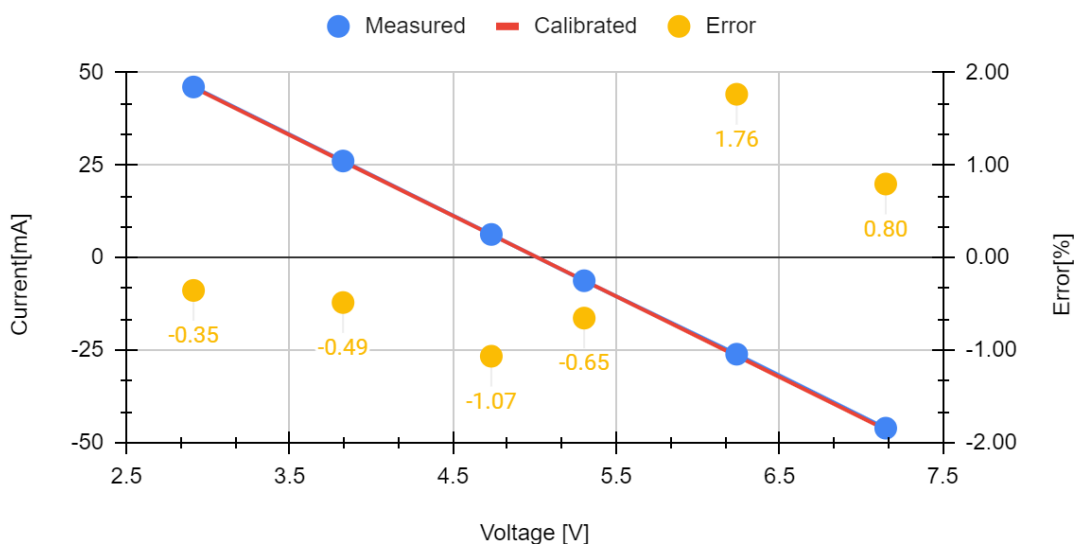
9.3 Analóg fokozat

9.3.1 Áram-feszültség görbék

Az áram-feszültség görbék felvételéhez az adott méréshatárban három pontot vettem fel mind pozitív és mind negatív áramiránnyal. A tesztet szobahőmérsékleten végeztem el, majd a mérések befejezése után hőlégfúvó eszközzel figyeltem, hogy a melegedés milyen hatással van a söntökre, de az üzeminek tekintett 20-50°C hőmérsékleten nem tapasztaltam lényegi változást a mért értékekben.

50 mA range

Average shunt value: 2.295 Ω

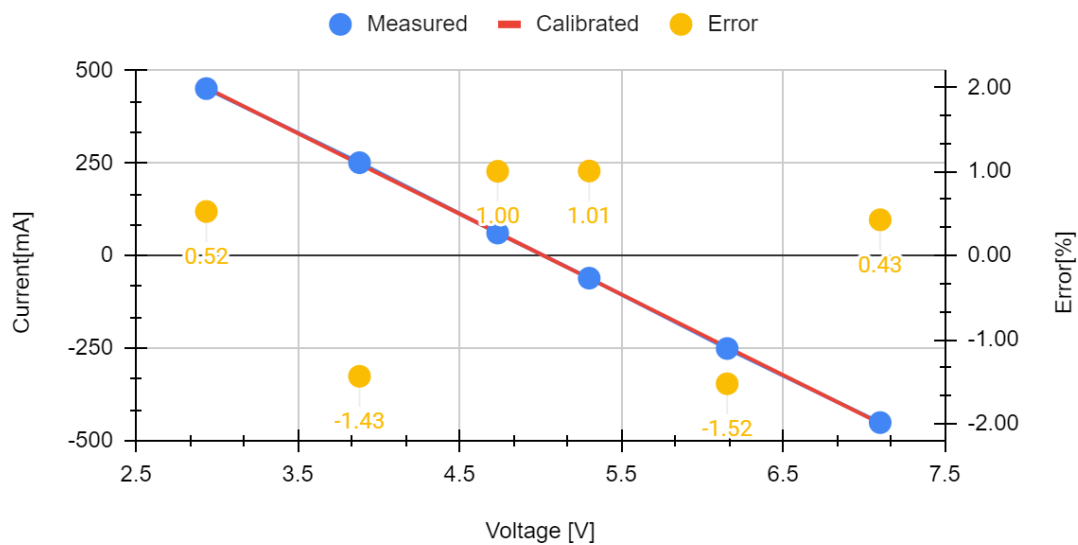


9-4. ábra – Áram - feszültség görbe (50 mA)

A görbék felvételéhez az programozható terheléssel egy tápegységet terheltem, amelynek áramát mind az eszközzel, mind egy asztali multiméterrel mértem. Az eszköz feszültségjelét oszcilloszkóppal mértem, valamint az adott csatorna referencia feszültségét kézi multiméterrel mértem meg. A mért adatokat táblázatba szerveztem és minden mért pontra egy sönt értéket számítottam ki. A számított értékek átlagával kalibrált áramértékeket határoztam meg, amelyet az áram feszültség görbéken feltűntettem.

500 mA range

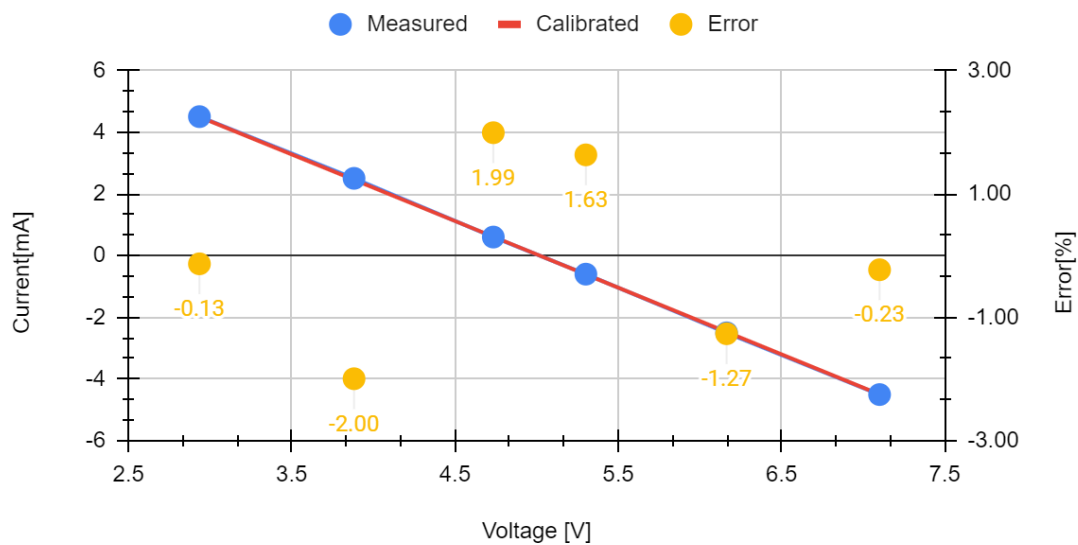
Average shunt value: 230 mΩ



9-5. ábra - Áram - feszültség görbe (500 mA)

5 A range

Average shunt value: 23.2 mΩ



9-6. ábra - Áram - feszültség görbe (5 A)

10 Szoftvertervezés

10.1 Fejlesztő platform bemutatása

10.1.1 Fejlesztőkártya bemutatása

A kiválasztott fejlesztőkártya STMicroelectronics STM32F334 Discovery board elnevezésű panelje, amely egy STM32F3 series ARM® 32-bites Cortex®-M4 mikrovezérlő köré épülő platform. A panelt elsősorban DC-DC konverterek szoftveres irányításának kipróbálására fejlesztette a gyártó, de jelen alkalmazásra is teljesen alkalmas. [16]

A fejlesztőkártyán található mikrovezérlő nagy teljesítményű Cortex®-M4 maggal rendelkezik, amely széleskörű utasításkészlettel, IEEE754-compliant single-precision floating point unit (FPU) és hardveres szorzó és osztó gyorsítókkal rendelkezik. A felsorolt funkciók elősegítik, hogy a mért feszültséget a mikrovezérlő hatékonyan tudja áraminformációvá átalakítani és továbbítani PC felé. [17]

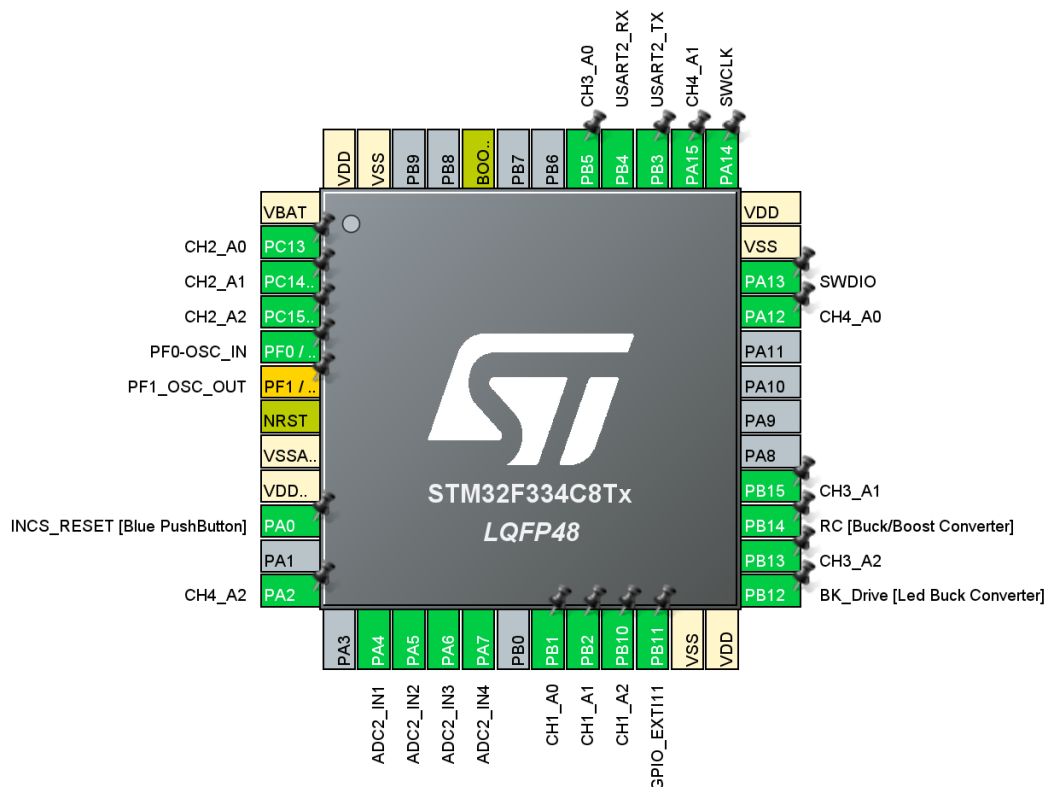
10.1.2 Fejlesztőkörnyezet bemutatása

Az STMicroelectronics saját fejlesztőkörnyezetét az STM32 CubeIDE-t használtam fel a szoftver megírására. A fejlesztőkörnyezet a gyártó processzorairól és fejlesztőkártyáiról rengetek információt integráltan tartalmaz. A fejlesztés során a mikrovezérlő pin kiosztásáról, órajel gráfjáról és perifériakészletéről nem volt szükséges külön dokumentumot felkeresnem, hanem minden információt a gyártói szoftver már tartalmazott. [18]

Az órajelek, időzítők, megszakítások és perifériák konfigurálását és kódolt inicializálását könnyűvé és kevés fejlesztési időt igénylővé tette, hogy a fejlesztőkörnyezet grafikus konfiguráló felülettel és automatikus kódgenerálással rendelkezik. A szoftver projekt létrehozásakor megadtam a használt fejlesztőkártyát és egy ún. ioc fájlban megtaláltam minden periféria információját és konfigurálhattam a mikrovezérlő paramétereit (pin kiosztás, perifériák és órajelek).

10.1.3 Felhasznált pin kiosztás

A fejlesztőkártyán több előre meghatározott funkciót ellátó láb is található, ami a kártya specifikus felhasználásához szükséges. Több esetben az ilyen pineket nem lehet általános feladatra felhasználni, mivel hardveresen definiált funkciót töltenek be a kártyán. Annak érdekében, hogy elkerüljem az ebből adódható problémákat a fejlesztőkártyán szabadon hagyott pineket használtam fel és az eredetileg funkciót ellátó pineket „kikapcsolva” hagytam (szürke szín).



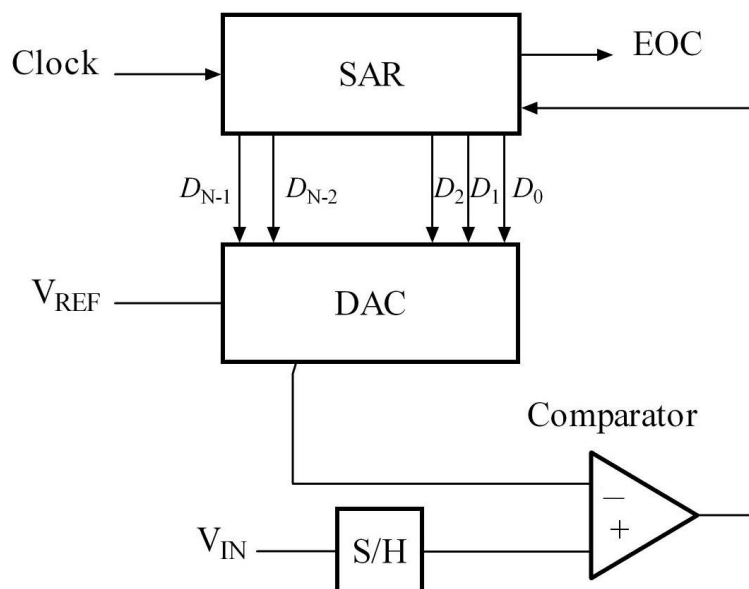
10-1. ábra - Pin kiosztás

A felhasznált pinek az ADC2 csatornáira, az A, B és C port GPIO-jára és az UART2 RX és TX jeleire lettek konfigurálva. Emellett az ábrán látható, hogy sárga színt kaptak a tápfeszültségeket fogadó pinek.

10.2 Perifériák bemutatása

10.2.1 ADC bemutatása

A mikrovezérlő két többcsatornás, 12 bites és 5Mps sebességű analóg-digitál átalakítóval (ADC) rendelkezik, amelyek szukcesszív approximáció elven működik.



10-2. ábra - SAR blokk diagramm [19]

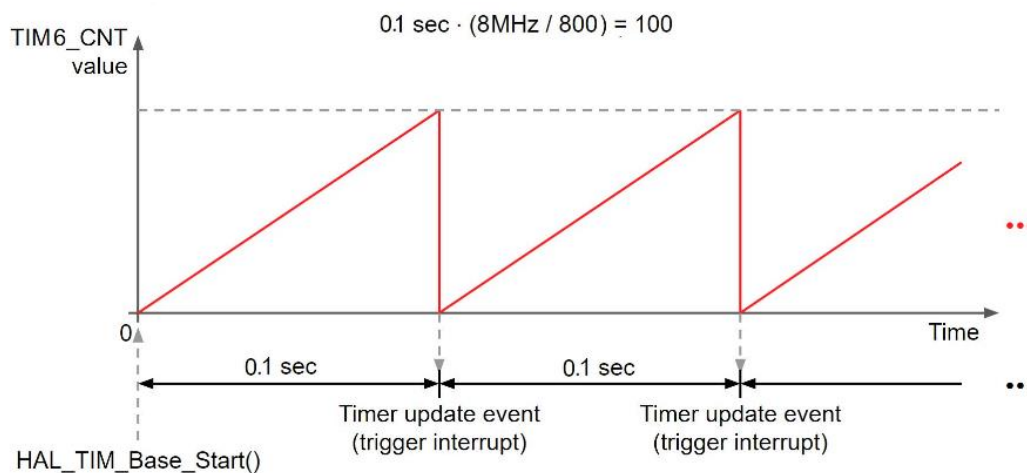
A szukcesszív approximáció elven alapuló ADC-k a mérendő analóg feszültséget a fenti ábrán látható struktúra segítségével alakítják digitális információvá. A struktúrában egy SAR regiszter, egy digitál-analóg átalakító (DAC) és egy komparátor található. A struktúra bitenként közelíti meg a mért analóg feszültséget, ami pár órajel ciklus időt igényel, de relatív gyors konverzióra képes.

A szukcesszív approximáció elven alapuló ADC-k előnye, hogy könnyen megvalósíthatók és felhasználhatók mikroprocesszoros környezetben, ezért gyakran használt struktúra a modern mikrovezérlőkbe integrált átalakítók között. Hátránya, hogy nagyobb felbontáshoz (nagyobb bitszám) lassabb átalakítás társul.

10.2.2 Időzítő

Az egyenletes mintavételezés biztosítása miatt a mikrovezérlő beépített egyszerű időzítőjét (basic timer) fogjuk használni. Ebből kettő található a mikrovezérlőben és a TIM6-t fogjuk használni. Az egyszerű időzítő egy 16 bites felfelé számláló regiszter, amely az órajele az APB1 buszról származik és lehetőség adódik ennek az órajelnek az osztására. Továbbá beállíthatjuk, hogy milyen érték esetén töltsön újra automatikus a számláló, mely eseményt egy engedélyezett megszakítás (IT) jelzi a szoftver számára.

Az alkalmazásunkban másodpercenként 10-szer szeretnénk frissíteni a mért áramról az információt, amely tipikus időköz egy digitális multiméter vagy egyéb hasonló egyenfeszültség mérésére alkalmas eszköz esetén. A fejlesztőkörnyezet órajelgráfjában ki kell keresni a hatos időzítő órajelét, amely 8 MHz értékű. A kívánt periódusidőt az eredeti órajel, a beállított osztó és a számláló periódus határozza meg. Amennyiben 0.1 s-ként szeretnénk mérést indítani, 800-as osztással és 100-as periódussal beállított időzítőre van szükség. Megjegyzendő, hogy ezek a konfigurálási értékek regiszter értékek és a nullától való számozás miatt a kódban 799 és 99 értékeket szükséges írni.

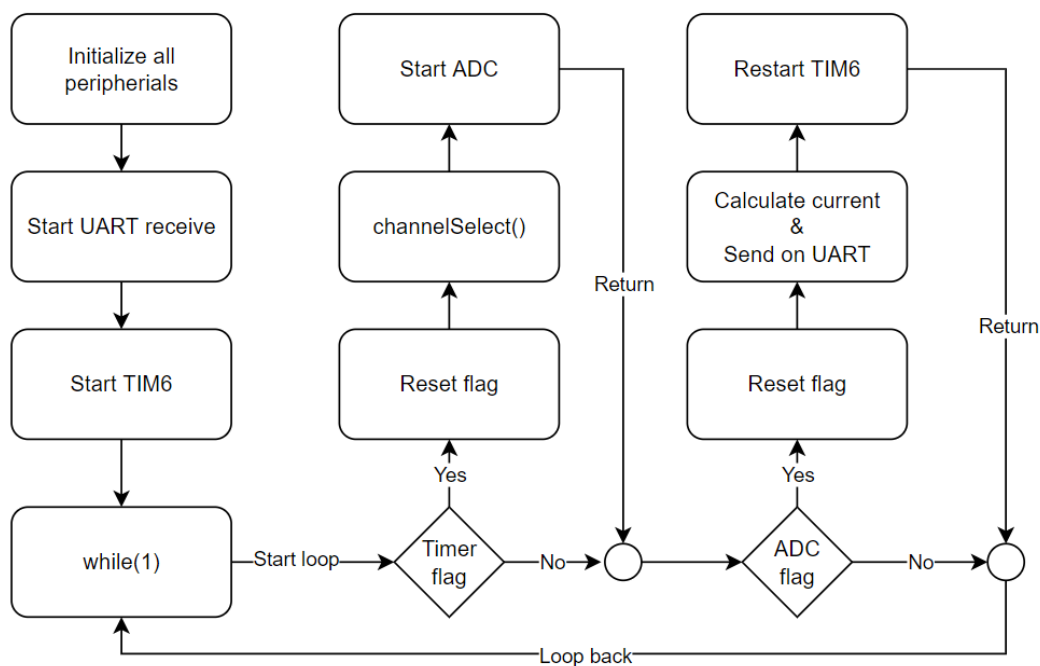


10-3. ábra - Időzítő konfigurálása [20]

10.3 Vezérlési struktúra bemutatása

10.3.1 main.c folyamatábrája

Az automatikusan generált kódot kiegészítve valósítottam meg a vezérlési szerkezetet az alábbi folyamatábra alapján.



10-4. ábra - Vezérlési struktúra

A perifériák inicializálása után az UART üzenetek fogadásának engedélyezése és az időzítő indítása a következő két lépés, amely után végtelen ciklus indul. A ciklusban folyamatosan vizsgálatra kerül a timer és ADC flag-ek értéke, amelyek adott részfeladatok elvégzésének szükségességét jelzik.

10.4 Függvények

10.4.1 Sönt információ dekódolás

Az adott méréshatárhoz tartozó söntről az információ 3 bites számként kódolt, amelyet a bitek megfelelő helyiértékkel való szorzásával és összeadásával dekódolok. A decimális szám alapján az adott sönt névleges értékét adja vissza a függvény.

```
float ShuntCONST(uint8_t A2, uint8_t A1, uint8_t A0)
{
    uint8_t decodedStatus = A2*4 + A1*2 + A0;
    switch(decodedStatus)
    {
        case 0:
            return 2500;
        case 1:
            return 250;
        case 2:
            return 25;
        case 3:
            return 2.5;
        case 4:
            return 0.25;
        case 5:
            return 0.025;
        case 6:
            return 0.0025;
        case 7:
            return 2500;
        default:
            return -1;
    }

    return -1;
}
```

10.4.2 Időzítő IT callback

Az időzítő előre meghatározott periódusonként (0.1 s) megszakítást okoz a programban, amely callback függvényében egy flag változó értékét állítom 1-be.

```
/* void HAL_TIM_PeriodElapsedCallback(TIM_HandleTypeDef * htim)
 * Timer IT routine. Flags that new measurement has to be made.
 * */
void HAL_TIM_PeriodElapsedCallback(TIM_HandleTypeDef * htim){
    TIMPeriod = 1;
}
```

10.4.3 GPIO olvasás

A kiválasztott csatorna alapján globális változókba írom a csatornához tartozó jelek pillanatnyi értékét.

```
/* void readstatus (uint8_t channel)
 * Selects specific GPIOs based on the input (channel) that represent the
 * selected channels range information.
 * */

void readStatus (uint8_t channel)
{
    switch(channel)
    {
        case 1:
            A0 = HAL_GPIO_ReadPin(GPIOB, GPIO_PIN_1);
            A1 = HAL_GPIO_ReadPin(GPIOB, GPIO_PIN_2);
            A2 = HAL_GPIO_ReadPin(GPIOB, GPIO_PIN_10);
            break;
        case 2:
            A0 = HAL_GPIO_ReadPin(GPIOC, GPIO_PIN_13);
            A1 = HAL_GPIO_ReadPin(GPIOC, GPIO_PIN_14);
            A2 = HAL_GPIO_ReadPin(GPIOC, GPIO_PIN_15);
            break;
        case 3:
            A0 = HAL_GPIO_ReadPin(GPIOB, GPIO_PIN_5);
            A1 = HAL_GPIO_ReadPin(GPIOB, GPIO_PIN_15);
            A2 = HAL_GPIO_ReadPin(GPIOB, GPIO_PIN_13);
            break;
        case 4:
            A0 = HAL_GPIO_ReadPin(GPIOA, GPIO_PIN_12);
            A1 = HAL_GPIO_ReadPin(GPIOA, GPIO_PIN_15);
            A2 = HAL_GPIO_ReadPin(GPIOA, GPIO_PIN_2);
            break;
        default:
            Error_Handler();
            break;
    }
}
```

10.4.4 ADC IT Callback

Az analóg-digitál átalakító a konverziót követően megszakítást okoz a programban, amely callback függvényében kiolvasom a regiszter értéket és az adott csatornához tartozó státusz jelek (A_0, A_1, A_2) értékét. Emellett egy flag változó értékét állítom 1-be. A flag változó értékét a main() függvényben a mért feszültségérték feldolgozására használom fel, ahol a feszültség-áram konverzió számítása is történik.

```

/* void HAL_ADC_ConvCpltCallback(ADC_HandleTypeDef* hadc)
 * ADC IT routine. Reads ADC value, calls readStatus to get range
 * information, flags that conversion is ready.
 * */

void HAL_ADC_ConvCpltCallback(ADC_HandleTypeDef* hadc)
{
    adc_raw = HAL_ADC_GetValue(hadc);
    readStatus(channel);
    adc_rdy = 1;
}

```

10.4.5 Csatorna választás

A csatorna választás a híváskor átadott változó alapján történik és az ADC konfigurációs értékeinek megváltoztatásával lép érvényre a következő ADC konverzió után.

```

void channelSelect (uint8_t channel)
{
    uint32_t channelConf;
    switch(channel)
    {
        case 1:
            channelConf = ADC_CHANNEL_1;
            break;
        case 2:
            channelConf = ADC_CHANNEL_2;
            break;
        case 3:
            channelConf = ADC_CHANNEL_3;
            break;
        case 4:
            channelConf = ADC_CHANNEL_4;
            break;
        default:
            Error_Handler();
            break;
    }

    ADC_ChannelConfTypeDef sConfig = {0};
    /** Configure for the selected ADC regular channel its corresponding
    rank in the sequencer and its sample time.
    */
    sConfig.Channel = channelConf;
    sConfig.Rank = 1;
    sConfig.SamplingTime = ADC_SAMPLETIME_19CYCLES_5;
    if (HAL_ADC_ConfigChannel(&hadc2, &sConfig) != HAL_OK)
    {
        Error_Handler();
    }
}

```

11 Irodalomjegyzék

- [1] „ProDSP Technologies Zrt.,” [Online]. Available: <https://www.prodsp.hu/hu/>.
[Hozzáférés dátuma: 10 05 2021].
- [2] A. Balogh, Z. Gájász, I. Varjasi, I. Hermann, A. Futó és S. Veréb, in *Készüléktervezés Jegyzet*, 2021, pp. 149. 150. 157-159. 162-164. 191. 208. 226-227. 232.
- [3] BOURNS, *CSS2H-2512 sorozat adatlapja*, p. 3.
- [4] [Online]. Available: https://en.wikipedia.org/wiki/Four-terminal_sensing.
[Hozzáférés dátuma: 10 05 2022].
- [5] H. W. Ott, in *Electromagnetic Compatibility Engineering*, 1967, p. 208. 32. 33. 37. 30. 38. 637. 639. 641. 623.
- [6] [Online]. Available: <https://www.electronics-tutorials.ws/transformer/current-transformer.html>. [Hozzáférés dátuma: 10 05 2022].
- [7] [Online]. Available: <https://www.ni.com/hu-hu/shop/data-acquisition.html>.
[Hozzáférés dátuma: 03 12 2022].
- [8] [Online]. Available: <https://www.altium.com/>. [Hozzáférés dátuma: 03 12 2022].
- [9] [Online]. Available:
https://www.ret.hu/media/product/16417/636083/PTR_STLZ1550_..G-3.81-V-GREEN.pdf. [Hozzáférés dátuma: 03 12 2022].
- [10] [Online]. Available: <https://www.we-online.com/katalog/datasheet/74650073.pdf>.
[Hozzáférés dátuma: 03 12 2022].
- [11] A. Balogh és I. Hermann, in *Tápegység topológiák és alkalmazások jegyzet*, 2022, p. 62. 45.

- [12] [Online]. Available: <https://www.cui.com/product/resource/pes1-m.pdf>.
[Hozzáférés dátuma: 04 12 2022].
- [13] K. Charles és C. Lew, in *A Designer's Guide to Instrumentation Amplifiers, 3rd Edition*, 2006, pp. 2-1. .
- [14] [Online]. Available: <https://www.elprocus.com/astable-multivibrator-using-555-timer/>. [Hozzáférés dátuma: 04 12 2022].
- [15] H. Johnson és M. Graham, in *High-Speed Digital Design: A Handbook of Black Magic-Prentice Hall*, 1993, p. 190. 191.
- [16] [Online]. Available: <https://www.st.com/en/microcontrollers-microprocessors/stm32f334.html>. [Hozzáférés dátuma: 05 12 2022].
- [17] [Online]. Available: <https://www.st.com/resource/en/datasheet/stm32f334k4.pdf>.
[Hozzáférés dátuma: 05 12 2022].
- [18] [Online]. Available: <https://www.st.com/en/development-tools/stm32cubeide.html>. [Hozzáférés dátuma: 05 12 2022].
- [19] [Online]. Available: https://en.wikipedia.org/wiki/Successive-approximation_ADC. [Hozzáférés dátuma: 05 12 2022].
- [20] [Online]. Available: <https://www.digikey.hu/en/maker/projects/getting-started-with-stm32-timers-and-timer-interrupts/d08e6493cefa486fb1e79c43c0b08cc6>.
[Hozzáférés dátuma: 05 12 2022].
- [21] „LtSPICE szimulációs program,” Analog Devices, [Online]. Available: <https://www.analog.com/en/design-center/design-tools-and-calculators/ltspice-simulator.html>. [Hozzáférés dátuma: 26 05 2022].
- [22] „Osztálybesorolás táblázat,” Eurocircuits Kft, [Online]. Available: <https://www.eurocircuits.hu/pcb-tervezesi-utmutato/osztalybasorolas/>.
[Hozzáférés dátuma: 26 05 2022].