



M Ű E G Y E T E M 1 7 8 2

Budapesti Műszaki és Gazdaságtudományi Egyetem
Villamosmérnöki és Informatikai Kar
Méréstechnika és Információs Rendszerek Tanszék

Alapsávi jelfeldolgozást lehetővé tévő modul tervezése jelfeldolgozó processzorhoz

SZAKDOLGOZAT

Készítette
Varga Balázs

Konzulens
Dr. Orosz György

2014. december 21.

HALLGATÓI NYILATKOZAT

Alulírott *Varga Balázs*, szigorló hallgató kijelentem, hogy ezt a szakdolgozatot meg nem engedett segítség nélkül, saját magam készítettem, csak a megadott forrásokat (szakirodalom, eszközök stb.) használtam fel. Minden olyan részt, melyet szó szerint, vagy azonos értelemben, de átfogalmazva más forrásból átvettem, egyértelműen, a forrás megadásával megjelöltem.

Hozzájárulok, hogy a jelen munkám alapadatait (szerző(k), cím, angol és magyar nyelvű tartalmi kivonat, készítés éve, konzulens(ek) neve) a BME VIK nyilvánosan hozzáférhető elektronikus formában, a munka teljes szövegét pedig az egyetem belső hálózatán keresztül (vagy autentikált felhasználók számára) közzétegye. Kijelentem, hogy a benyújtott munka és annak elektronikus verziója megegyezik. Dékáni engedéllyel titkosított diplomatervek esetén a dolgozat szövege csak 3 év eltelte után válik hozzáférhetővé.

Budapest, 2014. december 21.

Varga Balázs
hallgató

Tartalomjegyzék

Kivonat	3
Abstract	4
1. A megoldás elvi ismertetése	5
1.1. A frekvenciatranszponálás matematikai háttere	5
1.2. Az egycsatornás heterodin keverő problémája	6
1.3. Az IQ-keverés elve	7
2. Az IQ-keverés áramköri megvalósítása	9
2.1. Rendszerterv-vázlat	9
2.2. A DDS működési elve	10
2.3. A DDS kiválasztása	13
2.4. Az A/D és D/A konverterek kiválasztása	15
2.5. A szorzás megvalósítása	15
3. Az analóg áramkör rész	18
3.1. A DDS kimeneti jeleinek kondicionálása	18
3.2. A kodek analóg ki- és bemeneteinek illesztése	20
4. Tápellátás	22
5. A digitális interfész	26
5.1. A DDS illesztési felülete	26
5.2. A kodek illesztési felülete	29
5.3. A DSP kivezetéseinek kiválasztása	30
6. Kivitelezés, élesztés, bemérés	34
6.1. A nyomtatott áramkör megtevezése	34
6.2. Az áramkör összeszerelése és élesztése	35
6.3. Tesztprogram	36

7. Értékelés, konklúzió	39
Köszönetnyilvánítás	41
Irodalomjegyzék	42
Függelék	43
F.1. Kapcsolási rajz	43
F.2. A nyomtatott áramkör terve	50
F.3. Fotók az elkészült áramkőről	51
F.4. Alkatrészlista	53
F.5. A tesztprogram forráskódja	54
F.6. Felhasználói dokumentáció	58
F.6.1. A panel csatlakoztatása a DSP-kártyához	58
F.6.2. Ki- és bemenetek	59

Kivonat

Számos alkalmazásban találkozhatunk olyan jelekkel, amelyek sávszélessége nem túl nagy (legfeljebb néhány kHz), azonban vivőfrekvenciájuk akár több GHz is lehet. Ilyenek például a műsorszóró rádióadók, vezeték nélküli távirányítók jelei, továbbá minden olyan alkalmazás, amelyben egy fizikai közeg frekvenciaosztás segítségével kerül megosztásra több egyidejűen működő adatátviteli csatorna között (*FDMA – Frequency Division Multiple Access*). Amennyiben ilyen jelet digitálisan, programozottan szeretnénk feldolgozni, akkor nagyon pazarló megoldás volna a jelet közvetlenül mintavételezni, ez ugyanis rendkívül gyors D/A konvertert, illetve még gyorsabb feldolgozóegységet igényelne.

Sokkal célszerűbb megoldás a jel spektrumának analóg áramkör segítségével történő transzponálása, azaz a vivőfrekvencia csökkentése oly módon, hogy az érdeemi információ megőrződjön. Ezáltal a D/A konverter és a processzor gyorsaságával szemben támasztott követelmények jelentősen enyhíthetők.

Szakedolgozatom célja egy olyan áramköri modul megtervezése és elkészítése, amely az *Analog Devices ADSP-21364* jelfeldolgozó processzorra alapuló fejlesztőpanelhez csatlakoztatható, és a transzponálás végrehajtása, valamint a transzponált jel mintavételezése által lehetővé teszi nagyfrekvenciás (legfeljebb néhány MHz-es vivőjű) jelek digitális feldolgozását.

Abstract

Several electrical applications use signals with high carrier frequency (up to many GHz), but relatively low bandwidth (a few kHz). Examples of such applications include radio broadcasting stations, wireless remote controls and many other general applications where a physical medium is divided into multiple simultaneous data channels by using the method of Frequency Division Multiple Access (FDMA). If we are to process these signals digitally, direct sampling of the high-frequency signal would be highly inefficient, as it would require very fast analog-to-digital converters and even faster processing units.

A much more efficient method is to transpose the spectrum of the high-frequency signal by an analog front-end circuit before sampling. This means lowering the carrier frequency while conserving the essential information that the signal carries, allowing the use of much slower digital-to-analog converters and processing units.

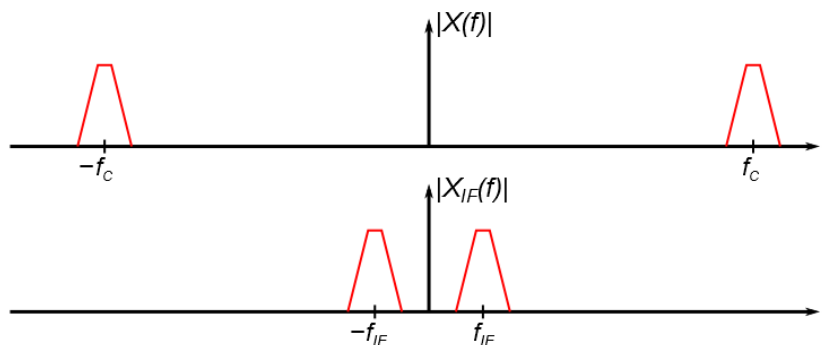
This bachelor's thesis discusses the process of designing and constructing a circuit that connects to an *Analog Devices ADSP-21364* digital signal processor (DSP) development board and utilizes programmable frequency transposition, thus allowing the DSP to sample and process high-frequency signals.

1. fejezet

A megoldás elvi ismertetése

1.1. A frekvenciatranszponálás matematikai háttere

A megvalósítandó áramkör feladata, hogy egy f_C frekvenciára felmodulált, keskenysávú jelet f_{IF} frekvenciára¹ keverjen le². Esetünkben f_C néhány MHz is lehet, f_{IF} -nek azonban a hangfrekvenciás tartományba kell esnie, hiszen ezt a jelet fogjuk egy elsősorban hangjelek mintavételezésére kifejlesztett A/D konverterrel digitalizálni. Természetesen $f_{IF} = 0$ is lehet, ekkor a nagyfrekvenciás jelet közvetlenül az alapsávba keverjük (*direct conversion*).



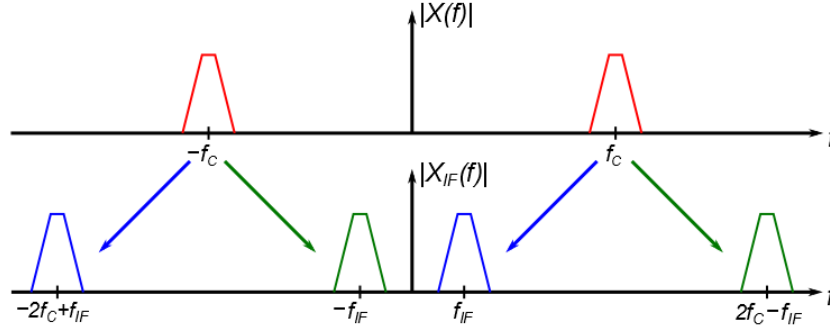
1.1. ábra. Az eredeti és a középfrekvenciára kevert jel spektruma

Ismeretes, hogy minden valós jel amplitúdóspektruma páros függvény, ezért a lekeverés nem jelentheti egyszerűen a spektrum $f_C - f_{IF}$ frekvenciával történő eltolását, hiszen ez komplex értékű – így fizikai jelentéssel nem rendelkező – időfüggvényt eredményezne. Valós eredményt kapunk azonban, ha a spektrumot mindkét irány-

¹A jelölések magyarázata: a jel eredeti f_C frekvenciáját a híradástechnikai szaknyelv vivőfrekvenciának nevezi (*carrier frequency*), a lekeverés után keletkező köztes f_{IF} frekvenciát pedig középfrekvenciának (*intermediate frequency*).

²A keverés (*mixing*) szót a villamosmérnöki szakma több értelemben is használja. Jelen dokumentum egészében két analóg jel összeszorzásának műveletét kell érteni keverés alatt. A kifejezés onnan ered, hogy két szinuszos jel összeszorzásakor az eredeti frekvenciák összege és különbsége jelenik meg a kimeneten, azaz a jelek frekvenciáit lényegében „összekeverjük”.

ban eltoljuk, ezt szemlélteti az 1.2. ábra. Látható, hogy $2f_C - f_{IF}$ frekvencián is megjelenik a spektrum másolata, ettől a felesleges komponenstől a gyakorlatban aluláteresztő szűrővel szabadulhatunk meg.



1.2. ábra. A spektrum kétirányú eltolása

Legyen $x(t)$ az eredeti, nagyfrekvenciás jel! Ekkor a kétirányú eltolással kapott jel a Fourier-transzformáció modulációs tétele értelmében az alábbi formában írható:

$$x_{IF}(t) = x(t)e^{-j2\pi(f_C - f_{IF})t} + x(t)e^{j2\pi(f_C - f_{IF})t} = 2x(t) \cos(2\pi(f_C - f_{IF})t)$$

A fenti eredmény alapján világos a frekvenciatranszponálás menete: a nagyfrekvenciás jelet a kívánt eltolásnak megfelelő frekvenciájú, szinuszos jellel össze kell szorozni, majd a vivőfrekvencia kétszeresének környékén megjelenő spektrális komponenseket ki kell szűrni.

1.2. Az egycsatornás heterodin keverő problémája

Tekintsük a következő amplitúdómodulált jelet:

$$x(t) = a(t) \cos(2\pi f_C t)$$

A hasznos információt az $a(t)$ jel hordozza, vagyis ezt szeretnénk demoduláció után visszakapni.

Keverjük le az $x(t)$ jelet egy heterodin³ vevővel közvetlenül az alapsávba (ez AM jel esetén egyben demodulációt is jelent)! Nyilvánvalóan nem ésszerű elvárás, hogy a vevő helyi oszcillátora a jel vivőjével fázisban legyen, ezért egy ϕ fázishibával is kell számolnunk – a frekvenciahibától egyelőre eltekintünk. Így tehát a vevő kimenetén megjelenő jel a következő:

$$x_{demod}(t) = x(t) \cos(2\pi f_C t + \phi) = a(t) \cos(2\pi f_C t) \cos(2\pi f_C t + \phi)$$

³A nagyfrekvenciás jelet egy helyi oszcillátor jelével szorozó.

Trigonometriai szögfüggvények szorzatára vonatkozó, ismert azonosságok felhasználásával az eredmény az alábbi alakra hozható:

$$x_{demod}(t) = \frac{1}{2}a(t)[\cos \phi + \cos (2\pi(2f_C)t + \phi)]$$

Az amplitúdó megfeleződése nem jelent problémát, mivel konkrét jelszinteket most nem vettünk figyelembe, a kétszeres vivőfrekvencián megjelenő komponenst pedig aluláteresztő taggal kiszűrhetjük, tehát a demoduláció eredményét végül $a(t) \cos \phi$ alakban kapjuk. Ez azt jelenti, hogy a kimeneti jelszint a fázishiba mértékétől függ. Szerencsétlen esetben, például ha $\phi = 90^\circ$ -os fáziskülönbség áll fenn a vevő helyi oszcillátora és a nagyfrekvenciás jel vivője között, akkor még tökéletesen pontosan előállított frekvencia esetén sem produkálunk kimenetet. Hasonló gondolatmenettel belátható, hogy a helyi oszcillátor frekvenciahibája járulékos amplitúdómodulációt okoz a demodulált jelben, azaz a kimenet szintje lassan, szinuszosan ingadozni fog.

Egyes jól körülírt alkalmazásokban lehetőség van a fenti példában bemutatott, káros jelenség kiküszöbölésére – például a vevő oszcillátorát egy fáziszárt hurok (PLL) segítségével szinkronizálhatjuk a vivőjel frekvenciájához és fázisához –, azonban a jelfeldolgozó modul esetében a minél általánosabb felhasználhatóság a cél, ezért alkalmazáspecifikus megoldások beépítését kerülni kell.

1.3. Az IQ-keverés elve

Tekintsük ismét az előző AM jelet, de most egy olyan heterodin vevővel keverjük le, amelynek helyi oszcillátora két – egymáshoz képest 90° -os fázistolásban lévő – jelet állít elő! A lekeverés eredménye ekkor két jel:

$$\begin{aligned} x_I(t) &= x(t) \cos (2\pi f_C t + \phi) = \frac{1}{2}a(t)[\cos \phi + \cos (2\pi(2f_C)t + \phi)] \\ x_Q(t) &= x(t) \sin (2\pi f_C t + \phi) = \frac{1}{2}a(t)[\sin \phi + \sin (2\pi(2f_C)t + \phi)] \end{aligned}$$

Szűrés után tehát $a(t) \cos \phi$ és $a(t) \sin \phi$ jelek állnak rendelkezésre, amelyekből a fázishiba mértékétől függetlenül visszaállítható a modulációs tartalom a következő módszerrel:

$$x_{demod}(t) = \sqrt{a^2(t) \cos^2 \phi + a^2(t) \sin^2 \phi} = |a(t)|$$

Ha az $a(t)$ jelnek kellően nagy DC összetevője van (azaz nem elnyomott vivőjű amplitúdómodulációról beszélünk), akkor $a(t) = |a(t)|$. Az is könnyen belátható, hogy nem kell közvetlenül alapsávba kevernünk: ha – akár szándékosan, akár a helyi oszcillátor frekvenciahibájából kifolyólag – az f_{IF} középfrekvencia nem nulla, a fenti demodulációs módszer akkor is működik.

Különböző típusú modulációk esetén természetesen más-más demodulációs eljárást kell alkalmazni, de amennyiben az $x_I(t)$ és $x_Q(t)$ jeleket⁴ A/D konverterekkel digitalizáljuk, a lényegi demoduláció már programozottan történhet, azaz nincs szükség bonyolult műveletek (mint a példában látható négyzetre emelés és gyökvonás) analóg áramköri megvalósítására. Néhány különböző eljárással modulált jel lekeverés utáni numerikus feldolgozására mutat példát az [1] cikk.

Az IQ-keverés módszerét szemléletesen származtathatjuk a Fourier-transzformáció tulajdonságaiból is. A fejezet elején láttuk, hogy egy valós jel spektrumának eltolása komplex időfüggvényt eredményez. Maga a komplex értékű jel nyilvánvalóan nem realizálható, de külön-külön a valós és a képzetes része igen:

$$x(t)e^{-j2\pi(f_C - f_{IF})t} = x(t) \cos(2\pi(f_C - f_{IF})t) - jx(t) \sin(2\pi(f_C - f_{IF})t)$$

Az Euler-formula alkalmazása után látható, hogy az IQ-keverés éppen a komplex jel valós és képzetes részét állítja elő.

⁴A jelek I és Q elnevezése az angol *In-Phase* és *Quadrature* szavakból ered. Kevésbé elterjedten, de a hazai szakirodalomban is előfordul a „kvadraturában van” kifejezés két jel 90°-os fáziskülönbségének leírására.

2. fejezet

Az IQ-keverés áramköri megvalósítása

2.1. Rendszerterv-vázlat

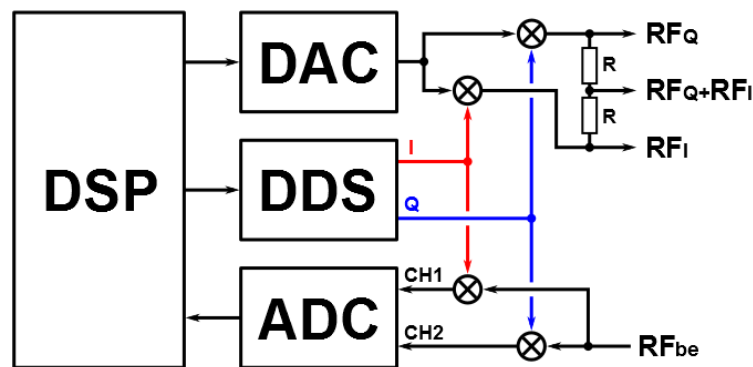
Az előző fejezetben triviálisnak tűnt, hogy rendelkezésre áll egy szinusz- és egy koszinuszjel, azonban már az IQ-keverés elvének laboratóriumi körülmények között történő kipróbálása során nyilvánvalóvá vált, hogy a rendszer legkritikusabb pontja a kvadratúra-jelpár előállítása lesz. A kezdeti mérések idején a DDS áramkör még nem állt rendelkezésre, ezért az egymáshoz képes 90° -os fázistolásban lévő keverőjeleket függvénygenerátorokkal állítottam elő. Ez azonban nem bizonyult egyszerű feladatnak, többek között az is kiderült, hogy két – látszólag összeszinkronizált – függvénygenerátor kimeneti jelei között is előfordulhat frekvenciahiba.

A jelpárral szemben az alábbi elvárásokat támaszthatjuk:

- A jelek frekvenciájának a DSP programja által hangolhatónak kell lenniük, minél alacsonyabb frekvenciától legalább néhány MHz-ig.
- A két jel között frekvenciahiba egyáltalán nem engedhető meg.
- A 90° -os fáziskülönbséggel kapcsolatban hosszútávú időbeli stabilitás szükséges.
- A fázishiba és a fáziszaj legyen minimális.
- A jelalak legyen minél tisztább, felharmonikusoktól mentes.

A fenti szigorú követelmények nem – vagy csak nagyon nehezen – lennének betarthatók analóg oszcillátorok alkalmazásával, ezért a kvadratúrajelek előállítására digitális megoldást kerestem. A választott módszer (*DDS – Direct Digital Synthesis*) működését a későbbiekben részletesen bemutatom.

A matematikai áttekintés alapján világos, hogy hogyan kell kialakítani az áramkört: a feldolgozandó nagyfrekvenciás jelet szorzóáramkörök segítségével össze kell szorozni a kvadratúrajelekkel, majd az így keletkező két jelet egy-egy A/D konverterrel mintavételezni kell. Továbbá célszerűnek tűnt egy D/A konverter beépítése is, amelynek kimenete szintén a kvadratúrajelekkel szorzódik össze, ezáltal ugyanis nagyfrekvenciás jelek előállítására is képessé tehető az áramkör. Így többek között lehetővé válik az is, hogy a jelfeldolgozó modullal egy nagyfrekvenciás jelet módosítsunk – azaz lekeverjünk, digitálisan feldolgozzunk, majd módosított információ-tartalommal az eredeti vivőfrekvenciára visszakeverjünk. (Ez a funkció a feladatkiírásban nem szerepelt, azonban a konzulensemvel folytatott egyeztetés során arra a következtetésre jutottunk, hogy érdemes implementálni.) Az itt leírt struktúrát szemlélteti a 2.1. ábrán látható blokkvázlat. A két ellenállás egy passzív feszültségösszegzőt valósít meg, így a kimeneten a két felkevert jel összege is előáll, amely egyes alkalmazásokban praktikus lehet.

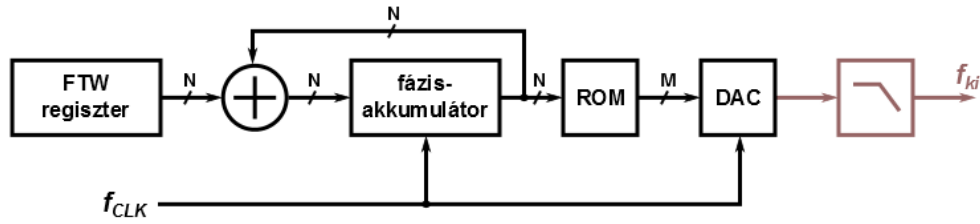


2.1. ábra. A tervezett rendszer blokkvázlata

A fejezet további részében részletesen ismertetem a blokkvázlat egyes elemeit és az azokkal szemben megfogalmazható követelményeket, valamint bemutatom a kiválasztott konkrét alkatrészeket.

2.2. A DDS működési elve

A digitális jelszintézis alábbiakban ismertetett módszerének előnye, hogy egyetlen általános hardver struktúra segítségével lényegében bármilyen tetszőleges jelalak nagy pontossággal előállítható – nem véletlen, hogy a korszerű függvénygenerátorok is ezt az elvet alkalmazzák.



2.2. ábra. A DDS áramkör felépítése

A 2.2. ábrán látható a DDS rendszer elvi vázlatja (a fekete részek digitális, a színes részek pedig analóg jelekre utalnak). Az N bites fázisakkumulátor regiszter feladata, hogy megcímezze azt a ROM jellegű (tehát nem-felejtő, *non-volatile*) memóriát, amely az előállítani kívánt jelalak egyetlen periódusának M bitre kvantált mintáit tartalmazza. A rendszerórajel (f_{CLK}) minden ütemében az *FTW* (*Frequency Tuning Word*) regiszter tartalmával növelődik a fázisakkumulátor értéke, azaz az FTW érték határozza meg azt, hogy egy ütemben mennyivel lép arrébb a memóriacím. Mivel a memória egy jelalak egy periódusát tartalmazza, ez azt is jelenti, hogy ez a jel periodikusan, az FTW regiszter értékével egyenesen arányos ismétlődési frekvenciával jelenik meg a D/A konverter kimenetén:

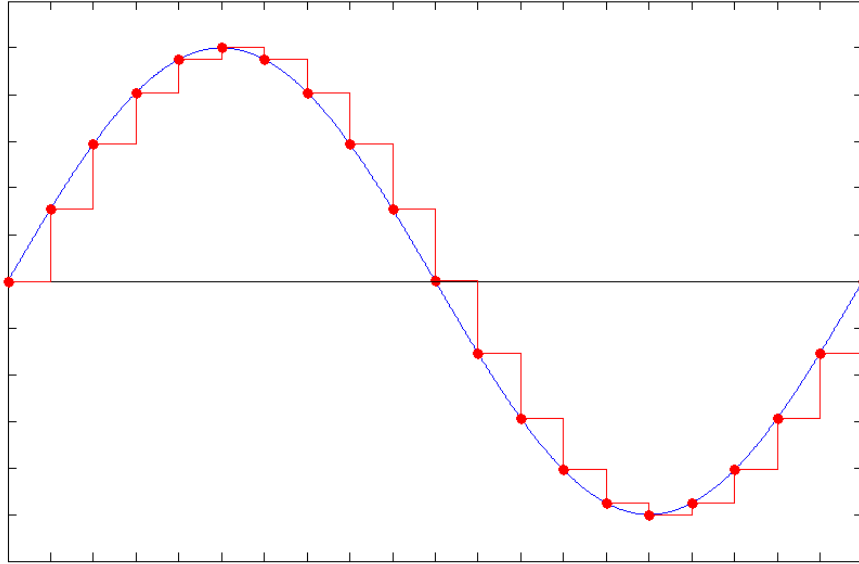
$$f_{ki} = \frac{FTW \cdot f_{CLK}}{2^N}.$$

A módszer sokoldalúsága és kiemelkedő pontossága mellett sajnos hátrányokat is említhetünk:

- A kimenő jel frekvenciája nem hangolható tetszőleges finomsággal. A fentiek alapján könnyű végiggondolni, hogy a DDS frekvenciafelbontása: $\Delta f = \frac{f_{CLK}}{2^N}$. Ez a kimenő frekvenciának az a változása, amelyet az FTW regiszter értékének 1-gyel való megváltoztatása okoz. Látni fogjuk azonban, hogy ez a minimális lépésköz a gyakorlatban nagyon kicsi is lehet.
- Ahogy növeljük az FTW regiszter értékét, úgy egyre nagyobbakat fog változni ütemenként a memóriacím, ami azt jelenti, hogy a kimeneti jel egy periódusa egyre kevesebb mintából fog felépülni. Nagy sávszélességű, éles csúcsokat tartalmazó jelalakok (pl. fűrészfogjel) előállításakor ez komoly korlátozást jelent az elérhető legnagyobb kimeneti frekvenciára nézve.
- A D/A konverter működéséből adódóan a kimeneti jel spektruma $\frac{\sin x}{x}$ jellegű torzulást szenved.

Ez utóbbi pont egy kis magyarázatra szorul. A D/A konverter legegyszerűbb megközelítésben nulladrendű tartóként (*ZOH* – *Zero-Order Hold*) modellezhető, mely-

nek feladata, hogy a jel mintáját a következő mintavételi¹ időpontig a kimenetén kitartsa. Ezáltal a kimeneten a kívánt jelalak „lépcsőzetes” formája jelenik meg, ezt illusztrálja a 2.3. ábra (késsel a kívánt jelalak, pirossal a tényleges kimenet látható, a piros pontok a mintavételi időpontokat jelölik).



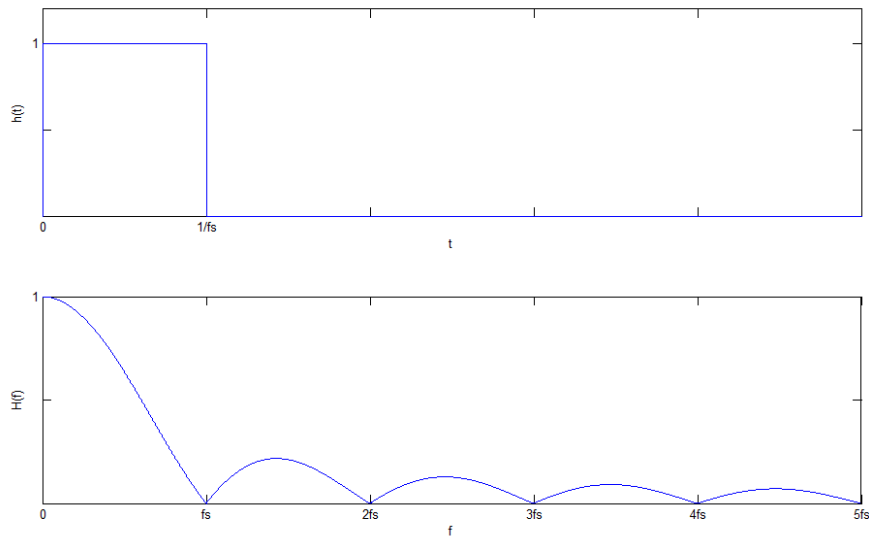
2.3. ábra. A nulladrendű tartó hatása

A lépcsőzetesség megszüntethető egy – a DDS blokkvázlatában is feltüntetett – aluláteresztő szűrő segítségével, azonban így egy kevésbé szembetűnő torzulás is jelentkezik, amelynek megértéséhez a nulladrendű tartó hatásának frekvenciatartománybeli leírásából kell kiindulnunk. Könnyen kitalálható, hogy a nulladrendű tartó mint rendszer impulzusválasza egy olyan négyszögimpulzus, amelynek szélessége a mintavételi időköz (a mintavételi frekvencia reciproka). A keresett átviteli karakterisztikát az impulzusválasz Fourier-transzformáltjaként kaphatjuk meg. Jelfeldolgozási területen a négyszögimpulzus Fourier-transzformáltja közismert, ezért levezetés nélkül álljon itt a nulladrendű tartó amplitúdókarakterisztikája:

$$H_{ZOH}(f) = \left| \frac{\sin(\pi \frac{f}{f_s})}{\pi \frac{f}{f_s}} \right| = \left| \text{sinc} \frac{f}{f_s} \right|$$

A 2.4. ábrán látható a nulladrendű tartó impulzusválasza és amplitúdókarakterisztikája:

¹A mintavétel szó itt kissé pontatlan, mivel most nem minta *vételéről*, hanem – épp ellenkezőleg – előállításáról van szó. A terminológia azonban nem különbözteti meg a két esetet, mindkét helyen a mintavétel szó használatos, így a DDS esetében mintavételi frekvencia alatt az f_{CLK} órajelfrekvenciát kell érteni. A kifejezés angol megfelelője itt kicsit szerencsésebb: a *sampling* szó nem jelöli meg, hogy minta előállításra vagy minta gyűjtésre vonatkozik.



2.4. ábra. A nulladrendű tartó rendszerjellemező függvényei

Az amplitúdókarakterisztika releváns része a mintavételi frekvencia feléig (a Nyquist-frekvenciáig) terjedő szakasz, hiszen legfeljebb ekkora frekvenciájú komponense lehet a kimenő jelnek, a kimenet simítására szolgáló aluláteresztő szűrőt is erre a frekvenciára kell méretezni. Sajnos a nulladrendű tartó átvitele ezen a szakaszon sem lapos, hanem monoton csökkenő, az esés mértéke a mintavételi frekvencia felénél $20 \lg\left(\frac{2}{\pi} \sin \frac{\pi}{2}\right) \approx -3,92 \text{ dB}$. Ez a torzítás összetett spektrumú jelalakok előállítására gondot okozhat, azonban a jelenség kiküszöbölhető, ha a digitális mintákat előtorzítjuk egy olyan szűrővel, amelynek átvitele a nulladrendű tartóéinak inverze (*inverse sinc filter*).

2.3. A DDS kiválasztása

Az előzőekben ismertetett DDS struktúra megvalósítására több lehetőség kínálkozik. Az egyik, hogy a digitális részeket egy nagysebességű programozható logikai áramkörben (FPGA, CPLD) implementáljuk, majd ehhez illesztünk egy D/A konvertert. Ezt a lehetőséget elvettem, mivel jelentősen megnövelte volna a fejlesztés idejét és költségeit, azonban ha a tervezett áramkört nagy példányszámban, esetleg sorozatgyártásban kellene előállítani, akkor hosszú távon valószínűleg ez a módszer jelentené a legolcsóbb megoldást.

A DDS direkt megvalósítása helyett kész integrált áramkört kerestem a feladatra, amely teljesíti az alábbi követelményeket:

- Kimeneti frekvenciájának tartománya feleljen meg a feladatkitűzésben megadottnak, azaz minél alacsonyabb frekvenciától legalább néhány MHz-ig hangolható legyen.

- Vagy önmagában képes legyen két jel előállítására, vagy legyen szinkronizálható két külön áramkör.
- Nem szükséges, hogy tetszőleges jelalak előállítható legyen, a jelfeldolgozó modul csak szinuszos jeleket igényel.
- Legyen egyszerűen illeszthető a DSP-hez.

A kutatásom során egyetlen olyan DDS IC-t sikerült találnom a piacon, amely maradéktalanul teljesíti az elvárásokat, ez pedig az *Analog Devices AD9854*, amelyet kifejezetten IQ-keverés céljára fejlesztettek ki. A választásban megerősített *Craig Johnson* rádióamatőr [2] hivatkozásban idézett munkája, amelyben sikerrel alkalmazta ezt az áramkört IQ-keverés elvén működő rádiófrekvenciás adó-vevők helyi oszcillátorának megvalósításához.

A választás szépséghibája, hogy ez az IC a fenti követelményeket többszörösen túl is teljesíti, az ára pedig ennek megfelelően igen magas. Az áramkör főbb jellemzői a következők:

- Kétcsatornás DDS, alapértelmezetten szinuszos kvadratúrajeleket generál
- 48 bites akkumulátorregiszter, 12 bites D/A konverterek
- Legfeljebb 200 MHz órajel (a drágább, hűtőfelülettel is rendelkező változat esetén 300 MHz)
- Az egyik csatorna általános célú D/A konverterként is használható
- Többféle moduláció hardveres támogatása (AM, chirp FM, FSK, PSK, OOK)
- Beépített inverz sinc szűrő
- Párhuzamos és soros (SPI) digitális interfésszel is rendelkezik

A fenti funkciók egy része a jelfeldolgozó modul számára felesleges: a modulációk lehetősége és az általános célú D/A konverter nem lesz kihasználva, sőt, az inverz sinc szűrőre sincs nagy szükség, mivel a D/A konverter okozta torzítás szinuszos jelek esetén csak amplitúdócsökkenést jelent, a rendszer működése szempontjából pedig a keverőjelek amplitúdója nem kritikus. Az azonban mindenképp előnyös, hogy egyetlen integrált áramkörrel megvalósítható a szinkronban lévő kvadratúrajelek előállítása, a 48 bites akkumulátornak köszönhetően pedig a felbontás rendkívül jó, a kimenő frekvencia szinte folytonosan hangolható. További előny, hogy egy adott frekvenciájú kvadratúrapár előállításához csak néhány regiszter felprogramozására van szükség, ezután a DDS önállóan működik, nem igényel interakciót, tehát a jelgenerálás megvalósítása nem von el számítási kapacitást a DSP-től.

Az órajel 125 MHz-nek választottam: ez elegendően nagy ahhoz, hogy a maximálisan szükséges kimeneti frekvencia (néhány MHz) esetén is viszonylag sok mintából álljon össze a kimeneti jel, de kellően távol van az alkatrész adatlapjában maximumként megadott 200 MHz-től – ez azért fontos szempont, mert az órajel frekvenciájával jó közelítéssel egyenes arányban áll az áramfelvétel és az eldisszipált veszteségi teljesítmény. Ilyen körülmények között a minimális frekvencia-lépésköz: $\Delta f = \frac{125 \text{ MHz}}{2^{48}} \approx 444 \text{ nHz}$ (!).

2.4. Az A/D és D/A konverterek kiválasztása

Mivel a cél olyan jelek feldolgozása, amelyek sávszélessége a hallható frekvenciák tartományába belefér, kifejezetten hangjelekhez tervezett konvertereket kerestem a feladathoz. Ez a választás azért bizonyult előnyösnek, mert a piacon számtalan olyan integrált áramkör érhető el, amelyben egyszerre találhatók hangfrekvenciás D/A és A/D konverterek, így az alkatrészek száma – valamint ezáltal a tervezendő áramkör bonyolultsága és költsége – csökkenthető. Az ilyen integrált áramkörök (ún. *audio kodekek*) jellemzően nem mérés-technikai pontosságúak, azonban az átvitel identifikációja után a hibák programozottan kompenzálhatók.

A kodek kiválasztásakor az alábbi szempontokat tartottam szem előtt:

- Legyen egyszerűen illeszthető a DSP-hez. Ezt úgy igyekeztem biztosítani, hogy elsősorban az Analog Devices termékpalettájáról válogattam.
- Be- és kimenetei legyenek DC-csatoltak.
- Legalább 44,1 kHz, de inkább 48 kHz mintavételi frekvenciát támogasson.

Választásom végül az *AD73322* típusú kodekre esett. Ez az áramkör két A/D és két D/A csatornát tartalmaz, mindegyik 16 bites, és a hangfrekvenciás eszközöknél megszokott módon Σ - Δ modulációt használ a konverzióhoz. Mintavételi frekvenciája programozottan változtatható, legfeljebb 64 kHz lehet. Be- és kimenetein programozható erősítő (*PGA – Programmable Gain Amplifier*) található. Az áramkör DSP-hez való illesztése és programozása egyszerű, ezeket a kérdéseket részletesen tárgyalja az 5. fejezet.

Az alkatrész kiválasztásában segítségemre volt a [3] TDK dolgozat.

2.5. A szorzás megvalósítása

Az fejezet elején ismertetett működés elérésének érdekében olyan analóg szorzó-áramkörökre van szükség, amelyek egyenfeszültségtől több MHz-ig működőképese

és a szorzást képesek végrehajtani a bemeneti feszültségjelek előjelétől függetlenül². Ezek az áramkörök általában egy Gilbert-cella nevű struktúrára épülnek, amely a szorzást tranzisztoros differenciálerősítők alkalmazásával valósítja meg³. Nyilvánvalóan reménytelen volna egy ilyen szorzóáramkört diszkrét elemekből jó minőségben felépíteni, ezért erre a feladatra is integrált áramkört kerestem.

Analóg szorzó IC-vel találkozhatunk többek között effektívérték-mérőkben, feszültségvezérelt erősítőkben és szűrőkben, automatikus erősítésszabályzó áramkörökben, illetve természetesen a rádiótechnikában (keverők, detektorok, zajzár stb.), azonban ezek az áramkörök borsos árúknak köszönhetően nem mondhatók elterjedtnek. A magas költségek oka a gyártástechnológiában keresendő: a szorzók rendkívül érzékenyek a belső pontatlanságokra, mivel az ofszethibák és zajok a kimeneten sokszorozódva jelenhetnek meg.

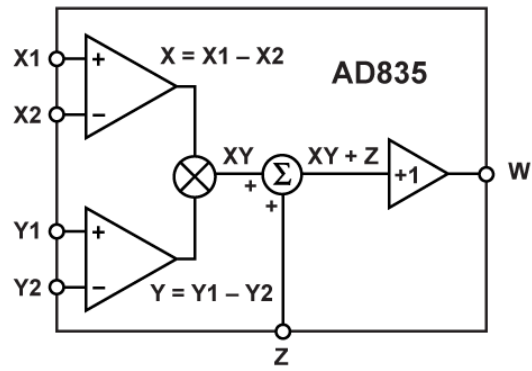
Érthető tehát, hogy számos alkalmazásban igyekeznek a gyártók alternatív megoldásokat kifejleszteni a szorzóáramkörök helyettesítésének érdekében. Egy érdekes – és a jelen dolgozat témájához kapcsolódó – példa az SDR rádióvevőkben előszeretettel használt *Taylor-keverő*, amely az IQ-keverés elvét a jel több fázisban történő mintavételezése által valósítja meg egy frappáns és egyszerű áramköri megoldás segítségével. A Taylor-keverő és a hozzá hasonló módszerek járulékos előnye továbbá, hogy ezekben az alkalmazásokban a kvadratúrajelek nem szinuszos, hanem négyszögjelek, így előállításuk is lényegesen egyszerűbb, nem igényel DDS-t. Hátrány viszont, hogy bár ezek a módszerek kiválóan használhatók rádióműsorok vételére, egy általános, mérés technikai célú áramkörben csak nehézségek és kompromisszumok árán alkalmazhatók. A Taylor-keverésről bővebb információ a [7] és a [8] irodalomban olvasható.

Az analóg szorzóáramkörök böngészése során hamar kiderült, hogy a legbővebb kínálattal szorzó IC-k terén is az Analog Devices rendelkezik, azonban az a feltétel, miszerint a szorzást egyenfeszültségtől egészen néhány MHz-ig végre kell tudni hajtani, mindössze néhány elemre szűkítette a szóba jövő áramkörök listáját. Ennek oka valószínűleg az, hogy az ilyen szorzók nagy részét vagy rádiótechnikai áramkörökbe, vagy mérőműszerekbe tervezték: előbbi esetben nincs szükség egyenfeszültségek szorzására, utóbbi esetben pedig viszonylag ritkán fordulnak elő MHz nagyságrendű frekvenciák.

Végül az *AD835* típusú IC-t választottam ki a feladatra, amelynek bemenetei differenciálisak (csakúgy, mint a kodek és a DDS kimenetei!), egyenfeszültségen is működik, -3 dB-hez tartozó sávszélessége pedig 250 MHz.

²Az angol terminológia az ilyen áramköröket *four-quadrant multiplier*nek, azaz négysíknegyedes szorzónak nevezi.

³A működés részleteit ld. a [4] és az [5], illetve magyar nyelven a [6] irodalomban.



2.5. ábra. Az AD835 analóg szorzó blokkvázlata

3. fejezet

Az analóg áramkörrész

Ez a fejezet a jelfeldolgozó modul analóg áramkörei közötti összeköttetések kialakításának, illetve az analóg jelek formálásának kérdéseit mutatja be.

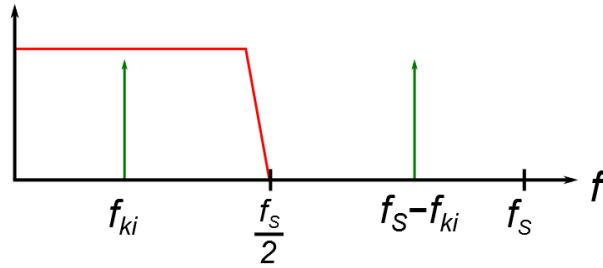
3.1. A DDS kimeneti jeleinek kondicionálása

Az AD9854 DDS áramkör differenciális áramkimenetekkel rendelkezik, a maximális kimenő áram egy külső ellenállás segítségével állítható be a következő összefüggés szerint:

$$I_{max} = \frac{39,9}{R_{SET}}$$

Az R_{SET} ellenállás értéke 2 k Ω és 8 k Ω között választható meg. Én 3,9 k Ω -os ellenállást használtam, ezzel a kimenő áram maximális értéke kb. 10 mA-re adódik, amely a kimenetekre kapcsolt 51 Ω -os ellenállásokon 510 mV feszültséget ejt. Az alkatrész adatlapja szerint ilyen mértékű kivezérlés mellett a legtisztább az előállított jel spektruma. Ez a jelszint ráadásul közvetlenül rávezethető az analóg szorzók differenciális bemeneteire, így nincs szükség költséges szélessávú erősítők alkalmazására.

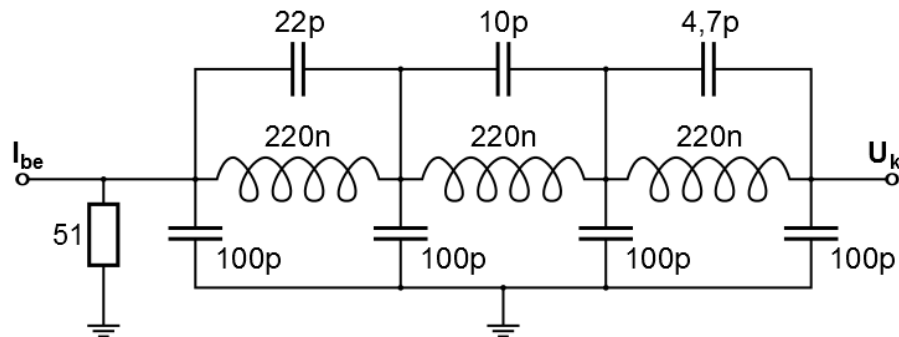
A DDS IC nem tartalmazza a kimenet simítását szolgáló szűrőt, ezt tehát külső alkatrészekkel kell biztosítani. A szűrő elsődleges feladata, hogy a mintavételi frekvenciának és a kimenő jel frekvenciájának különbségénél megjelenő jelkomponenst elnyomja. Ezt szemlélteti a 3.1. ábra, amelyen piros színnel szerepel a szűrő karakterisztikája, zölddel pedig a DDS kimenő jelének spektruma.



3.1. ábra. A DDS kimenetének szűrése

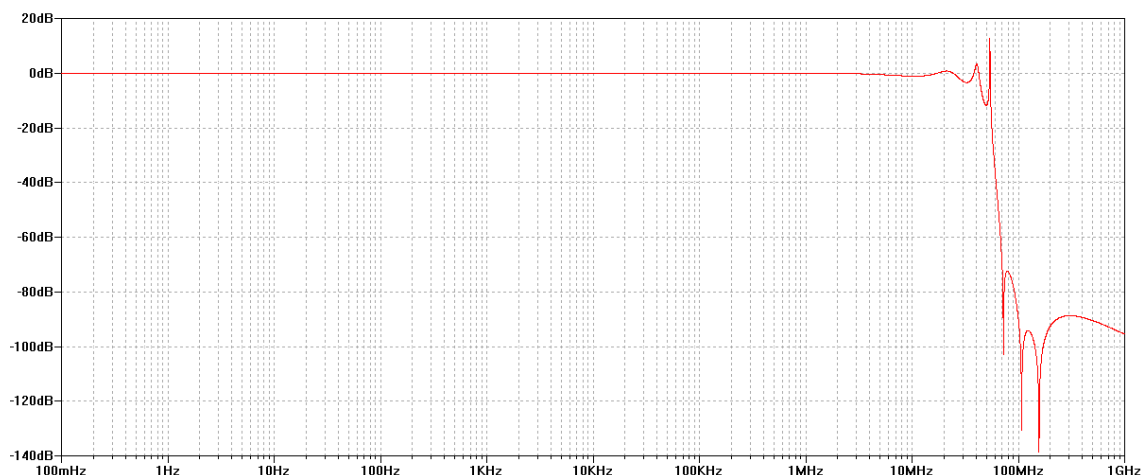
Az ábra alapján könnyű elképzelni, hogy minél közelebb esik a kimenő jel frekvenciája az elméleti felső határt jelentő Nyquist-frekvenciához, azaz mintavételi frekvencia feléhez, annál kritikusabb a szűrő letörési meredeksége és a töréspont közelében való viselkedése. A jelfeldolgozó modul esetében a DDS órajelét 125 MHz-nek választottam, ennek előnye, hogy – mivel nem 60 MHz körüli frekvenciájú jelek feldolgozását tűztük ki célul – a kimenő frekvencia az alkalmazások többségében várhatóan jelentősen kisebb lesz a Nyquist-frekvenciánál, így a szűrő töréspont környéki viselkedése kevésbé kritikus, a sokkal fontosabb követelmény a jó zárósávi elnyomás.

A megvalósított szűrő kapcsolási rajza a 3.2. ábrán látható. Az induktivitások és kondenzátorok értékeit *Jan Wagner* [9] hivatkozásban idézett, ugyanezen DDS áramkörre épülő munkája alapján választottam meg.



3.2. ábra. A szűrő kapcsolási rajza

A hálózat átvitelét az *LTSpice* áramkörszimulációs szoftver segítségével elemeztem, a szimuláció eredménye a 3.3. ábrán látható. Eszerint a zárósávban a szűrő elnyomása -80 dB körüli, ami igen jónak mondható.



3.3. ábra. *A szűrő átvitelének szimulációja*

A D/A konverter okozta torzítás – 2.2. pontban bemutatott – hatásának kompenzálása érdekében az AD9854 áramkör integrálva tartalmazza az inverz sinc szűrőt. Ennek elsősorban nagyobb sávszélességű (pl. FSK, PSK) jelek előállításakor van jelentősége, szinuszos jelek esetén a torzítás csak az amplitúdó csillapodását okozza. Mivel a jelfeldolgozó modul számára a keverőjelek amplitúdója nem kritikus paraméter (ráadásul programozottan változtatható is), a kompenzáló szűrő kikapcsolható, ezzel megközelítőleg 30%-kal csökkenthető az áramfelvétel és a disszipáció.

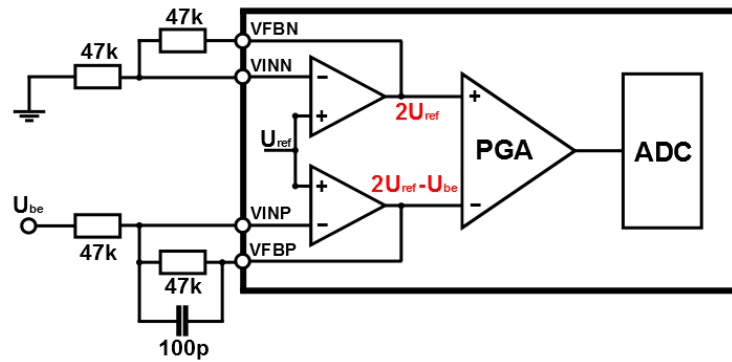
3.2. A kodek analóg ki- és bemeneteinek illesztése

Akárcsak a DDS esetében, a kodek differenciális kimenetei is közvetlenül illeszthetők a szorzókhöz, erősítő alkalmazására nincs szükség – bár itt csak viszonylag olcsó, hangfrekvenciás erősítő szükségessége merülhetne fel, de ez is tovább növelné az áramkör összetettségét, ráadásul zajok és nemlineáris torzítások forrásává is válhatna.

A kodek analóg bemeneteit nem differenciális, az analóg jelföldhöz képest pozitív és negatív értéket is felvevő jelek fogadására kell felkészíteni. A bemenetek alapértelmezés szerint differenciálisak, azonban programozhatók nem differenciális működésre is, ekkor viszont olyan feszültségjelet várnak, amelynek ofszetje a kodeken belül előállított referenciafeszültség (kb. 1,2 V). Egy lehetséges megoldás volna a bemenő jeleket külső, műveleti erősítők kapcsolások segítségével eltolni a referenciafeszültség értékével, ennek azonban az alkatrészszám növekedésén túl az is a hátránya, hogy a kodek kapcsolt kapacitások elven működő, változtatható erősítésű bementi erősítője (PGA) dinamikus terhelést jelent a külső áramkör számára, ez pedig a legtöbb műveleti erősítőnek nem ideális működési körülmény.

Én ehelyett egy olyan megoldást dolgoztam ki, amely kihasználja a kodek beme-

netire kapcsolt, opcionálisan áthidalható és programozottan kikapcsolható, integrált műveleti erősítőket, amelyeket természetesen felkészítettek a kapcsolt kapacitásos PGA meghajtására. Az így kialakított bemenet kapcsolási rajza látható a 3.4. ábrán.



3.4. ábra. A kodek analóg bemeneteinek bekötése

A bemenet így történő kialakításával a kodek nem differenciális, offsetmentes jeleket fogadhat. A 100 pF -os kondenzátor a $47\text{ k}\Omega$ -os ellenállással kb. 34 kHz -es törésponti frekvenciájú aluláteresztő tagot alkot, amely a mintavételezés miatt szükséges átlapolódásgátló (*anti-aliasing*) szűrő részét képezi – a szűrő többi része a kodek belsejében integráltan van kialakítva.

4. fejezet

Tápellátás

Az integrált áramkörök működéséhez az alábbi nagyságú és áramterhelhetőségű feszültségszintek előállítására van szükség:

Áramkör	Tápfeszültség	Terhelhetőség
DDS	3,3 V	1 A
Kodek	2,7 – 3,3 V	40 mA
Szorzók	± 5 V	4×30 mA

A táblázatban feltüntetett áramértékek az alkatrészek adatlapjaiban megadott maximális áramfelvételek (felfelé kerekítve). Termikus és biztonsági okokat szem előtt tartva a tényleges terhelhetőségeket jelentősen ezen értékek fölé méreteztem.

A DDS kb. 1 A-es áramfelvétele a chip termikus tulajdonságai alapján megengedhető maximális disszipációhoz tartozó adatlapi paraméter, amelynek eléréséhez a DDS-t a maximális 200 MHz-hez közeli frekvenciájú órajellel, az IC funkcióinak többségét kihasználva kell működtetni. Mivel azonban a tervezett áramkörben az órajelfrekvencia is alacsonyabb, valamint csak a DDS alapfunkciója van kihasználva, 1 A-nél alacsonyabb – de még így is több száz mA-es – áramfelvétel várható. Bár a DSP-kártya bővítőcsatlakozójára ki van vezetve a 3,3 V-os tápfeszültség, nyilvánvaló, hogy ekkora áram innen nem vehető fel – már csak a csatlakozó tűskéinek csekély vastagsága miatt sem. A DDS táplálását tehát külön forrásból kell biztosítani, amely felvet egy további problémát: a jelfeldolgozó processzor és a DDS digitális jeleit célszerű egymástól fizikailag leválasztani, mivel – bár a két áramkör tápfeszültségének névleges értéke megegyezik – a különböző stabilizátorok hibájából adódóan a két feszültségszint között kisebb-nagyobb eltérés várható. CMOS áramkörökben károsodást okozhat, ha saját tápfeszültségüknél magasabb potenciál kerül a bemenetükre¹, ezért az az IC, amelyiknek a tápfeszültsége alacsonyabb, tönkremehet. A

¹Ennek az egyik leggyakoribb oka az angolul *SCR latchup*nak nevezett jelenség, amely az integrált áramkörben jelen lévő parazita-tirisztorok bekapcsolása következtében létrejövő zárlatot jelenti.

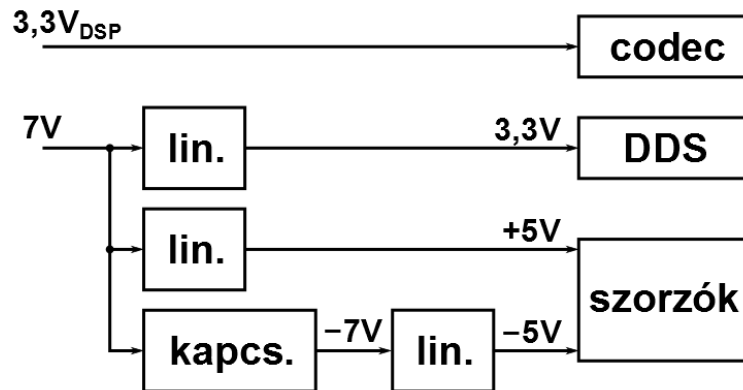
leválasztás áramköri megvalósítását részletesen bemutatom az 5.1. pontban.

A DSP-kártya tartozéka egy 7 V-os kimenő feszültségű, 2,7 A terhelhetőségű hálózati adapter, célszerű volt tehát a külső táplálást igénylő alkatrészek tápfeszültségeit ebből előállítani.

A kodek áramfelvétele nem jelentős, ezért ez az áramkör táplálható a DSP-kártyáról, így a DDS számára szükséges leválasztáshoz hasonló módszert ebben az esetben nem kell alkalmazni, a kodek közvetlenül illeszthető a DSP-hez.

Az analóg szorzók negatív tápfeszültségének előállításához kapcsolóüzemű tápegységre van szükség, azonban ezek kimenő feszültsége általában meglehetősen zajos, ezért az analóg áramkörrészek tápfeszültségét nem volna előnyös közvetlenül kapcsolóüzemű tápegységgel előállítani. Ehelyett olyan megoldást dolgoztam ki, amely az adapter 7 V-os egyenfeszültségéből kapcsolóüzemű áramkörrel -7 V-ot, majd abból – a feszültség hullámzását nagy hatékonysággal elnyomó – lineáris stabilizátor segítségével -5 V-ot állít elő.

A fenti szempontok alapján megtervezett tápegység blokkvázlata a 4.1. ábrán látható.



4.1. ábra. A tápegység blokkvázlata

A DDS tápfeszültségének előállításához *LT1085-3.3* stabilizátort használtam, melynek maximális terhelhetősége 3 A. Az IC többféle tokban is elérhető, én a furatszerelt, TO-220 tokozású változatot választottam, így a magas disszipációs teljesítmény okozta melegedés² szükség esetén hűtőbordával enyhíthető.

A negatív feszültség előállításához *Traco Power TSRN 1-2450SM* kapcsolóüzemű tápegység modult használtam, amely egyetlen felületszerelt tokba integrálva tartalmazza a kapcsolóüzemű áramkör összes elemét (vezérlő, induktivitás, dióda, kimeneti szűrőkondenzátorok stb.), így külső alkatrészigénye minimális. A modult

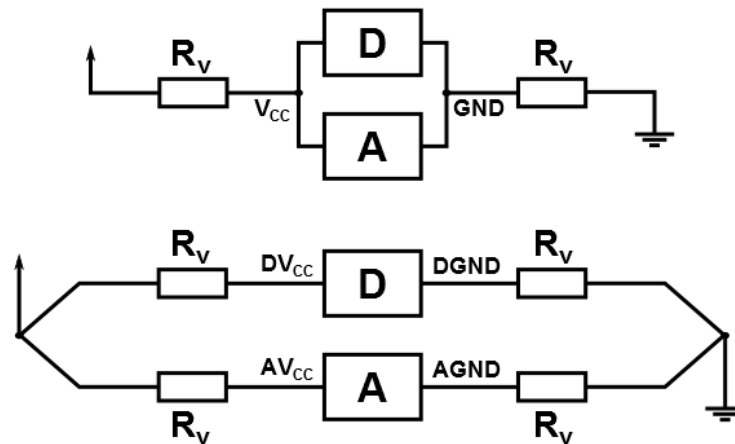
²Egy lineáris stabilizátor által eldisszipált veszteségi teljesítmény legnagyobb részét a be- és kimenő feszültség különbsége, valamint a felvett áram erőssége határozza meg: $P_D = I(U_{be} - U_{ki})$. Tegyük fel, hogy a DDS 500 mA-t vesz fel, ekkor a veszteség: $P_D = 0,5(7 - 3,3) = 1,85$ W. Ez a teljesítmény már jelentős melegedést okozhat (a hatásfok 50%-nál kisebb!).

rövidzár és túlmelegedés elleni védelemmel is ellátták, és bekötéstől függően többféle feszültségszint előállítására alkalmas:

- Külső alkatrészek nélkül fix 5 V
- Két külső kondenzátorral fix -5 V
- Egy külső ellenállás beiktatásával a kimeneti feszültség (akár pozitív, akár negatív) szabályozható is

A modult olyan bekötésben használtam, amelyben a kimeneti feszültség kb. -7 V, ebből a szorzók számára szükséges -5 V-ot *LT1175-5* lineáris stabilizátorral állítottam elő. A -5 V-os tápfeszültség maximális terhelhetősége ezzel az összeállítással 400 mA. A pozitív 5 V-os ághoz *LT1117-5* stabilizátort választottam, ennek terhelhetősége 800 mA.

Kevert jelű³ áramkörökben kulcsfontosságú az analóg és a digitális áramkörök táplálásának valamilyen fokú elkülönítése. Ennek megértéséhez tekintsük a 4.2. ábrát, amely az analóg és digitális áramkörök táplálásának két lehetséges topológiáját mutatja be!



4.2. ábra. A kerülendő és a javasolt topológia

A felső elrendezés azt az esetet szemlélteti, amikor az analóg és a digitális áramkörök tápellátása teljesen közös. A digitális áramkörök áramfelvétele jellemzően nem konstans, hanem a digitális jelekkel együtt változik időben. Ez a változó áram változó feszültségesést hoz létre az R_v ellenállásokon (amelyek a nyomtatott áramköri vezetékek ellenállását szimbolizálják), ezáltal a rendszerföldhöz és -táphoz képest az áramkörök földpontja és tápfeszültsége eltolódik, és a digitális jeleknek megfelelő ingadozás jelenik meg rajtuk. Az analóg áramkörök gyakran érzékenyek a tápfeszültség

³Digitális és analóg áramkörrészeket is tartalmazó. A kifejezés a magyar szakirodalomban kevéssé használatos, az angol *mixed signal* tükörfordítása.

ingadozásaira, tehát végeredményben fennáll a veszélye annak, hogy digitális jelek zavarként megjelennek az analóg jelekben.

A jelenség enyhítésének egy lehetséges módja az alsó ábrán látható csillagpontos kialakítás. Könnyen belátható, hogy ebben az elrendezésben az analóg áramkörök tápfeszültségének eltolódása független a digitális áramkörök áramfelvételétől.

A csillagpontos kialakításonon felül – általában azt kiegészítve – egyéb módszerek is használatosak az analóg és a digitális áramkörrészek zajának minél hatékonyabb elszigetelésére. Az egyik ilyen például az AVCC és DVCC tápvonalak LC aluláteresztő szűrőn keresztül való közösítése, vagy ferrit zavarászűrő („ferritgyöngy”) alkalmazása. Továbbá a nyomtatott áramkör alaposan átgondolt megtervezésével is csökkenthető az analóg áramkörökbe becsatolt digitális zaj.

A jelfeldolgozó modul esetében csillagpontos topológiát, valamint ferrit zavarászűrőket használtam – a kodek adatlapjában olvasható ajánlásnak megfelelően.

5. fejezet

A digitális interfész

Ebben a fejezetben a kodek és a DDS jelgenerátor áramkör DSP-hez történő illesztését mutatom be.

5.1. A DDS illesztési felülete

Az AD9854 DDS áramkör működését 12 belső regiszterének tartalma határozza meg. A regiszterek írására (és olvasására) az áramkör két opciót is kínál: lehetőség van párhuzamosan, 6 címvezeték és 8 adatvezeték felhasználásával hozzáférni a regiszterekhez, valamint soros, SPI¹-kompatibilis adatbuszon keresztül is. Nyilvánvaló, hogy jelen esetben az utóbbi a jobb választás, mivel ez a DSP lényegesen kevesebb kivezetésének felhasználását igényli, ráadásul a DSP rendelkezik hardveres SPI vezérlővel, így a programozás mindössze néhány regiszter beállítását jelenti. A párhuzamos interfész előnye az SPI-vel szemben a tízszeres gyorsaság, azonban a tervezett áramkörben a DSP és a DDS közti adatátviteli sebesség teljesen irreleváns.

A DDS így nyolc digitális vezetéken keresztül kapcsolódik a jelfeldolgozó processzorhoz². Ezek funkciói az alábbiak:

- SPI jelek (MISO, MOSI, SCLK, CS) az adatátvitelhez
- Master Reset a DDS chip alaphelyzetbe állításához
- I/O Reset a kommunikáció szinkronizációjának visszaállításához (a kommunikáció az SPI porton kötött formátumban zajlik, a formátum megbontása a szinkronizáció elvesztését okozza)
- I/O Update

¹Serial Peripheral Interface. *De facto* szabvány, full-duplex, master-slave rendszerű, négyvezetékes, soros adatátviteli mód.

²Valójában hét is elég lenne: ha a regisztereket csak írni szeretnénk, de ellenőrzés céljából visszaolvasni nem, akkor a MISO jelet nem kell bekötni.

- Oszcillátor kimenetének engedélyezése

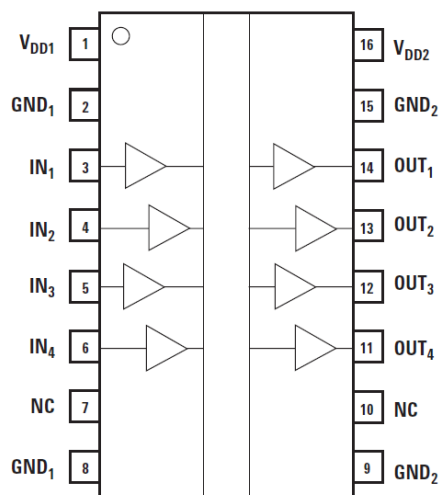
Az utolsó két jel némi magyarázatra szorul. Amikor a DDS valamely regiszterét – akár soros, akár párhuzamos porton keresztül – írjuk, akkor valójában először csak egy pufferbe kerül be az adat. Ahhoz, hogy a pufferből átmásolódjon a tényleges regiszterbe, egy felfutó élre van szükség az I/O Update vonalon. Ez a felutó él érkezik kívülről, de a DDS maga is generálhatja egy belső számláló segítségével (amikor a számláló túlsordul, átmásolódik az adat a pufferből a regiszterbe). Soros kommunikáció esetén mindenképp külső I/O Update impulzusokra van szükség, mivel különben előfordulhatna, hogy egy írási ciklus közben következik be a számláló túlsordulása, és így érvénytelen adat kerülne valamely konfigurációs regiszterbe.

Azt a beállítást, hogy az I/O Update impulzusok kívülről érkeznek, vagy pedig a DDS maga generálja, az egyik regiszter tárolja. Mivel ennek a vezérlőregiszternek az alapértelmezett értéke belső I/O Update impulzusokat ír elő, felmerül a kérdés: hogyan programozzuk fel a DDS-t külső I/O Update impulzusok fogadására, amikor a reset utáni alapértelmezés miatt már ennek a programozási ciklusnak a helyes végrehajtása sem biztosított? Az alkatrész adatlapjában megtalálható a válasz: a vezérlőregiszter írása a rendszerórajel megléte nélkül is működik, de a változtatás csak az órajel elindítása után jut érvényre. Ezek alapján tehát a DDS-t a következőképpen kell elindítani:

1. Master Reset kiadása
2. Master Reset visszavétele
3. Vezérlőregiszter konfigurálása úgy, hogy a DDS külső I/O Update impulzusokat fogadjon
4. Órajel elindítása
5. Többi regiszter konfigurálása (minden regiszter írása után ki kell adni egy I/O Update impulzust)

A DDS számára tehát olyan órajelgenerátor áramkör szükséges, amelynek kimenete külső digitális jellel engedélyezhető/tiltható. Szerencsére ilyen oszcillátorok könnyen beszerezhetők.

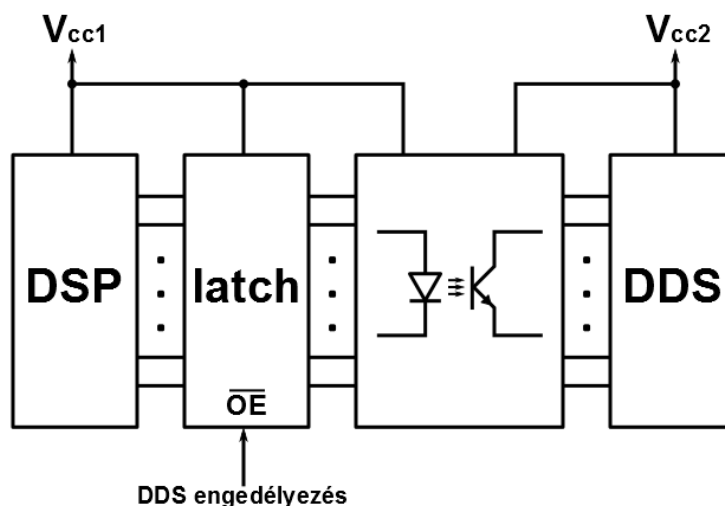
A tápellátás kérdéseit tárgyaló fejezetben láttuk, hogy a DSP és a DDS digitális jeleit a különböző tápforrások miatt célszerű egymástól leválasztani. Erre a feladatra *Avago HCPL-090J* típusú áramköröket választottam. Ezek négy optocsatolót tartalmaznak egy tokba integrálva, valamint tartalmazzák az optocsatolók működéséhez szükséges ellenállásokat is, ezért külső alkatrészigényük nincs, közvetlenül képesek a digitális jeleket fogadni és meghajtani.



5.1. ábra. A HCPL-090J optocsatoló

Az optocsatolós leválaszáson kívül a DSP és a DDS közé iktattam egy aszinkron latch áramkört is, amelynek kimenetei egy jumper segítségével engedélyezhetők és letilthatók. Amikor a kimenetei engedélyezve vannak, akkor teljesen transzparens módon viselkedik, letiltott (nagyimpedanciás) kimenetek esetén viszont nincs logikai összeköttetés a DDS és a DSP között, ekkor fel- és lehúzóellenállások biztosítják, hogy kikapcsoljon a DDS órajele és SPI portja. A felhasználónak ezáltal lehetősége nyílik a jelfeldolgozó modult letiltani, és a DSP-kártyát más célra használni anélkül, hogy fizikailag el kellene távolítani a kiegészítő modult a fejlesztőpanelről.

A DSP és a DDS közötti illesztési felület kialakítását illusztrálja az 5.2. ábra.



5.2. ábra. A DDS jeleinek fizikai illesztése

5.2. A kodek illesztési felülete

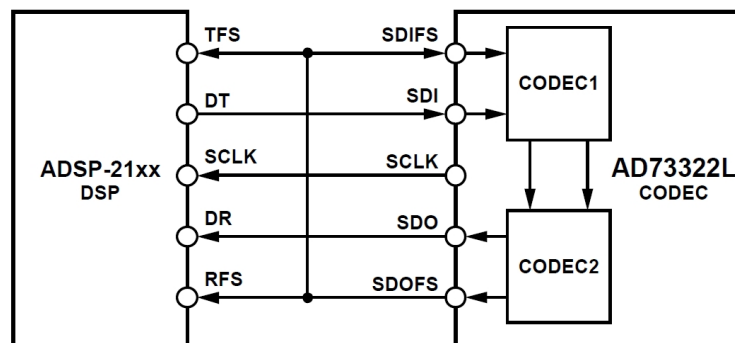
Az AD73322 kodek az Analog Devices által *SPORT*-nak nevezett egyedi szinkron soros portot használja a DSP-vel való kommunikációhoz, ezen a felületen történik a működést meghatározó 16 regiszter inicializálása, valamint működés közben az A/D és D/A konverterek adatainak folyamatos mozgatása. Az ADSP-21364-es jelfeldolgozó processzor rendelkezik hat független SPORT egységgel, ami meglehetősen kényelmessé teszi a kodek DSP-hez történő illesztését és programozását. A DSP soros portjai rendkívül széles körűen konfigurálhatók, több szabványos protokollt támogatnak (például a digitális hangjelek átvitelére elterjedten használt I²S protokollt), azonban ebben a fejezetben csak a választott kodek illesztése szempontjából jelentős működési módot mutatom be. Az SPORT részletes leírása és programozásának módja megtalálható a [10] referenciában.

A DSP egy SPORT egysége négy jellel rendelkezik, ezek az alábbiak:

- *DA (Data Channel A)*: egyik adatcsatorna
- *DB (Data Channel B)*: másik adatcsatorna
- *CLK (Clock)*: órajel
- *FS (Frame Sync)*: adatkereteket szinkronizáló jel

Mind a négy jel konfigurálható be- és kimenetként is, az azonban nem lehetséges, hogy az egyik csatorna adóként, míg a másik vevőként működjön egyidejűleg.

Az AD73322 áramkör valójában két egyforma, kaszkádosított kodeket tartalmaz³, az 5.3. ábrán látható elrendezésben (az ábra a kodek adatlapjából származik).

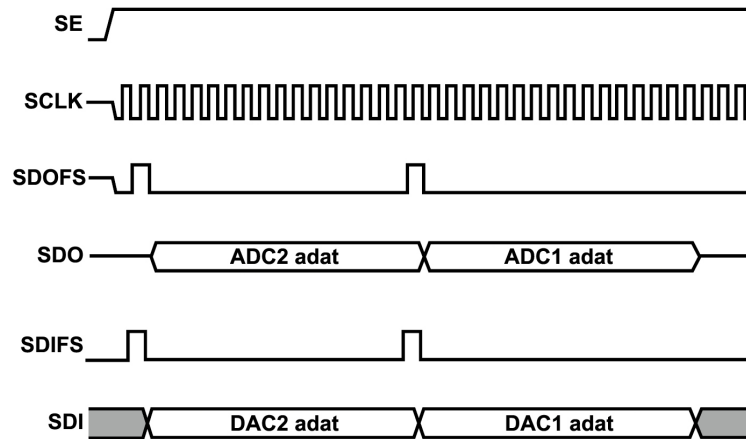


5.3. ábra. A kodek bekötése

Az SDI vonalon a D/A konverter által kiadandó analóg jelek mintáit fogadja a kodek, az SDO vonalon pedig az A/D konverterek bemenetén észlelt jelek mintáit

³Sőt, a lánc akár nyolctagúra is növelhető, mivel több (legfeljebb négy) IC is kaszkádba köthető.

küldi ki. A kodek mindkét esetben 16 bites kettes komplement formátumot használ. A kimenethez és a bemenethez tartozó Frame Sync jelek összekötésével az érhető el, hogy ezek a ki- és bemeneti események szinkronizáltak menjenek végbe. Ilyen bekötés esetén egy mintavételi ciklus lebonyolítása során az 5.4. ábrán illusztrált formátumú kommunikáció zajlik soros porton.



5.4. ábra. A kodek digitális jelei

Az SDI és SDO jelek különböző adatiránya miatt a kodek illesztéséhez a jelfeldolgozó processzor két soros portját is fel kell használni. A programozás a kodek esetében sem bonyolult: az SPORT-okat néhány regiszter beállításával a megfelelő működési módba kell konfigurálni, ezután már csak az adási és vételi puffereket kell írni, illetve olvasni – ez legkézenfekvőbb módon megszakításvezérléssel tehető meg.

A DDS-hez hasonlóan a kodek esetében is meg kellett oldani azt, hogy a felhasználó egyszerűen, egy jumper segítségével logikailag le tudja választani az áramkört a jelfeldolgozó processzorról. Ehhez a kodek SE (SPORT Enable) jelét használtam, amelynek segítségével az összes SPORT kivezetés nagyimpedanciás állapotba helyezhető. Továbbá biztonsági okokból 330 Ω -os soros ellenállásokat iktattam minden olyan digitális jel útjába, amely a kodek szempontjából kimenet: ezáltal még akkor sem károsodnak az alkatrészek, ha a felhasználó a kodeket engedélyező jumper eltávolításáról megfeledkezve futtat egy olyan programot a DSP-n, amely esetleg ellentétes összehajtást idéz elő a DSP és a kodek jelei között.

5.3. A DSP kivezetéseinek kiválasztása

Amíg a hagyományos mikrokontrollerek túlnyomó többségének belső perifériái (időzítők, SPI, UART stb.) fixen hozzá vannak rendelve a chip egyes kivezetése-
ihez, addig az ADSP-21364 jelfeldolgozó processzor esetében a belső perifériák és a kivezetések közötti kapcsolatok szoftveresen konfigurálhatók (sőt, az egyes perifériák közötti belső összeköttetések is!). A dinamikus konfigurálhatóságot a *Signal*

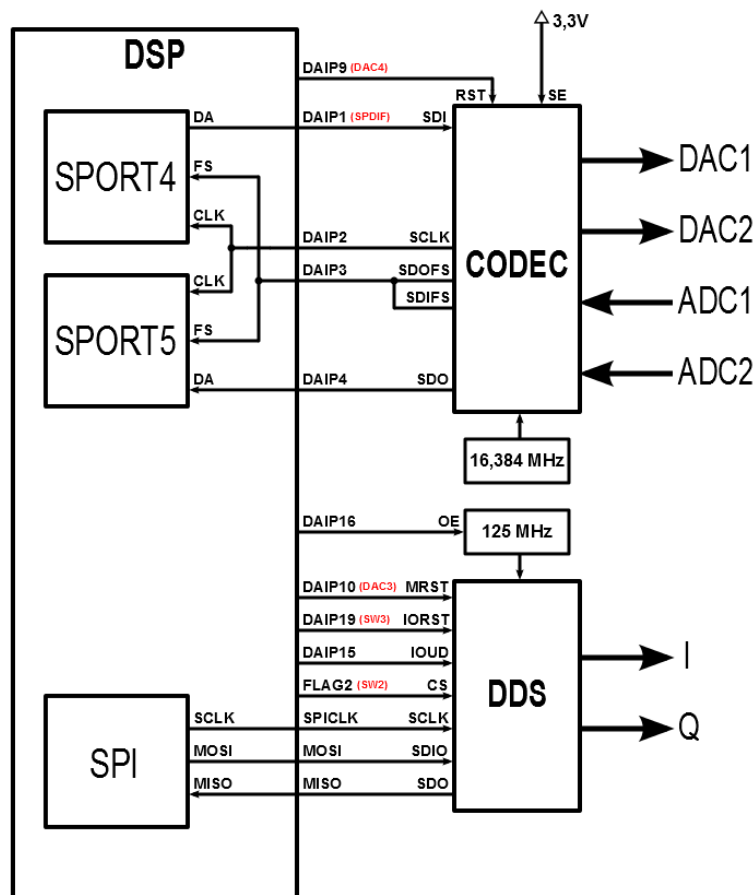
Routing Unit (SRU) nevű egység teszi lehetővé, amely úgy képzelhető el, mint egy kapcsolómátrix, amelynek állapotát a DSP-ben futó szoftver írja elő. Az SRU-nak köszönhetően nagy szabadsággal választhatjuk meg, hogy a DSP mely kivezetéseit szeretnénk saját áramkörünk számára felhasználni. Sajnos a nagymértékű flexibilitás ellenére sem valósítható meg a projekt úgy, hogy a DSP-kártyán található perifériák (LED-ek, nyomógombok, kodek, flash memória stb.) mindegyikének teljes funkcionálisát megőrizzük, azonban természetesnek mondható, hogy egy ilyen összetettséggű áramkör csatlakoztatásához kompromisszumokat kell kötnünk.

A digitális interfész megtervezésekor elsősorban az alábbi szempontokat tartottam szem előtt:

- A DSP-kártyán implementált funkciók közül lehetőleg minél kevesebbet kelljen feláldozni.
- Az interaktivitás lehetőségének megőrzése érdekében semmiképp nem áldozható fel sem az összes LED, sem az összes nyomógomb.
- A fejlesztőkártya alján három bővítőcsatlakozó kapott helyet. Azt tűztem ki célul, hogy ahárom csatlakozó közül lehetőleg csak a középsőt kelljen felhasználni, így ugyanis a panel mérete – és ezzel a gyártási költség is – jelentősen csökkenthető. Szerencsére a legtöbb jel erre a csatlakozóra van kivezelve.
- A nyomtatott áramkör tervezése során a vezetékezés leegyszerűsítése érdekében – az SRU nyújtotta flexibilitást kihasználva – módosítottam a kezdetben eltervezett bekötésen.

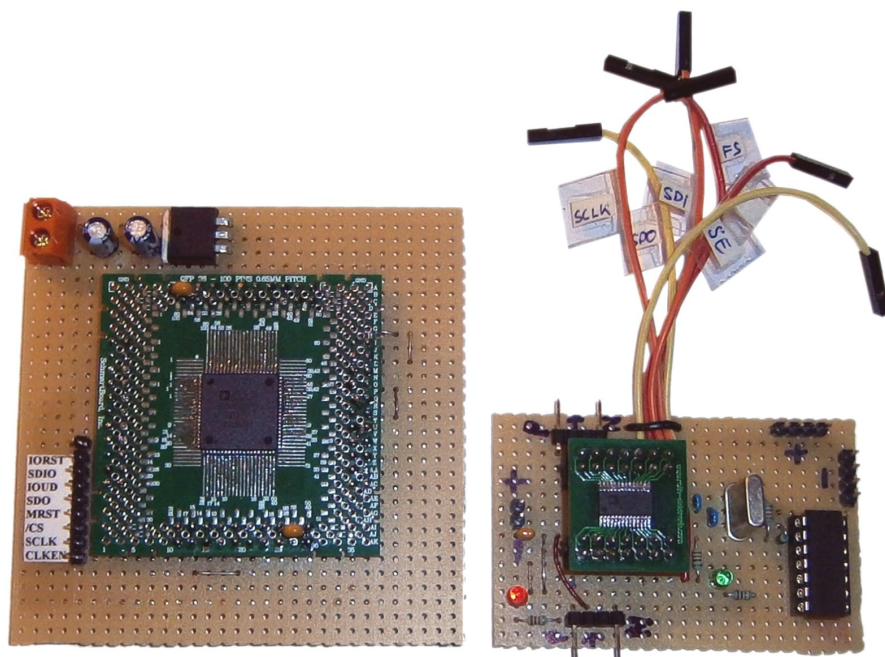
Az 5.5. ábrán láthatók a megvalósított összeköttetések. Fontos megjegyezni, hogy ez csak egy logikai vázlat, a tényleges fizikai illesztéshez ld. az 5.1. pontot, illetve az F.1 függelékben található kapcsolási rajzot. A pirossal kiemelt feliratok arra utalnak, hogy az adott jel bekötésével a fejlesztőpanel melyik perifériáját veszítjük el. Eszerint tehát a keverőmodullal egyidejűleg a DSP-kártya alábbi funkciói nem használhatók:

- A két középső (*SW2* és *SW3* jelű) nyomógomb
- Az AD1835 kodek 3-as és 4-es kimeneti csatornája
- Az SPDIF hangkimenet



5.5. ábra. A digitális elemek illesztése a DSP-hez

Ezzel az áramkörtervezési feladat végére értünk, a megépítendő áramkör kapcsolási rajza összeállt. Mielőtt azonban hozzálattam volna a nyomtatott áramkör megtervezéséhez, szerettem volna meggyőződni arról, hogy a digitális összeköttetések általam kigondolt – és az előzőekben ismertetett – rendszere működőképes. Ezért elkészítettem az 5.6. ábrán látható tesztáramköröket, melyek közül a bal oldali a DDS, a jobb oldali pedig a kodek számára tartalmazza a működéshez szükséges legalapvetőbb elemeket.



5.6. ábra. Tesztáramkörök

Ezek az áramkörök kialakításuknál fogva természetesen nem alkalmasak az IC-k analóg részeinek vizsgálatára (pl. zajszint mérésére), egyetlen céljuk, hogy alapvető működési jelenségek produkálásával megerősítsék a digitális interfész működőképességét. A kodeket tartalmazó tesztáramkört vezetékek segítségével csatlakoztattam a DSP fejlesztőpanelhez, majd próbaképpen olyan szoftvert írtam a jelfeldolgozó processzorra, amely a kodek kimenetein szinuszjeleket állít elő, bemeneti jeleinek szintjeiről pedig visszajelzést ad a fejlesztőpanelen található LED-eken keresztül. A programozás részleteire itt nem térek ki, mert a 6.3. pontban ismertetett, valamint az F.5. függelékben forráskódszinten is közölt tesztprogram teljes egészében tartalmazza a kodek kipróbálásához megvalósított funkciókat. A próba sikeres volt, a kodek a várakozásoknak megfelelően működött.

A DDS-t tartalmazó tesztpanel a leválasztás szükségessége miatt nem a DSP-hez, hanem egy *Atmel ATmega128* típusú mikrokontrollerhez csatlakoztattam⁴. Mivel a DDS programozása szabványos SPI interfészen keresztül történik, a mikrokontrollerre írt tesztprogram kevés változtatással átvihető a DSP-re (természetesen az SPI portot kezelő rutinok különböznek). A kodekhez hasonlóan a DDS kipróbálása is sikerélménnyel zárult, az áramkör működőképességnek bizonyult.

⁴Némi illesztésre azért itt is szükség volt, mivel a mikrokontroller tápfeszültsége 5 V, míg a DDS-é csak 3,3 V. Ezt a problémát egyszerű, egyenként két ellenállásból álló passzív feszültségosztók alkalmazásával hidaltam át, figyelve arra, hogy az osztók kissé túlságosan is lecsökkentsék a feszültséget – így biztosan nem fordulhat elő, hogy a DDS valamelyik bemenetére a tápfeszültségnél magasabb feszültség kerül.

6. fejezet

Kivitelezés, élesztés, bemérés

6.1. A nyomtatott áramkör megtevezése

A jelfeldolgozó modul megtervezésének és kivitelezésének lépései közül a legidőigényesebb kétségkívül a nyomtatott áramkör megtervezése volt. Noha a kapcsolási rajz megszerkesztéséhez használt EAGLE programcsomagnak is része egy NyÁK tervező program, korábbi tapasztalataim alapján – gyors és egyszerű kezelhetősége miatt – mégis inkább a Sprint Layout 6 nevű szoftvert választottam, annak ellenére is, hogy ez utóbbi nem rendelkezik kapcsolásirajz-szerkesztő alprogrammal, hanem közvetlenül a NyÁK rajzolatát kell előállítani. Ezt a korlátozást szerencsére enyhíti, hogy lehetőség van a panelre elhelyezett alkatrészek kivezetései között „légkötést” létesíteni, valamint az összeköttetéseket virtuális folytonosságvizsgálattal ellenőrizni, így az esetleges vezetékezési hibák könnyen felderíthetők.

A tervezés folyamán a következő kényszerfeltételeket vettem figyelembe a nyomtatott áramkör kialakításával és az alkatrészek elrendezésével kapcsolatban:

- Mivel a panel az alsó felével felfekszik az asztalra, alkatrészek ezen az oldalon nem helyezhetők el.
- Az alkatrészek elhelyezése a kézi beültetés miatt nem lehet tetszőlegesen sűrű. Automatizált, gépi összeszerelés (pick-and-place beültetés, újraömlasztéses forrasztás) esetén a panel mérete jelentősen csökkenthető lenne.
- A csatlakozók pozíciója kötött: a fejlesztőpanelhez csatlakozó, 90 pólusú tükörsor – a rögzítőcsavaroknak szánt furatokkal együtt – csak jól meghatározott helyre kerülhet, a BNC és jack aljzatok pedig csak a panel szélén kaphatnak helyet, lehetőleg a funkciójuknak megfelelő elrendezésben.
- A két panel által átlapolt területre 5 mm-nél magasabb, vagy hűtést igénylő alkatrész nem helyezhető.

- A digitális és analóg áramkörreszek földelését a csillagpontig el kell különíteni.

Kévert jelű áramkorról lévén szó, a legjobb eredmény minden bizonnyal többrétegű nyomtatott áramkörrel volna elérhető, amelyen legalább a földelés és a tápfeszültség külön-külön rétegre kerül (de bevett szokás a digitális és analóg jelek számára is elkülönített rétegeket alkalmazni), azonban ez a fejlesztés – egyébként sem alacsony – költségeit jelentősen megnövelte volna, ezért a NyÁK-ot egyszerű kétrétegű kivitelben terveztem meg.

Az elkészült tervek 1:1-es méretarányban megtekinthetők az F.2. függelékben. A nyomtatott áramkör elkészítését a nagy rajzolatfinomság és a furatfémzés szükségessége miatt külső cégre (NyÁK Iroda Bt.) bízтам.

6.2. Az áramkör összeszerelése és élesztése

Az alkatrészek beültetését Weller kézi forrasztópákával végeztem. A DDS, a kodek és a szorzóáramkörök adatlapja felhívja a figyelmet az eszközök ESD-érzékenységére, ezért a szerelés során mindvégig ESD-csuklópántot¹ viseltem.

Általánosságban elmondható, hogy a beültetést célszerű a legkényesebb alkatrészekkel kezdeni, azonban jelen esetben nem ez volt az elsődleges szempont. Elsőként a tápegység alkatrészeit ültettem be, majd ellenőriztem a szükséges feszültségszintek meglétét és terhelhetőségét. Ezzel a lépéssel megakadályozható, hogy a tápegység esetleges tervezési hibája folytán a drága és nehezen beszerezhető integrált áramkörök károsodjanak.

Ezután következett a kodek, a DDS jeleit illesztő alkatrészek (latch és optocsatoló), valamint a 90 pólusú csatlakozó beültetése. A csatlakozó zárlatmentességének alapos ellenőrzése után a félkész panelt csatlakoztattam a DSP-kártyához, majd tesztprogramot futtattam a kodek, illetve a jelillesztés működőképességének ellenőrzése céljából. A kodeket a korábban már megírt program segítségével teszteltem, a DDS jeleinek illesztését pedig oszcilloszkóppal ellenőriztem.

A következő lépésben megtörtént az összes további alkatrész beferrasztása, a panel elkészült. Erről az állapotról fotók találhatóak az F.3 függelékben.

Az itt ismertetett, részegységenkénti alkatrészbeültetés célja az esetleges tervezési hibák minél korábbi, károkozás nélküli felderítése volt. Mivel a prototípus működőképesnek bizonyult, a továbbiakban – amennyiben az Olvasó az áramkört reprodukálni kívánja – praktikusabb beültetési sorrend is választható (felületszerelt IC-k, további felületszerelt alkatrészek, furatszerelt alkatrészek, csatlakozók).

¹Olyan csuklópánt, amely az emberi testen felgyülemlett elektromos töltést a hálózati földbe vezet (életvédelmi okokból egy nagy értékű ellenálláson keresztül), ezzel megakadályozza, hogy az áramkör kézzel történő megérintésekor az elektrosztatikus kisülés kárt tegyen az érzékeny alkatrészekben.

6.3. Tesztprogram

A hardver elkészítése után az egyes áramköri elemek alapvető működésének ellenőrzéséhez C nyelvű, *VisualDSP++* fejlesztőkörnyezet alatt készült tesztprogramot írtam. Ennek funkciói a következők:

- A DDS 20 kHz-es kvadratúra-jelpárt állít elő.
- A kodek azon kimenetén, amelyik az analóg szorzókra és a *DAC* jack bal csatornájára van vezetve, egy kb. 440 Hz-es szinuszjel jelenik meg. Ennek következtében az *RFI out* és *RFQ out* kimeneteken egy 20 kHz vivőfrekvenciájú, 440 Hz-cel amplitúdómodulált jel mérhető.
- A kodek másik kimenetére (*DAC* jack jobb csatornája) az egyik bemenet jele másolódik. Ez vagy az *RF in* és a *Q* jelek szorzata, vagy pedig az *ADC* jack jobb csatornájára vezetett külső jel – a jobb oldali bemenetválasztó jumper állapotától függően.

A program az áramkörök inicializálásával indul. Először megtörténik a DSP órajelének beállítása, majd a DDS vezérlőregiszterének konfigurálása következik, végül pedig a kodek 16 regiszterének feltöltését végzi el a program. Ezután a DDS Frequency Tuning Word regiszterébe íródik be a 20 kHz-es kimenő frekvenciának megfelelő érték. A DDS konfigurálásával több teendő nincs, a kvadratúrajelek ekkor már megjelennek a kimeneten.

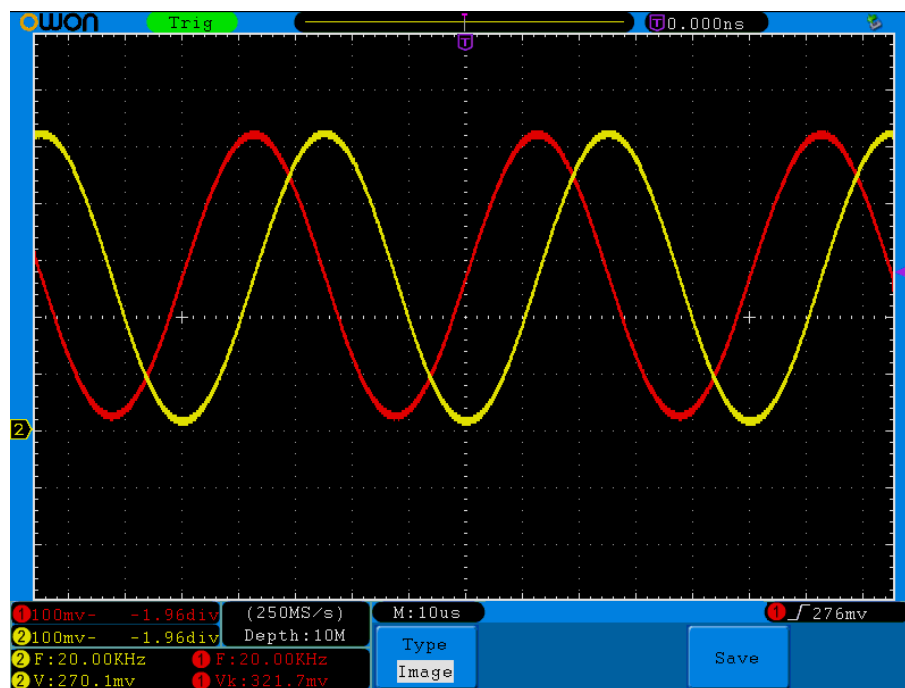
A kodek működtetése a jelfeldolgozó processzor részéről folyamatos interakciót igényel, amelyet a tesztprogram nem megszakításos, hanem polling módszerrel valósít meg, vagyis végtelen ciklusban ellenőrzi, hogy érkezett-e adat a kodektól. Amikor érkezett adat (ADC minta), akkor azt kiolvassa, valamint elküldi az aktuális DAC kimenethez tartozó mintát. Az egyik kimeneti csatornán generált szinuszjel mintáit nem a tesztprogram számítja ki, hanem azokat egy *sine.h* fejlécfájl tartalmazza, amelyet előre legeneráltam az alábbi MATLAB szkript segítségével:

```
1 N=146;
2 t=0:1/N:0.5-1/N;
3 x=round(sin(2*pi*t)*16383);
4 x=[x (bitcmp(x,16)+1)];
5 x=bitand(x,65535);
6 file=fopen('sine.h','w');
7 fprintf(file,'#ifndef _SINE_H\n#define _SINE_H\n#define N %d\n',N);
8 fprintf(file,'unsigned int sine[]={');
9 fprintf(file,'%d ',x(1:end-1));
10 fprintf(file,'%d};\n#endif',x(end));
11 fclose(file);
```

A kodek az adatokat 16 bites kettes komplementes kódban várja, ezért a fenti szkript először kiszámítja a szinuszjel egyik félperiódusának mintáit, majd ugyanezt a kettes komplementes képzésének szabályai szerint ellentétes előjellel utánafűzi. Az inicializálás során a kodek mintavételezési frekvenciáját az órajel 256-od részére állítja be a program, ez 16,384 MHz-es oszcillátor esetén a maximális 64 kHz-et jelenti. Ha tehát a szinuszjel egy periódusát tartalmazó minták száma $N = 146$, akkor a kimeő frekvencia $\frac{f_s}{N} = \frac{64 \text{ kHz}}{146} \approx 438 \text{ Hz}$ lesz.

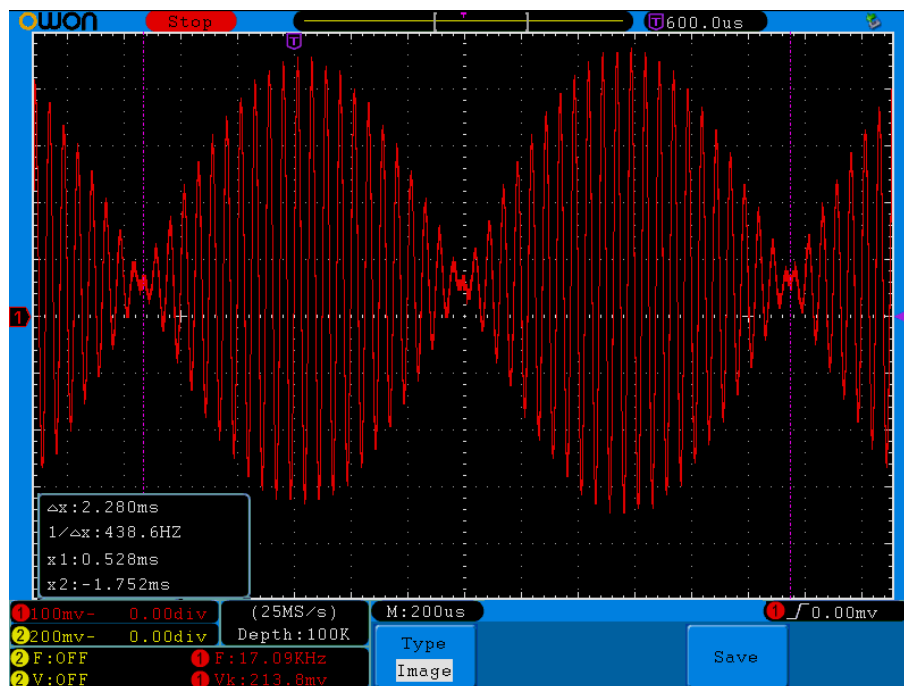
A tesztprogram teljes forráskódja megtalálható az F.5 függelékben.

A program lefordítása és a DSP-be való letöltése után a működést oszcilloszkóppal vizsgáltam. Elsőként az I és Q jelek meglétét ellenőriztem. A 6.1. ábrán az oszcilloszkóp képernyőjéről készült felvétel látható, eszerint a DDS áramkör működőképes.



6.1. ábra. 20 kHz-es kvadratúrajelek

A 6.2. ábrán az egyik nagyfrekvenciás kimeneten megjelenő, a 20 kHz-es és a 438 Hz-es szinuszjelek szorzataként előálló amplitúdómodulált jel látható, amely az analóg szorzók helyes működését igazolja.



6.2. ábra. A modulált kimeneti jel

A tesztet nem csak 20 kHz-en, hanem több különböző frekvencián elvégeztem (10 MHz-ig), az áramkör mindvégig helyesen működött. A 10 MHz-nél magasabb frekvenciájú működés tesztelése, valamint az analóg jelek spektrumanalizátoros vizsgálata – megfelelő műszerezettség híján – jövőbeli terveim között szerepel.

7. fejezet

Értékelés, konklúzió

Az előzőekben ismertetett teszteredmények tükrében elmondható, hogy az áramkörtervezés sikeres volt, a prototípus az elvárásoknak megfelelően működik, feladatát képes ellátni. Természetesen, mint a prototípusok többségének esetében, itt is felmerült a kipróbálás során néhány olyan fejlesztési lehetőség, amelyet egy esetleges második változat megépítése esetén célszerű lehet megvizsgálni vagy megvalósítani. Ezek az alábbiak:

- Ha a DDS áramkör használatban van (azaz megkapja a 125 MHz-es órajelét), akkor az LT1085 feszültségstabilizátor jelentősen melegedni kezd. Egy kisebb hűtőborda felszerelésével helyzet sokat javult, így a DDS biztonságosan működtethető hosszú ideig is anélkül, hogy a stabilizátor túlmelegedne. Mindazonáltal érdemes lehet megvizsgálni, hogy csökkenthető-e valamilyen módon ez a disszipáció. A legkézenfekvőbb megoldás egy kapcsolóüzemű tápegység volna, amelynek hatásfoka a lineáris stabilizátorokénál jóval nagyobb. Félő azonban, hogy a kapcsolási frekvencia zajként kijutna a DDS kimenetére – a tervezés során éppen ezért el is vetettem a kapcsolóüzemű tápegység használatának ötletét. Elképzelhető viszont az is, hogy a DDS képes nagy hatékonysággal elnyomni a tápfeszültség ingadozását (az adatlap erről nem szolgáltat információt), ebben az esetben a lineáris stabilizátor helyett célszerű lenne kapcsolóüzemű áramkört használni.
- A DAC feliratú sztereó audio jack csatlakozóra a kodek két differenciális kimenetének pozitív ágai vannak kivezetve, ezek a jelek pedig kb. 1,2 V-os offsetfeszültséggel rendelkeznek. Ezért nem javasolt közvetlenül fejhallgatót, fülhallgatót vagy egyéb dinamikus hangszórót csatlakoztatni a DAC kimenetre, csak AC-csatolt erősítőn keresztül (a kereskedelmi forgalomban kapható hangfrekvenciás erősítők, valamint számítógép-hangkártyák nagy többsége ilyen). Ez a kényelmetlenség egyszerűen kiküszöbölhető egy-egy csatolókapacitátor

beépítésével (amelyek célszerűen jumperrel rövidre zárhatók a DC-csatolás lehetőségének megtartása érdekében).

- A tesztprogram fejlesztése során jól jött volna, ha multiméter vagy oszcilloszkóp nélkül is megállapíthattam volna, hogy éppen üzemel-e a DDS, illetve a kodek. Ezt elősegítendő célszerű lenne egy-egy visszajelző LED beépítése. A DDS működését jelző LED csatlakozhatna a 125 MHz-es oszcillátor engedélyezőjeléhez, a kodek visszajelzője pedig a reset jelhez.

Mivel az elkészült áramkört a Digitális Jelfeldolgozás Laboratóriumban történő, rendszeres használatra szánom, jövőbeli terveim között szerepel egy komplett, felhasználóbarát illesztőprogram megírása a jelfeldolgozó modulhoz, amely a felhasználó elől elfedi a hardverek konfigurálásának kérdéseit, és kényelmes programozási felületet nyújt többek között a kvadratúrajelek frekvenciájának és amplitúdójának beállításához, valamint a kodek kezeléséhez.

Tervezem továbbá a jelfeldolgozó modul „élesben” történő kipróbálását is, azaz egy valódi nagyfrekvenciás jel (pl. a Kossuth Rádió adása) programozott lekeverését, mintavételezését és feldolgozását.

Köszönetnyilvánítás

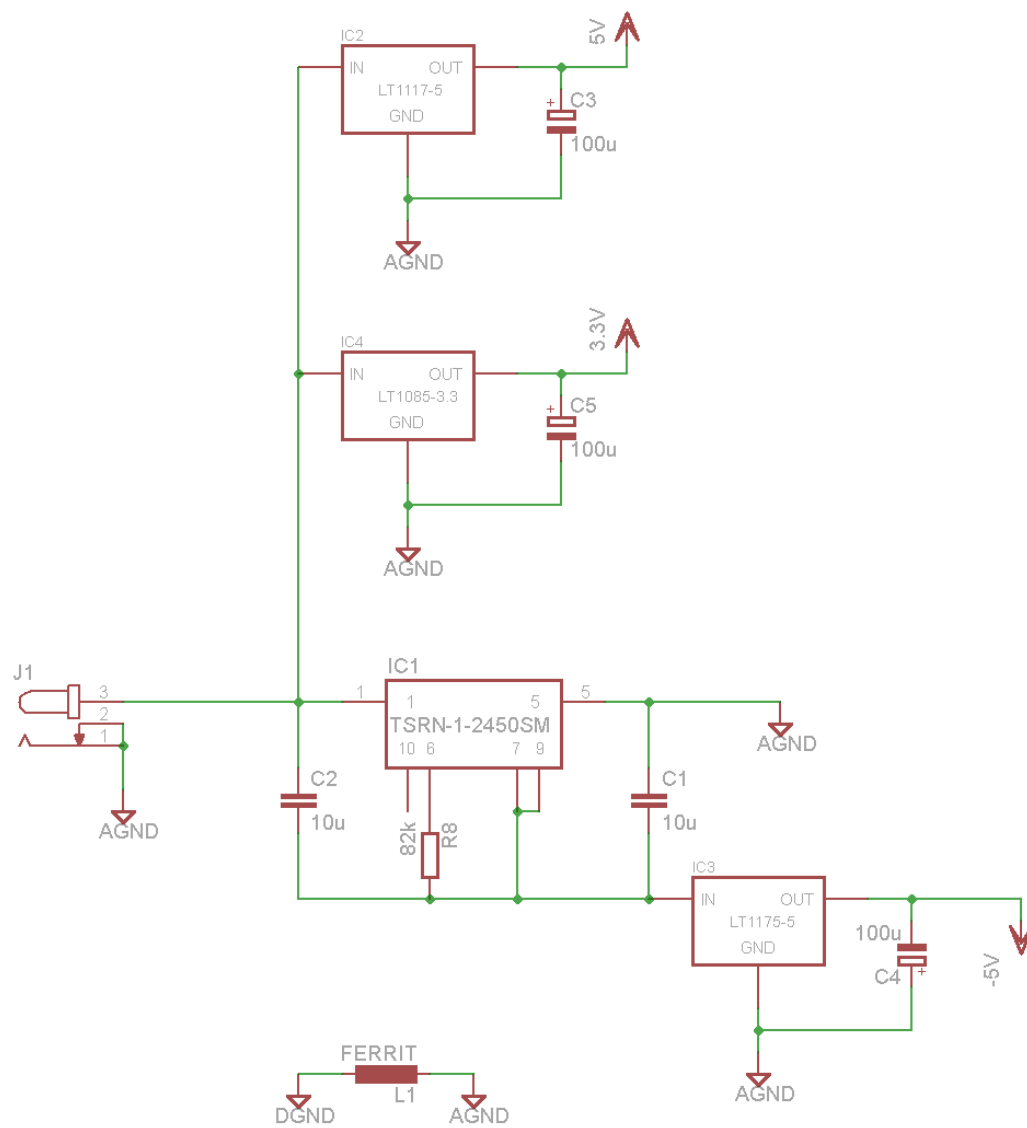
Köszönöm konzulensemnek, Dr. Orosz Györgynek, hogy rendszeresen és lelkiismeretesen megtartott konzultációkkal, valamint a konzultációs időpontokon kívül is hasznos tanácsokkal járult hozzá munkám sikerességéhez.

Irodalomjegyzék

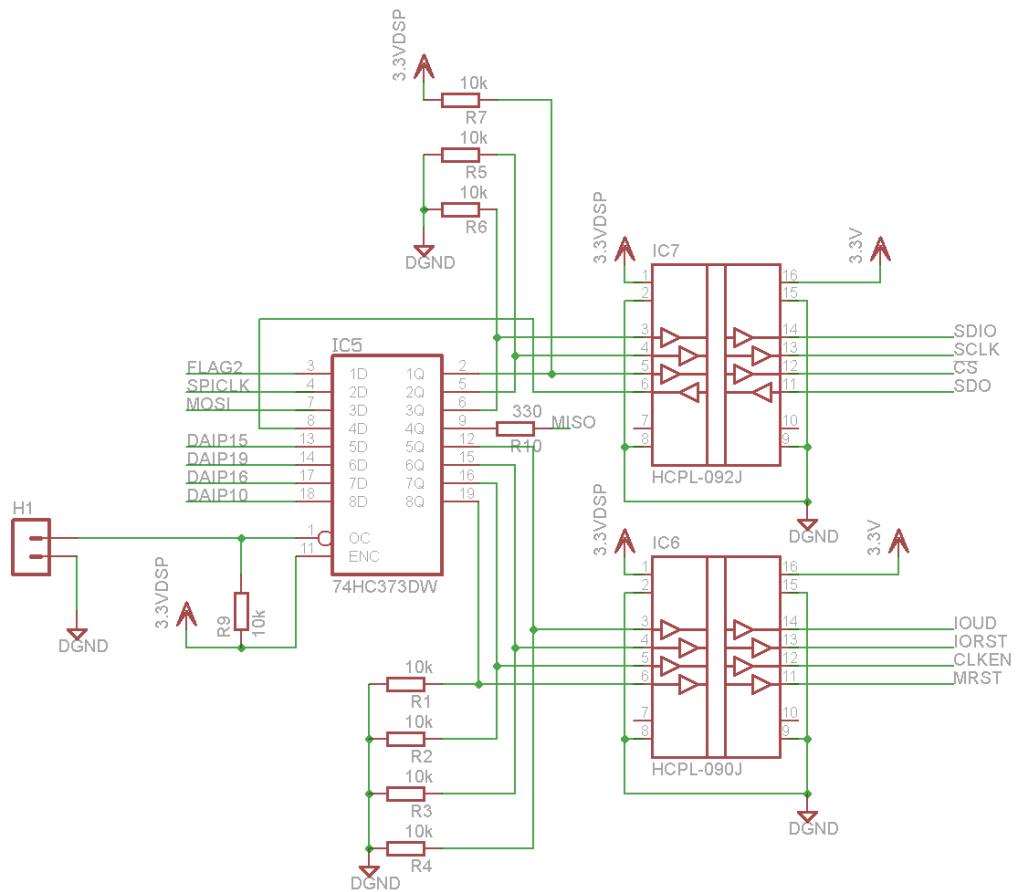
- [1] Steve Ireland, Phil Harman, „Watch your Is and Qs”, *RadCom Magazine*, vol. 83, no. 01, pp. 54–56, 2007. január
- [2] <http://www.cbjohns.com/aa0zz/>, 2014. augusztus 19., 21:11
- [3] Bogár István, Faragó Ákos, Molnár Károly, *Nyolccsatornás jelfeldolgozó rendszer fejlesztése*, TDK dolgozat, Budapesti Műszaki és Gazdaságtudományi Egyetem, Méréstechnika és Információs Rendszerek Tanszék, Budapest, 2002.
- [4] Wes Heyward, Rick Campbell, Bob Larkin, *Experimental Methods in RF Design*, American Radio Relay League, Newington (CT), 2009.
- [5] Kai Chang (szerk.), *Encyclopedia of RF and Microwave Engineering*, John Wiley & Sons Inc., Hoboken (NJ), 2005.
- [6] Ulrich Tietze, Christoph Schenk, *Analóg és digitális áramkörök*, Műszaki Könyvkiadó, Budapest, 1981.
- [7] Dan Tayloe, „A Low-noise, High-performance Zero IF Quadrature Detector/P-reamplifier”, *RF Design Magazine*, vol. 26, no. 03, pp. 58–69, 2003. március
- [8] Michiel Soer, *Analysis and comparison of switch-based frequency converters*, MSc. szakdolgozat, University of Twente Faculty of Electrical Engineering, Mathematics & Computer Science, Twente, 2007., URL: http://essay.utwente.nl/58276/1/scriptie_Soer.pdf
- [9] <http://omapalvelin.homedns.org/electr/dc-rx/>, 2014. október 01., 13:50
- [10] *ADSP-2136x SHARC Processor Hardware Reference*, Analog Devices Inc., 2004.

Függelék

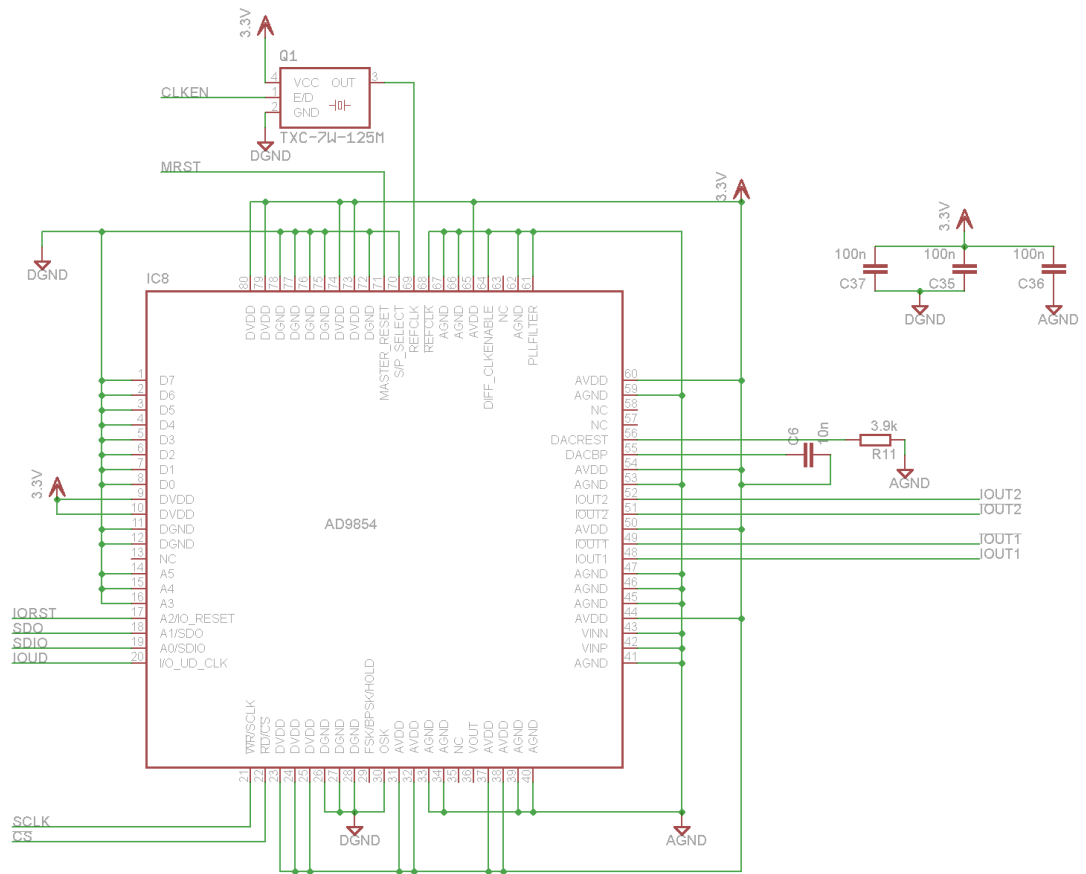
F.1. Kapcsolási rajz



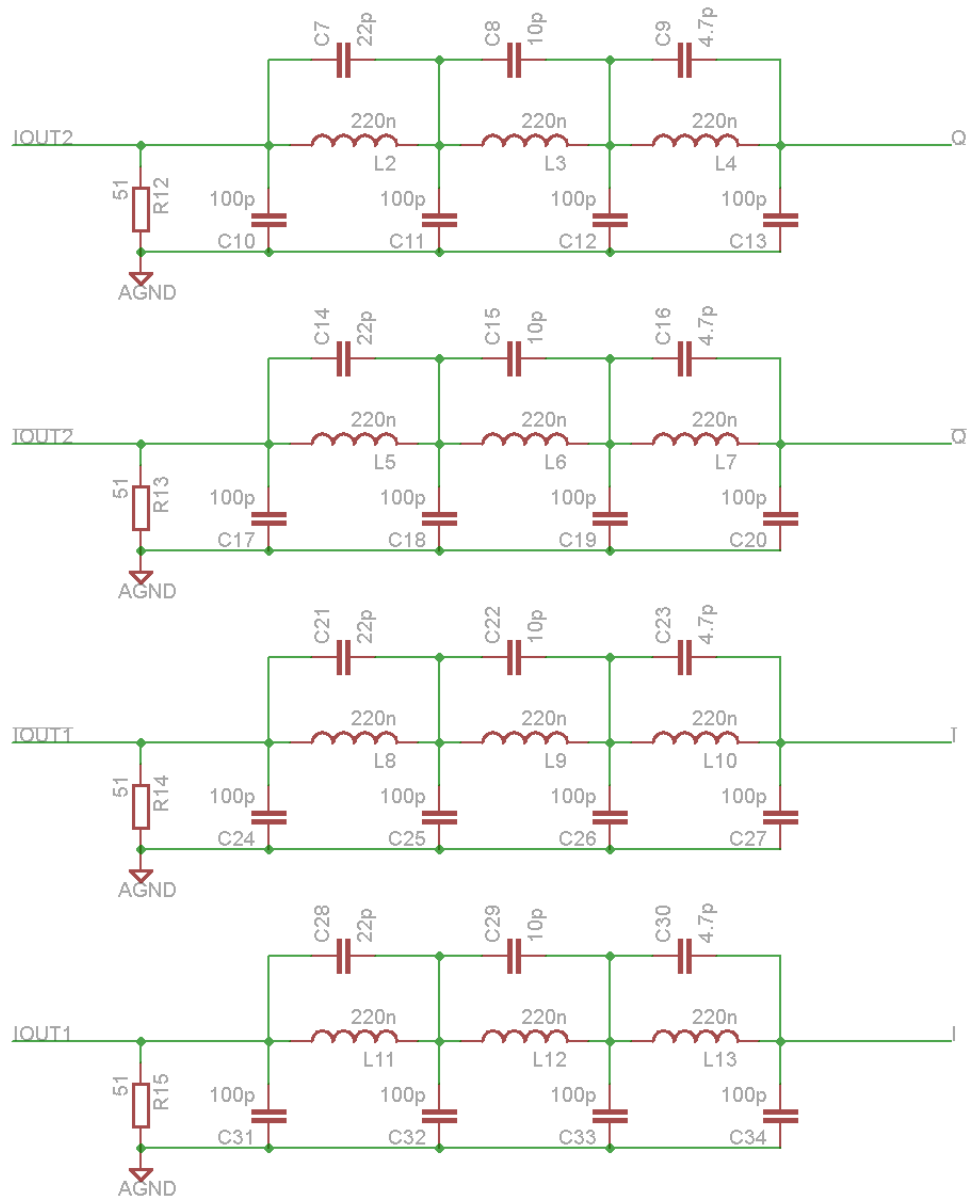
F.1.1. ábra. A tápegység



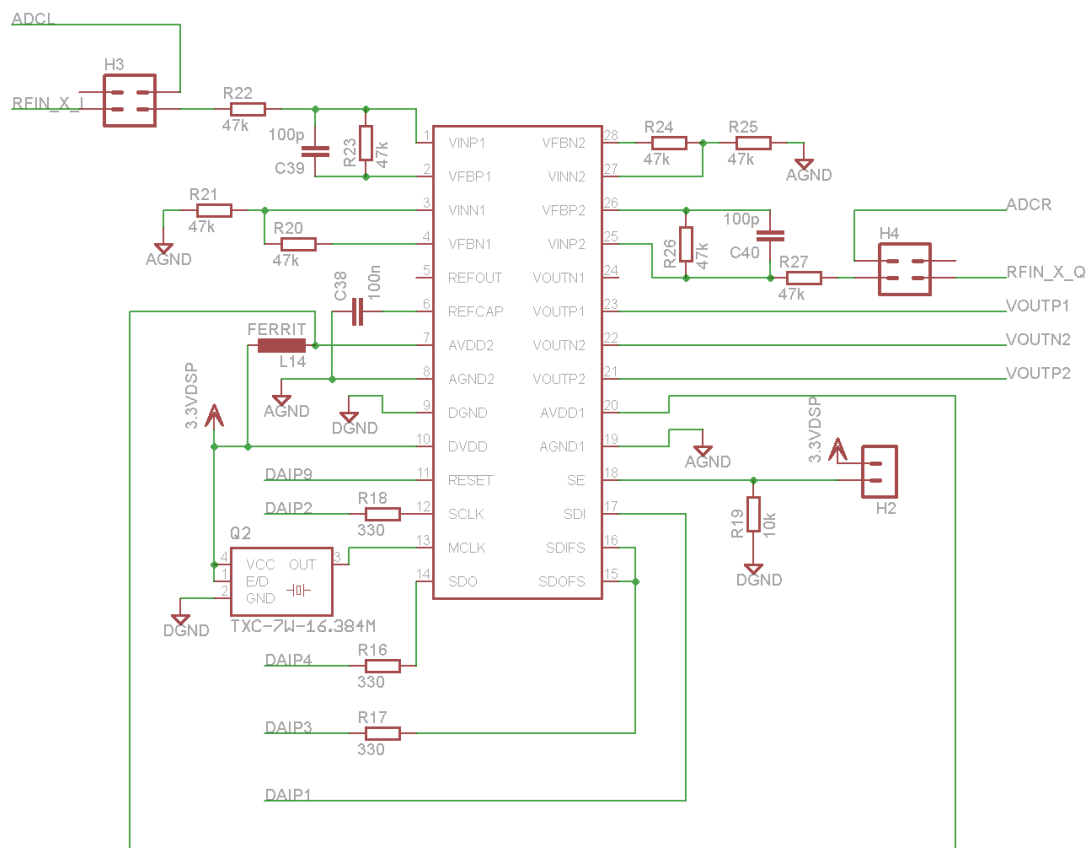
F.1.2. ábra. A DDS illesztő áramköre



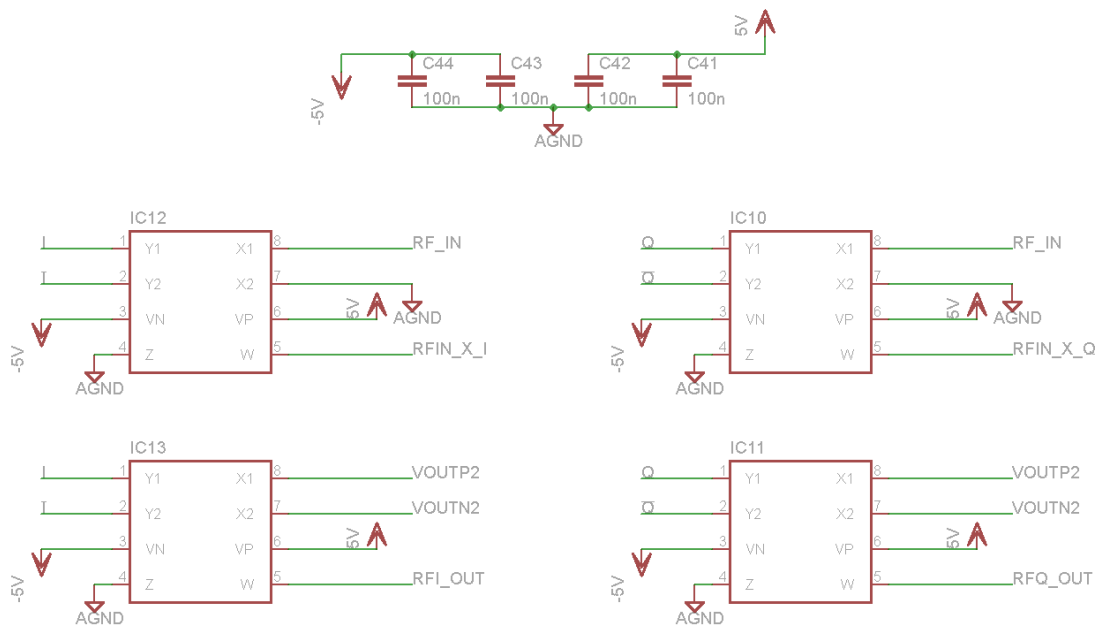
F.1.3. ábra. A DDS áramkör



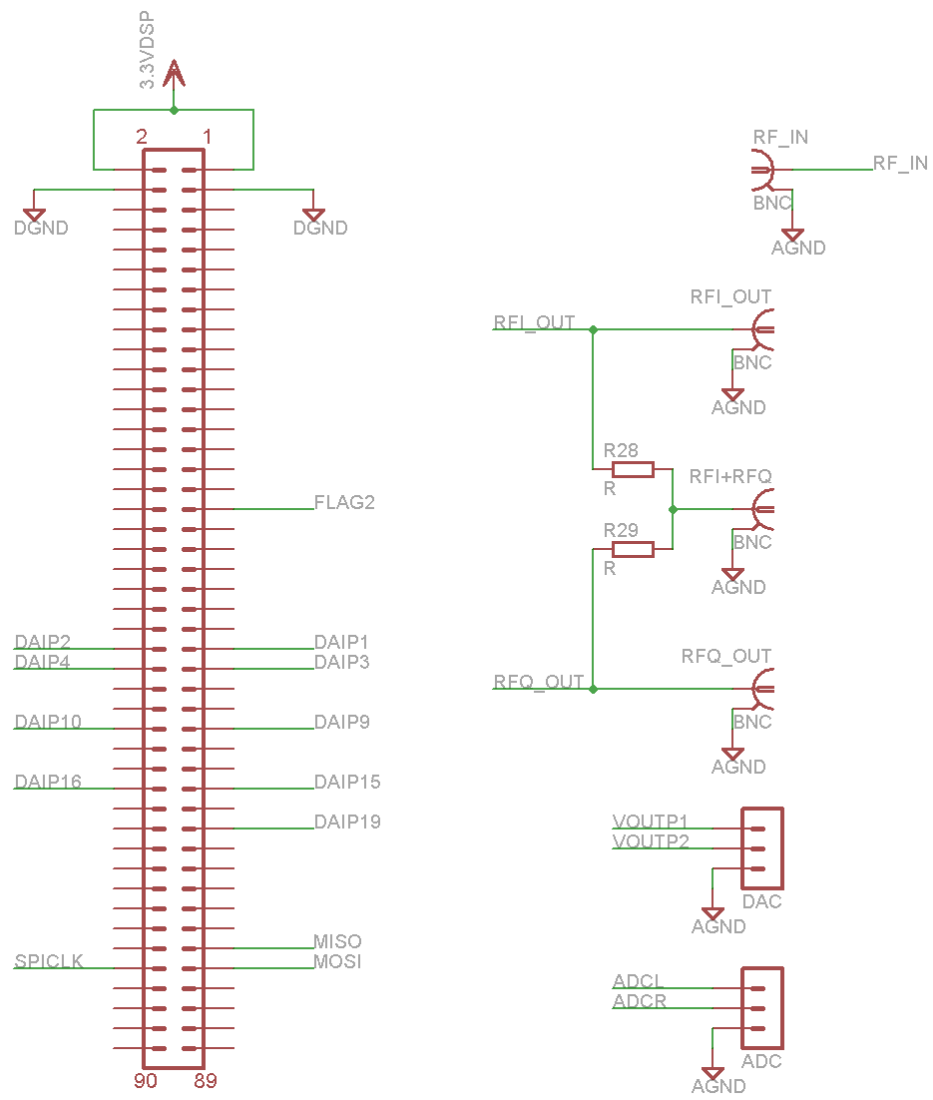
F.1.4. ábra. A DDS kimeneti szűrői



F.1.5. ábra. A kodek



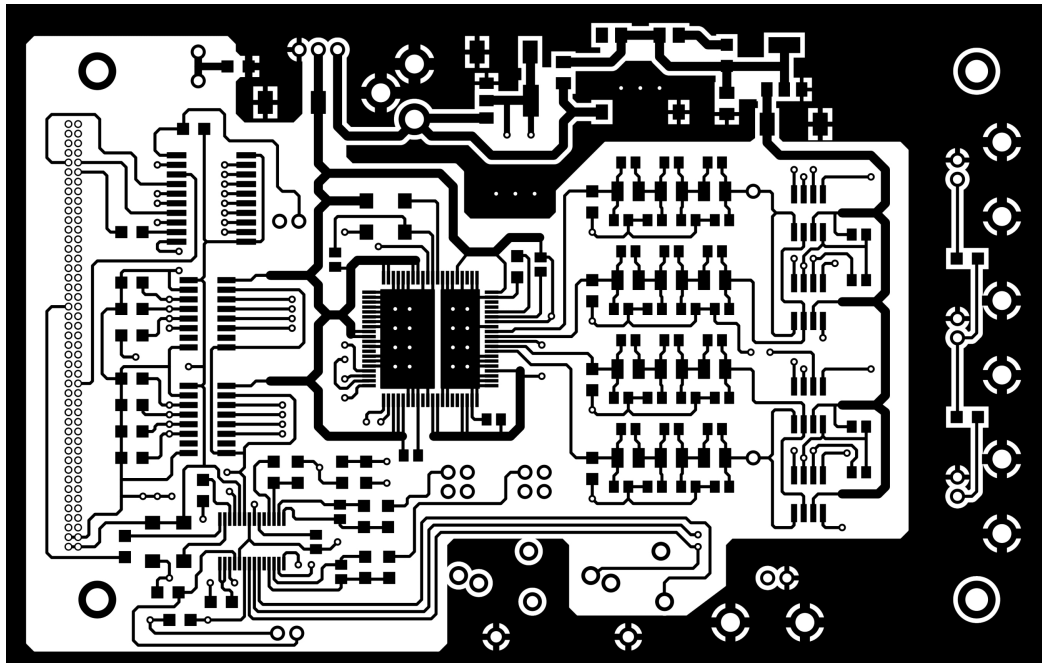
F.1.6. ábra. Az analóg szorzók



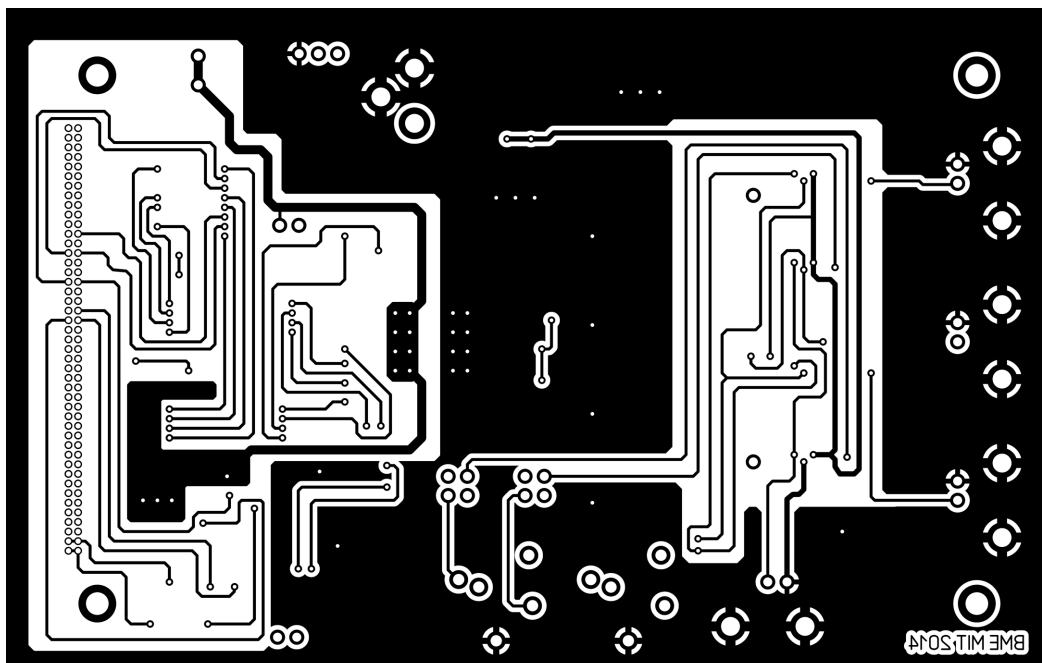
F.1.7. ábra. A csatlakozók

F.2. A nyomtatott áramkör terve

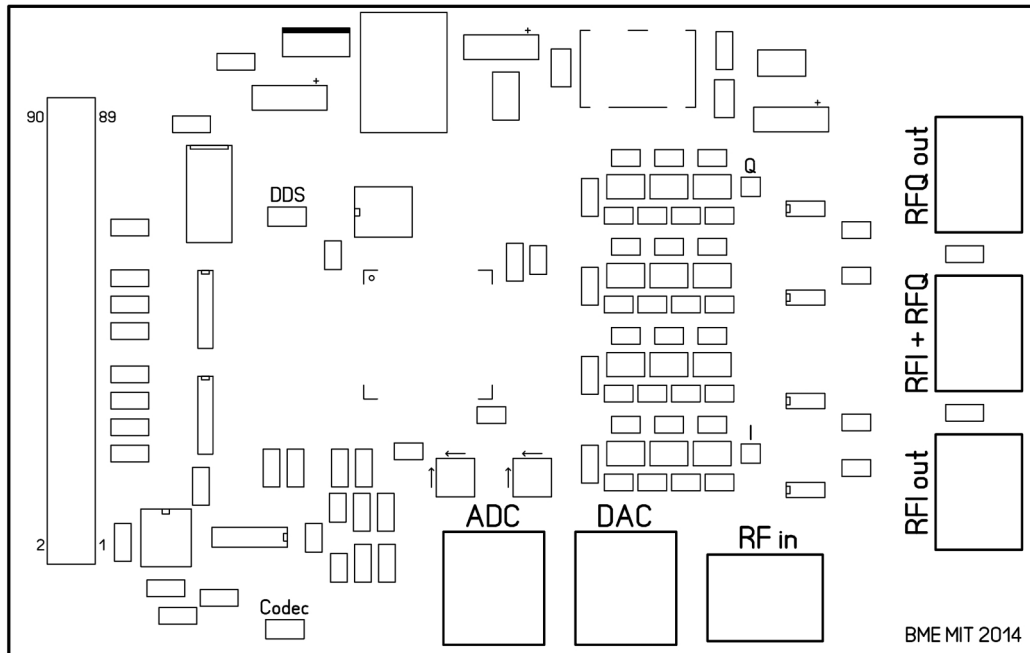
Az alábbi képek mérete megegyezik a valódi áramkör méretével.



F.2.1. ábra. *Felső oldal*



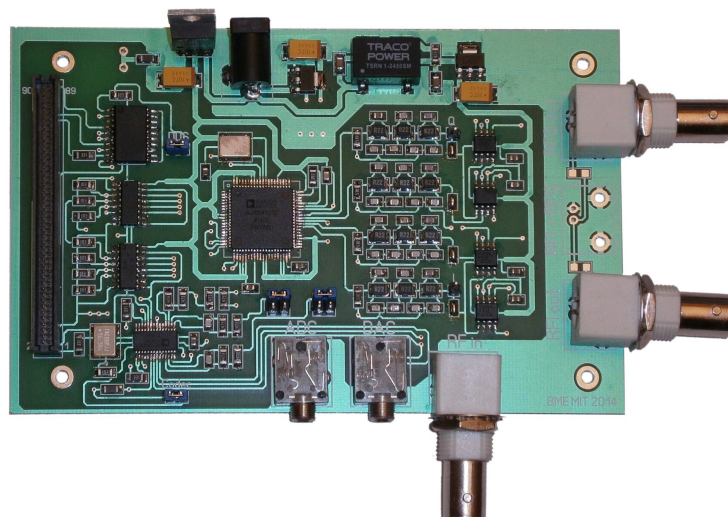
F.2.2. ábra. *Alsó oldal*



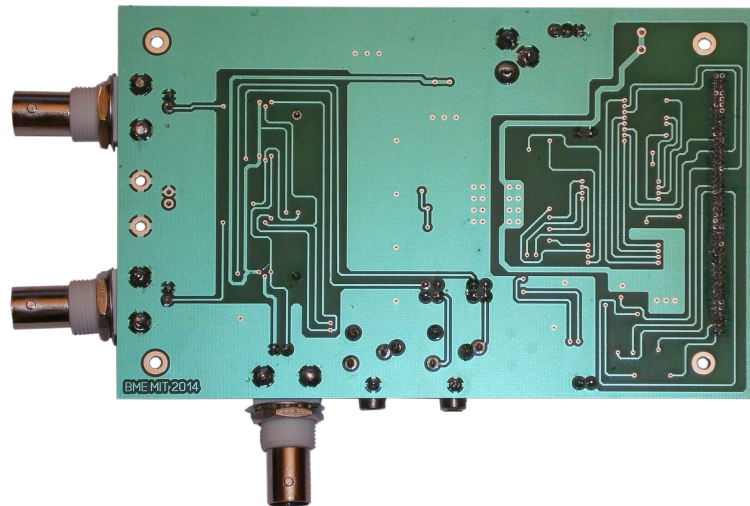
F.2.3. ábra. Pozíciórajzok a felső oldalra

F.3. Fotók az elkészült áramkőről

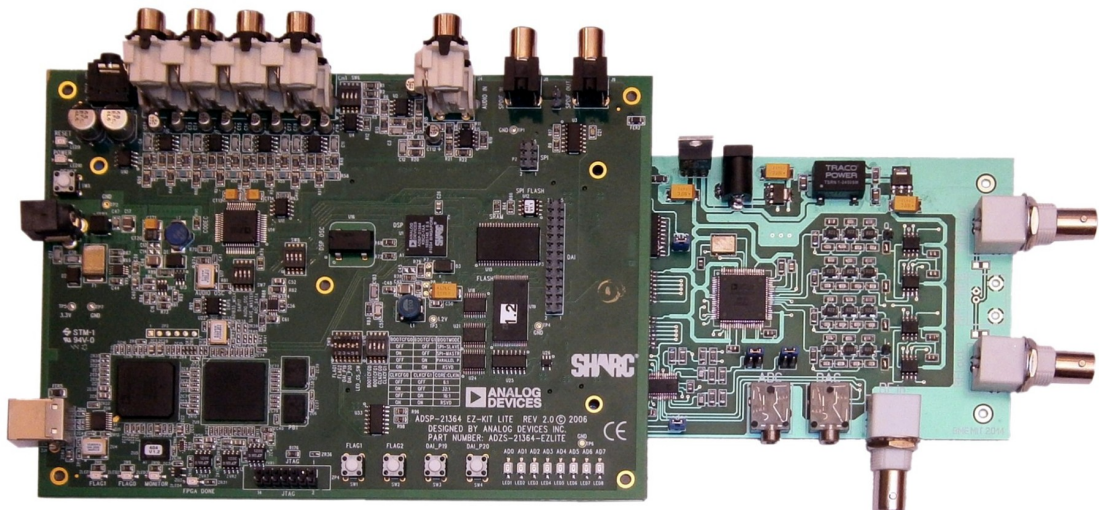
A fotókon egy apróbb eltérés figyelhető meg a fent bemutatott NyÁK tervekhez képest. A DDS kimeneti szűrői után eredetileg DC leválasztás céljából egy-egy kondenzátor beépítését terveztem, ez később azonban szükségtelennek bizonyult, így a kész áramkörben rövidzárral helyettesítettem, a kapcsolási rajzból és a NyÁK tervből pedig eltávolítottam őket.



F.3.1. ábra. Felülnézetből



F.3.2. ábra. *Alulnézetből*



F.3.3. ábra. *Csatlakoztatva a DSP-kártyához*

F.4. Alkatrészlista

Megnevezés	Darabszám	Tokozás	Leírás
FÉLVEZETŐK			
AD9854ASTZ	1	LQFP80	Kvadratúra DDS
AD73322LARUZ	1	TSSOP28	Audio kodek
AD835ARZ	4	SOIC8	Analóg szorzó
HCPL-090J	1	SOIC16	Optocsatoló
HCPL-092J	1	SOIC16	Optocsatoló
74HC373DW	1	SOIC20	Transzparens latch
LT1085CT-3.3	1	TO-220	Lineáris stabilizátor 3,3 V 3 A
LT1117IST-5	1	SOT-223	Lineáris stabilizátor 5 V 800 mA
LT1175IST-5	1	SOT-223	Lineáris stabilizátor -5 V 500 mA
TSRN-1-2450SM	1	Egyedi SMD	Kapcsolóüzemű tápegység modul
TXC-7W-16.384MBB	1	Egyedi SMD	Oszcillátor 16,384 MHz
TXC-7W-125.000MBB	1	Egyedi SMD	Oszcillátor 125 MHz
ELLENÁLLÁSOK			
51 Ω	4	1206	
330 Ω	4	1206	
3,9 k Ω	1	1206	
10 k Ω	9	1206	
47 k Ω	8	1206	
82 k Ω	1	1206	
KONDENZÁTOROK			
4,7 pF	4	0805	
10 pF	4	0805	
22 pF	4	0805	
100 pF	18	0805	
10 nF	1	0805	
100 nF	8	0805	
10 μ F 25 V X5R kerámia	2	1206	
100 μ F 16 V tantál	3	TAJ D (2917)	
INDUKTIVITÁSOK			
220 nH	12	1210	
Ferritgyöngy 3 A	2	1206	
CSATLAKOZÓK			
Samtec TFC-145-11-F-D-A	1		Csatlakozó a DSP panelhez
SPC4078	1		Tápcsatlakozó
31-5431-10RFX	4		BNC csatlakozó
PJ-324M	2		3,5 mm sztereó audio jack aljzat
2,54 mm tűskesor 1x1	2		
2,54 mm tűskesor 1x2	2		
2,54 mm tűskesor 2x2	2		
2,54 mm jumper	4		

F.5. A tesztprogram forráskódja

A *sine.h* fájl a 6.3 pontban bemutatott MATLAB szkript generálja.

```
1  /***** AZ IQ-KEVEROMODUL ALAPVETO MUKODESENEK TESZTJE *****/
2  *
3  * - A DDS 20 kHz-es jelpart allit elo.
4  * - A kodek egyik kimeneten (ami a szorzokra es a DAC jack bal csatornajara
5  *   van vezetve) kb. 440 Hz-es szinuszjel jelenik meg. Tehat az RFI es RFQ
6  *   kimeneteken egy 20 kHz vivoju, 440 Hz-cel amplitudomodulalt jel merheto.
7  * - A kodek masik kimeneten (DAC jack jobb csatornaja) vagy az RFin*Q jel,
8  *   vagy az ADC jack jobb csatornajara vezetett jel jelenik meg a jobb
9  *   oldali bemenetvalaszto jumper állapotatol fuggoen.
10 * - A kodek bemeneti jelszintjet a LED-ek is visszajelzik.
11 *
12 *****/
13
14 #include <cdef21364.h>
15 #include <def21364.h>
16 #include <signal.h>
17 #define SRUDEBUG
18 #include <SRU21364.h>
19 #include <sine.h>
20
21 /* fuggvenyek prototipusai */
22 void initPLL(void);
23 void initDDS(void);
24 void delay(unsigned int);
25 void SPITransfer(unsigned char);
26 void initCodec(void);
27 void writeLEDs(int);
28 void setFTW1(unsigned char, unsigned char, unsigned char,
29             unsigned char, unsigned char, unsigned char);
30 void main(void);
31
32 /* orajel beallitasa: 24.576*27/2=331.776 MHz */
33 void initPLL(){
34     unsigned int i, temp;
35     temp=*pPMCTL;
36     temp&=~(0xff);
37     temp|=PLLM27|INDIV|DIVEN;
38     *pPMCTL=temp;
39     temp|=PLLBP;
40     *pPMCTL=temp;
41     for(i=0;i<4096;i++) asm("nop;");
42     temp=*pPMCTL;
43     temp^=PLLBP;
44     *pPMCTL=temp;
45 }
46
47 /* AD9854 DDS chip inicializalasa */
48 void initDDS(){
49     /* kimenetek: DAIP10 (MRST), DAIP15 (Ioud), DAIP16 (orajel OE), DAIP19 (IORST) */
50     SRU(HIGH,PBEN10_I);
51     SRU(HIGH,DAI_PB10_I); // reset
52     SRU(HIGH,PBEN15_I);
53     SRU(LOW,DAI_PB15_I);
```



```

54  SRU(HIGH,PBEN16_I);
55  SRU(LOW,DAI_PB16_I); // orajel letilt
56  SRU(HIGH,PBEN19_I);
57  SRU(LOW,DAI_PB19_I);
58  /* SPI konfigurálása: 1MHz, CS=FLAG2, master mod, 8 bit, MSB-first */
59  *pSPICTL=TXFLSH|RXFLSH;
60  *pSPIBAUD=100;
61  *pSPIFLG=0xFB04;
62  *pSPICTL=SPIEN|SPIMS|MSBF|WL8|TIMOD1;
63  /* Control Register írása
64     31:      0      - x
65     30:      0      - x
66     29:      0      - x
67     28:      1      - komparator ki
68     27:      0      - x
69     26:      0      - Q DAC be
70     25:      0      - minden DAC be
71     24:      0      - digitalis részek be
72     23:      0      - x
73     22:      1      - PLL VCO erosites
74     21:      1      - orajeltobbszorozo PLL ki
75     20...16: 00100 - orajel szorzo
76     15:      0      - akkumulator 1 torlese ki
77     14:      0      - akkumulatorok torlese ki
78     13:      0      - sweep ki
79     12:      0      - Q jel nem a Q DAC regiszterbol
80     11...09: 000   - single-tone mode
81     08:      0      - kulso IOUD (fontos!!!)
82     07:      0      - x
83     06:      1      - sinc-1 szuro ki (30%-kal novele az aramfelvetelt!)
84     05:      0      - shaped keying ki
85     04:      0      - shaped keying programozhato
86     03:      0      - x
87     02:      0      - x
88     01:      0      - MSB-first atvitel
89     00:      1      - SDO aktiv, egyiranyu adatvonalak (fontos!!!)
90  */
91  SRU(LOW,DAI_PB10_I); // kivesszük resetbol
92  delay(1000);
93  SRU(HIGH,DAI_PB19_I); // IO reset
94  delay(1000);
95  SRU(LOW,DAI_PB19_I); // IO reset vissza
96  delay(1000);
97  SPITransfer(0x07);
98  SPITransfer(0x10);
99  SPITransfer(0x64);
100 SPITransfer(0x00);
101 SPITransfer(0x41);
102 delay(1000);
103 SRU(HIGH,DAI_PB16_I); // indulhat az orajel
104 }
105
106 /* varakozociklus keslelteteshez */
107 void delay(unsigned int d){
108     for(;d;d--) asm("nop;");
109 }
110
111

```

```

112 /* elkuldi a parameterkent kapott bajtot az SPI porton */
113 void SPITransfer(unsigned char byteToSend){
114     *pTXSPI=byteToSend;
115     while(!(*pSPISTAT&SPIF)) ;
116     delay(1000);
117 }
118
119 /* AD73322L kodek inicializalasa */
120 void initCodec(){
121     unsigned int initWords[]={0x8903, 0x8103, 0x8a7e, 0x827e,
122                               0x8b00, 0x8300, 0x8c00, 0x8400,
123                               0x8d1f, 0x851f, 0x8e00, 0x8600,
124                               0x8f80, 0x8780, 0x8811, 0x8011};
125     unsigned int i;
126     /* kimenetek: DAIP1 (SDI), DAIP9 (RST)
127        bemenetek: DAIP2 (SCLK), DAIP3 (FS), DAIP4 (SDO) bemenet */
128     SRU(HIGH,PBEN01_I);
129     SRU(HIGH,PBEN09_I);
130     SRU(LOW,DAI_PB09_I);
131     SRU(LOW,PBEN02_I);
132     SRU(LOW,DAI_PB02_I);
133     SRU(LOW,PBEN03_I);
134     SRU(LOW,DAI_PB03_I);
135     SRU(LOW,PBEN04_I);
136     SRU(LOW,DAI_PB04_I);
137     /* SPORT osszekotesek */
138     SRU(SPORT4_DA_0,DAI_PB01_I);
139     SRU(DAI_PB02_0,SPORT4_CLK_I);
140     SRU(DAI_PB03_0,SPORT4_FS_I);
141     SRU(DAI_PB04_0,SPORT5_DA_I);
142     SRU(DAI_PB02_0,SPORT5_CLK_I);
143     SRU(DAI_PB03_0,SPORT5_FS_I);
144     /* SPORT konfigurallas */
145     *pSPCTL4=SPTRAN|FSR|SPEN_A|SLEN16;
146     *pSPCTL5=FSR|SPEN_A|SLEN16;
147     /* kodek konfigurallas */
148     delay(1000000);
149     *pTXSP4A=initWords[0]; // betoltjuk az elso szot a bufferbe...
150     SRU(HIGH,DAI_PB09_I); // ...majd kivesszük resetbol a kodeket
151     for(i=1;i<16;i++){
152         while((*pSPCTL4)&DXS1_A) ;
153         *pTXSP4A=initWords[i];
154     }
155 }
156
157 /* megjeleníti a LED-eken az atadott értéket (0x400000 címre írás) */
158 void writeLEDs(int ledValue){
159     *pPPCTL=0;
160     *pIIPP=(int)&ledValue;
161     *pIMPP=1;
162     *pICPP=1;
163     *pEMPP=1;
164     *pECP=1;
165     *pEIPP=0x400000;
166     *pPPCTL=PPTRAN|PPBHC|PPDUR20|PPDEN|PPEN;
167 }
168
169

```

```

170 /* Frequency Tuning Word 1 irasa (fki=FTW1*125000000/2^48 [Hz]) */
171 void setFTW1(unsigned char byte5, unsigned char byte4, unsigned char byte3,
172             unsigned char byte2, unsigned char byte1, unsigned char byte0){
173     unsigned int i;
174     delay(1000);
175     SRU(HIGH,DAI_PB19_I); // IO reset */
176     delay(1000);
177     SRU(LOW,DAI_PB19_I); // IO reset vissza
178     delay(1000);
179     SPITransfer(0x02);
180     SPITransfer(byte5);
181     SPITransfer(byte4);
182     SPITransfer(byte3);
183     SPITransfer(byte2);
184     SPITransfer(byte1);
185     SPITransfer(byte0);
186     delay(1000);
187     SRU(HIGH,DAI_PB15_I); // IO update
188     delay(1000);
189     SRU(LOW,DAI_PB15_I); // IO update vissza
190 }
191
192 /* foprogram */
193 void main(){
194     unsigned int read, i=0, channel=0, ledval=0;
195     initPLL();
196     initDDS();
197     initCodec();
198     setFTW1(0x00,0x0A,0x7C,0x5A,0x84,0xE0); // 20kHz
199     while(1){
200         if((*pSPCTL5)&DXS1_A){ // ha minta érkezett, akkor kuldhetunk is!
201             read=*pRXSP5A;
202             if(channel==0){
203                 channel=1;
204                 ledval&=0xF0;
205                 ledval|=(read>>8)&0xF0;
206                 *pTXSP4A=read;
207             }
208             else{
209                 channel=0;
210                 ledval&=0x0F;
211                 ledval|=(read>>12)&0x0F;
212                 *pTXSP4A=sine[i];
213                 i=(i==N-1)?0:i+1;
214             }
215             writeLEDs(ledval);
216         }
217     }
218 }

```

F.6. Felhasználói dokumentáció

Jelen szekciót elsősorban azon Olvasóknak szánom, akik az elkészült jelfeldolgozó modult használni szeretnék anélkül, hogy a tervezési folyamat egyes elemi lépéseiben és a működés részleteiben elmélyednének. Az alábbiakban egy rövid útmutatás olvasható az áramkör rendeltetésszerű és biztonságos használatáról.

F.6.1. A panel csatlakoztatása a DSP-kártyához

A keverőmodul az *Analog Devices ADSP-21364 EZ-Kit* fejlesztőkészlethez készült, és kizárólag ezzel használható. A csatlakoztatás lépései a következők:

1. A két eszköz összekapcsolásakor mindkettőnek feszültségmentesnek kell lennie. A panelt a fejlesztőkártya alján található, *J2* jelű, 90 pólusú hüvelysorhoz kell csatlakoztatni. Hosszabb távú használat esetén célszerű a csatlakozó végeinél elhelyezhető furatokba rögzítőcsavarokat helyezni (ekkor a két panel közé 8 mm magasságú távtartó szükséges).
2. A fejlesztőpanel *SW9* jelű kapcsolójának második (*FLAG2*) és harmadik (*DAIP19*) bitjét kapcsoljuk le! Ezzel a két középső nyomógombot leválasztottuk a DSP-ről.
3. A keverőmodul *DDS* és *Codec* feliratú tüskesorairól távolítsuk el a jumpereket! Ezzel megakadályozzuk, hogy a DSP-n bekapcsoláskor elinduló program esetlegesen összehajtást idézzon elő a kodek vagy a DDS kimeneteivel (bár zárlat összehajtás esetén sem alakulna ki az adatvonalak útjába iktatott soros ellenállásoknak köszönhetően).
4. A mellékelt elosztókábelt csatlakoztassuk mindkét eszközhöz, majd a DSP-kártyához tartozó 7 V-os adapterhez!
5. Miután saját programunkat feltöltöttük a DSP-re, felhelyezhetjük a *DDS* és a *Codec* feliratú tüskesorokra a jumpereket, ezzel a jelfeldolgozó modul üzemkész.

Amennyiben a DSP-kártyát szeretnénk használni, de a keverőmodulra éppen nincs szükségünk, akkor sem kell feltétlenül bontanunk a 90 pólusú csatlakozókat (sőt, az igen szoros illeszkedés miatt nem is javasolt a gyakori le- és felcsatlakoztatás). Elegendő a fent említett két jumper eltávolítása (de a keverőmodul ekkor is kapja meg a 7 V-os tápfeszültséget!).

A keverőmodullal egyidejűleg a DSP-kártya egyes perifériái nem használhatók. Ezek az alábbiak:

- A két középső (*SW2* és *SW3* jelű) nyomógomb
- Az AD1835 kodek 3-as és 4-es kimeneti csatornája
- Az SPDIF hangkimenet

F.6.2. Ki- és bemenetek

A jelfeldolgozó modul az alábbi kimenetekkel rendelkezik:

- *DAC (3,5 mm sztereó jack)*: A kodek D/A csatornái. Mindkét csatorna rendelkezik kb. 1,2 V ofsztetfeszültséggel, ezért fejhallgató csatlakoztatása csak AC-csatolt erősítőn keresztül javasolt.
- *RFI out (BNC)*: A kodek egyik D/A csatornájának és a DDS *I* jelének szorzata.
- *RFQ out (BNC)*: A kodek egyik D/A csatornájának és a DDS *Q* jelének szorzata.
- *RFI+RFQ (BNC)*: Az előző két jel összege. A prototípusban nem került beültetésre.

A bemenetek pedig az alábbiak:

- *ADC (3,5 mm sztereó jack)*: Ha a csatlakozó fölötti jumperek „függőleges” helyzetben állnak, akkor itt közvetlenül lehet csatlakozni a kodek A/D csatornáira. Maximális jelszint: ± 600 mV.
- *RF in (BNC)*: A feldolgozandó nagyfrekvenciás jel. A kvadratúrajelekkel vett szorzatait digitalizálja a kodek, ha az ADC csatlakozó fölötti jumperek „vízszintes” helyzetben nállnak. Maximális jelszint: ± 1 V.

Az áramkörök a fenti jelszintek kis mértékű meghaladása esetén nem károsodnak, azonban az eszközök túlvezérlése miatt a jelek torzulni fognak. Továbbá a megadott jelszintek betartása sem garantálja a túlvezérlés elkerülését, ez programozási szempontoktól is függ (DDS kimeneti jelének amplitúdója, kodek be- és kimeneti erősítői stb.).