



## DIPLOMATERV-FELADAT

**Mészáros Balázs (BIR9BA)**  
szigorló villamosmérnök hallgató részére

# Intelligens kamera komponenseinek fejlesztése

Fizikai kutatások során gyakran van szükség olyan kamerarendszerekre, amelyek nagy felbontással és nagy frekvenciával képesek képek rögzítésére. Egy ilyen rendszer az EDICAM (Event Detection Intelligent Camera), amely a képek rögzítésén kívül események detektálására is alkalmas. Az EDICAM másodpercenként 400 darab 1280x1024 felbontású képet készít, pixelenként 12 bit felbontással, azaz jelentős mennyiségű adatot állít elő. Jelen diplomaterv célja az EDICAM rendszer egy részegységének a megtervezése és implementálása.

Az EDICAM rendszer több részből áll össze, két fő eleme a Sensor Modul (SM) és az Intelligent Processing and Control Unit (IPCU). Az SM tartalmazza az optikai szenzort, annak kiegészítő áramköreit és a vezérlő FPGA-t, míg az IPCU egy PCIexpress buszon PC-hez csatlakoztatott nagy teljesítményű FPGA kártyán van megvalósítva. A két részegység optikai kábelen keresztül kommunikál egymással.

A diplomaterv célja az SM és IPCU modulokban található FPGA vezérlő kód egyes részegységeinek megtervezése és megvalósítása. Ehhez rendelkezésre áll a gyártó által biztosított kamera firmware és a rendszer működésének magas szintű specifikációja. A megvalósított rendszer része lesz egy kísérleti összeállításnak, amelyet a németországi Garchingban, az ASDEX Upgrade tokamakon kell majd tesztelni.

A hallgató feladatának a következőkre kell kiterjednie:

- Tervezze meg és valósítsa meg az optikai link driver-t!
- Tervezze meg az SM és az IPCU vezérlését blokkvázlat formájában, ismertesse az egyes részegységeket!
- Implementálja az SM és az IPCU egyes kiválasztott részegységeit az FPGA-ban!
- Végezzen szimulált és valós tesztek a rendszer működésének demonstrálásához!

**Tanszéki konzulens:** Orosz György, tanársegéd  
**Külső konzulens:** Molnár Károly (ProDSP Kft.)

Budapest, 2012. szeptember 28.

.....  
Dr. Jobbágy Ákos  
tanszékvezető